# THÈSE

présentée en vue de l'obtention du titre de

#### DOCTEUR

de

L'ÉCOLE NATIONALE SUPÉRIEURE DE L'AÉRONAUTIQUE ET DE L'ESPACE

ÉCOLE DOCTORALE : Génie électrique, électronique, télécommunications : du microsystème au système SPÉCIALITÉ : Microélectronique, électronique et opto-électronique

par

# Alexandre GUILVARD

### Capteurs d'images CMOS à architecture numérique pour l'imagerie des scènes à grande dynamique

soutenue le 20 décembre 2006 devant le jury :

MM.	J.Y. FOURNIO	LS Président
	•••••••••••••••••••••••••••••••••••••••	

- E. BELHAIRE
  - Y. HU
- Rapporteur
- HU
- P. MAGNAN Directeur de thèse
- M. PAINDAVOINE Rapporteur
- J. SÉGURA

Thèse préparée au sein du laboratoire CIMI (Conception d'imageurs matriciels intégrés) de l'École nationale supérieure de l'aéronautique et de l'espace (SUPAERO) et de ST Microelectronics.

### Remerciements

Le travail présenté dans ce manuscrit est le fruit d'une recherche inscrite dans une collaboration étroite entre le laboratoire CIMI de SUPAERO et le département de R&D Imageurs de STMicroelectronics.

Je tiens tout d'abord à remercier Pierre MAGNAN, mon directeur de Thèse, Professeur à SUPAERO et Directeur du laboratoire CIMI, pour avoir encadré mes travaux et pour son important apport scientifique.

Je tiens également à remercier Josep SEGURA, mon co-directeur de Thèse, chargé de recherche au sein du service R&D Imageurs de STMicroelectronics, pour son accompagnement et son apport technique et méthodologique.

Je voudrais aussi exprimer ma reconnaissance aux membres du jury qui m'ont accordé le titre de docteur:

- Pr. Jean-Yves FOURNIOLS, Président du jury, INSA de Toulouse, LAAS.
- Pr. Yann HU, Rapporteur, ULP Strasbourg
- Pr. Michel Paindavoine, Rapporteur, Université de Bourgogne
- Dr. Eric BELHAIRE, Thales

Je souhaite encore ici remercier Philippe MARTIN-GONTHIER, chercheur au sein du laboratoire CIMI, Yvon Cazaux, responsable du service Imager à STMicroelectronics et Laurent Simoni, chargé de recherche à STMicroelectronics, pour leur aide et leur support technique.

Toute ma gratitude est par ailleurs acquise aux personnes de SUPAERO qui ont contribué au bon déroulement de mes travaux, et particulièrement Annie Bailhé, responsable des études doctorales, et Maryse Herbillon.

Merci encore à mes collègues et amis du CIMI, Paola Cervantes et Philippe Pinel avec qui j'ai partagé le bureau et mes humeurs, à Céline Engel en souvenir de toutes nos pauses café/clopes, à Luc Boucher et Sébastien Rolando, mes compagnons doctorants, à Franck Corbière et Magalie Estribeau, mes voisins d'à côté. Merci enfin à Alexandre et Aurélie Bacou, Tibault Caillet, Yoann Petit-Jean et Rémi Guidoux, pour toutes les soirées mémorables.

Je citerai aussi les anciens et les nouveaux, Sabine Fourment, Nicolas Huger, Olivier Schiertz et Vincent Goiffon.

Mille mercis pour finir à Angélique Rissons, Thierry Soulet, Francis Froin et Etienne Perrin pour tous les moments partagés.

Ma dernière pensée sera pour ma famille, mes parents, ma sœur et mon frère.

# Table des matières

Introduction	5
Chapitre 1 - Introduction sur la grande dynamique	9
1. La dynamique des scènes naturelles	9
2. Les capteurs d'images : présentation	.11
2.1. L'effet photoélectrique	. 12
2.2. Les capteurs d'images CCD	. 15
2.3. Les capteurs d'images CMOS-APS	. 18
3. Les capteurs d'images et les scènes HDR.	. 25
Chapitre 2 - Les capteurs d'images CMOS non linéaires et les outils de la HDR	. 33
1. Etat de l'art	. 33

	1.1.	Le pixel logarithmique	. 33
	1.2.	Ajustement de la capacité de collection de charges (capacité well)	. 35
	1.3.	La multiple intégration	. 38
	1.4.	D'autres capteurs HDR à pixel numérique.	. 45
2	. Les	outils de la grande dynamique	. 46
	2.1.	Capture de scènes HDR sans compression	. 47
	2.2.	Outils d'analyse des images HDR.	. 50
3	. Dif	férentes fonctions de compression de dynamique	. 54
	3.1.	Les limites de la fonction logarithmique	. 55
	3.2.	Fonction de compression LinLog	. 56
	3.3.	Fonction LinLog sans discontinuité de pente	. 59

Chapitre 3 - Une nouvelle architecture de capteur d'images CMOS HDR: SUPHDYN......67

1.	Mu	ltiple intégration et compression de dynamique	. 67
2.	Mu	ltiple intégration et courbe de compression LinLog	72
3.	Mis	se en œuvre des principes.	. 80
	3.1.	Pixel numérique à mémorisation analogique	. 81
	3.2.	Requête de lecture pixel	. 88
	3.3.	Chaîne de lecture événementielle	. 92
	3.4.	D'autres modes de fonctionnement.	101
	3.5.	Le capteur d'images complet	103

Chapitre 4 - Validation expérimentale du concept HDR et caractérisation du prototype......109

1.	Environnement de validation10		. 109
	1.1.	La carte de proximité	. 110
	1.2.	Le programme PICACHU	114
2.	Ca	ractérisation de SUPHDYN.	118
	2.1.	Validation de la chaîne de lecture	118
	2.2.	Etude des comparateurs In pixel	120
3.	Ré	sultats expérimentaux en mode linéaire	123
4.	. Fonctionnement en mode HDR		

nclusion
----------

Annexe - Estimation du couplage lie	u transistor de transfert de charges141
-------------------------------------	-----------------------------------------

## Introduction

Depuis l'apparition des capteurs d'images à transfert de charges (CCDs) en 1970, leurs performances n'ont pas cessé d'augmenter. Très utilisés dans la photographie, leur qualité est aujourd'hui proche de celle de la pellicule argentique.

Cependant, depuis les années 90, un nouveau type de capteur d'images est apparu, utilisant les procédés de fabrication CMOS. Ce type de capteur, nommé APS (Active Pixel Sensor), permet d'implémenter au sein même du pixel des éléments actifs (transistors). De nombreux avantages en découlent, comme la possibilité d'une lecture partielle de la matrice de pixel, ou encore l'implémentation de fonctions aussi variées que complexes. L'utilisation des technologies CMOS permet une complète compatibilité avec les autres circuits microélectroniques. On voit dès lors apparaître des systèmes de capteurs évolués, implémentant sur une même puce de silicium des circuits de traitement d'images, de gestion de protocole vidéo ou encore des fonctions propres à l'application visée. Il en résulte une meilleure intégration, une optimisation des surfaces de silicium utilisées, ainsi qu'un gain au niveau de la consommation, de la fiabilité et du coût de fabrication.

Aussi, ce nouveau de type de capteurs très versatiles est aujourd'hui utilisé dans un grand nombre de domaines d'application. Accompagné de la rapide évolution technologique de ces dernières années, on le trouve très présent dans le secteur grand publique (photographie, caméra vidéo, jouets, téléphone portable, informatique, alarme, ...) ainsi que dans des domaines plus spécialisées comme l'industrie (surveillance de chaîne de production, détection de pièces défectueuses,...), l'armement (système de guidage optique, repérage,...), la recherche (microscope, satellite) et tout dernièrement l'automobile (vision de nuit, aide à la conduite, repérage,...).

Les recherches sur les capteurs d'images CMOS sont présentement tournées vers l'amélioration des performances électro-optiques et vers le développement de systèmes dédiés à des applications spécifiques. En France, le groupe de recherche C.I.M.I (Conception d'Imageurs Matriciels Intégrés) de l'école SUPAERO a démarré des études sur les capteurs APS en 1995. En plus de la conception et de la réalisation de capteurs très spécifiques pour le secteur spatial, ils travaillent à l'amélioration des performances globales des capteurs (niveaux de bruit, rendement de conversion optique, ...).

En 2003, une collaboration a démarré avec l'entreprise STMicroelectronics, géant de l'industrie microélectronique mondiale. Multinationale d'origine Franco-italienne, elle conçoit, produit et commercialise un grand nombre de circuits intégrés et est déjà très présente sur le marché du capteur d'images CMOS. C'est dans ce contexte que s'est effectuée la présente thèse. Le but de ce travail était d'étudier, de concevoir et de réaliser un capteur d'images CMOS à grande dynamique, capable de capturer des scènes faisant cohabiter des zones très sombres et d'autres très lumineuses.

Le travail effectué durant ces trois années est présenté dans ce mémoire. Après une présentation des scènes dites à grande dynamique ainsi que des capteurs d'images CMOS et CCD, nous constaterons leurs limites pour notre application (Chapitre 1).

Différents principes existants des capteurs HDR seront alors étudiés en détail. La réalisation d'un capteur de ce type nécessite la mise en œuvre d'une courbe de compression de dynamique. Cette dernière doit être étudiée avec soin afin d'obtenir la meilleur image résultante possible. Pour ce faire, de nombreux outils informatiques dédiés ont du être pris en main et développés (Chapitre 2).

Une fois la courbe de compression de dynamique figée, l'architecture du capteur sera définie (Chapitre 3). Entièrement numérique, le capteur d'images réalisé utilise plusieurs intégrations pour étendre sa dynamique et implémente un système de lecture événementiel innovant.

Une fois la carte de proximité et le banc de test mis en œuvre, le capteur sera caractérisé (Chapitre 4). Les problèmes rencontrés sur le circuit prototype ainsi que les améliorations possibles à apporter seront enfin discutés.

# Chapitre 1

# Introduction sur la grande dynamique.

### 1. La dynamique des scènes naturelles.

Par sa diversité, la nature contraint notre œil à des éclairements très différents. Cette quantité de lumière reçue par unité de surface peut varier de  $10^5 L_{MX}$  (unité d'éclairement) pour un ciel d'été à  $10^{-3} L_{MX}$  pour une zone d'ombre poussée. Grâce à des millions d'années d'évolution, notre œil couvre une plage assez large de ces éclairements. Cependant, il lui est impossible de couvrir toute cette plage sans adaptation de l'iris [1]. Cette importante gamme de puissance lumineuse ne se rencontre jamais entièrement sur une seule et même scène. Cependant, les scènes naturelles sont souvent fortement contrastées, intégrant des zones sombres et d'autres fortement lumineuses. Les luminances, définies comme le quotient de la quantité de lumière émise par l'aire apparente de la surface émissive, y sont très différentes.

Depuis le début de l'ère de la photographie il y a plus de 170 ans, le procédé photographique a été contraint par le matériau photosensible qui ne peut supporter qu'une partie de la plage lumineuse des scènes capturées. Malgré la possible adaptation de la sensibilité du matériel par le choix de la pellicule (*ISO*), de l'ouverture du diaphragme ou encore du temps d'exposition, la plage des éclairements supportés est décalée afin d'être adaptée à la scène, mais reste inchangée (cf. Fig. I.1).



Figure I. 1 : Décalage de la plage des éclairements supportés par le matériel Photographique.

Si la sensibilité est réglée de façon à capturer les détails des zones sombres d'une scène à forts contrastes, alors les détails des zones lumineuses sont perdus par surexposition (cf. Fig. I.2.a). Le matériau photosensible est saturé et ne peut différencier les éclairements supérieurs au seuil de saturation. Identiquement, si la sensibilité est réglée afin de capturer correctement les zones fortement éclairées, alors les détails des zones sombres, sous-exposées, sont perdus (cf. Fig. I.2.b).



Figure I. 2 : Illustration de la surexposition (a) et de la sous-exposition (b) [2].

Afin d'évaluer la plage des luminances contenues dans une scène naturelle, la dynamique a été définie comme étant le rapport entre les luminances extrêmes de la scène.

$$Dynamique \_d'une\_scène = 20 \cdot \log\left(\frac{\text{luminance\_max}}{\text{luminance\_min}}\right)$$

Exprimée en décibel (dB), la dynamique d'une scène naturelle peut atteindre 200dB, soit un facteur 10<sup>10</sup> entre les luminances extrêmes. Lorsque la dynamique excède 80dB, le terme de Scène à Grande Dynamique est couramment utilisé (ou High Dynamic Range : HDR).

Dans certaines applications, comme l'armement ou l'automobile, il est nécessaire de capturer des scènes à grande dynamique sans perte d'information. La saturation ainsi que la sous exposition n'étant donc pas acceptables, la totalité de la plage de luminance de la scène doit être balayée, ce qui nécessite, par l'utilisation d'un système photographique standard, la prise de plusieurs clichés avec des temps d'expositions différents [1] (cf. Fig. I.3).



Figure I. 3 : Converture de la dynamique d'une scène HDR avec un système photographique standard. Plusieurs temps d'exposition sont nécessaires [3].

L'apparition des capteurs d'images électroniques ainsi que la constante et rapide évolution des technologies microélectroniques ont permis de concevoir des capteurs spécifiques à la capture des images HDR.

### 2. Les capteurs d'images : présentation.

Depuis l'invention du capteur CCD (Charge Coupled Device) en 1969 [4, 5], les capteurs d'images n'ont pas cessés d'évoluer vers des produits de grande qualité, utilisés dans un grand nombre de système d'acquisition d'images électroniques. Les capteurs CCD, généralement optimisés pour l'imagerie, atteignent aujourd'hui des performances remarquables et une définition d'une dizaine de millions de pixels.

Plus récemment, un nouveau type de capteur est apparu, utilisant la technologie CMOS. Son intérêt grandissant découle de l'évolution constante de ce type de technologie, des faibles tensions d'alimentation mises en œuvre ainsi que de la possibilité d'intégrer au sein de la même puce d'autres fonctions, numériques ou analogiques. Leur utilisation se concentre donc sur des systèmes nécessitant un traitement d'images intégré ou ayant une contrainte de consommation électrique.

Ces deux types de capteurs d'images, CCD et CMOS, s'organisent souvent autour d'une matrice de pixels. Chacun de ces pixels effectue une conversion photon électron par effet photoélectrique, et délivre un signal électrique proportionnel à leur éclairement. La scène est donc numérisée en deux dimensions, et la lecture de la matrice de pixel permet la reconstruction de l'image (cf. Fig. I.4).



Figure I. 4 : Numérisation 2 dimensions d'une scène par capteur d'images matriciel.

Dans certaines applications spécifiques, comme les souris optiques ou encore les scanners informatiques pour la numérisation de documents, les capteurs d'images sont réalisés sous la forme de barrettes, comportant seulement quelques lignes (voir même une seule ligne) de pixels.

#### 2.1. L'effet photoélectrique.

Découvert en 1887 par Heinrich Rudolf Hertz, l'effet photoélectrique désigne la capacité de certains matériaux à générer des charges électriques sous l'action d'une lumière incidente [6].

Les électrons d'un atome disposent d'une énergie qui ne peut prendre que certaines valeurs bien définies. Cette énergie va définir la distance entre l'électron considéré et le noyau de l'atome, impliquant une répartition spatiale sous forme d'orbites (les orbitales). Chacune de ces orbites correspond à un des niveaux d'énergie que peut prendre l'électron (cf. Fig. I.5).



Figure I. 5 : Répartition des électrons d'un atome suivant des bandes d'énergies.

On peut distinguer deux de ces couches :

- La bande de valence : les électrons de cette bande assurent la cohésion de la matière en participant aux liaisons inter atomiques.
- La bande de conduction : les électrons de cette bande sont libres de se mouvoir et donc de conduire un courant électrique.

Entre ces deux bandes d'énergies se situe une zone d'énergie interdite appelée bande interdite. La différence entre l'énergie la plus basse de la bande de conduction et l'énergie la plus haute de la bande de valence, est nommée Energie de Gap (Eg). Elle varie selon les matériaux et plus elle est faible, plus le matériau est conducteur. Un métal ne possède donc pas de bande interdite.

Dans un cristal semi-conducteur, l'énergie de gap est non-nulle, pouvant atteindre plusieurs Electrons-volts (eV) ( A 300K,  $Eg_{Si} = 1.12eV$ ,  $Eg_{ZnS} = 3.68eV$ ). Afin de passer de la bande de valence à la bande de conduction, les électrons doivent recevoir une énergie supérieure à l'énergie de gap.

(cf. Fig. I.6).



Figure I. 6 : Niveaux d'énergies d'un cristal semi-conducteur.

Les photons, possédant une énergie caractéristique déterminée par leur longueur d'onde, peuvent apporter au semi-conducteur l'énergie nécessaire au passage des électrons de la bande de valence à la bande de conduction. Cette énergie peut être calculée d'après la formule d'Albert Einstein :

 $E = h.v = \frac{h.c}{\lambda}$ 

E= Energie photonique (J)  
h = Constante de Planck (6.626.E<sup>-34</sup> J.s)  

$$v$$
 = Fréquence de la lumière (Hz)  
c = vitesse de la lumière (3.E<sup>8</sup> m.s<sup>-1</sup>)  
 $\lambda$  = longueur d'onde de la lumière (m)

Si l'énergie apportée par le photon est supérieure à l'énergie de gap, des paires électrons trous sont générées. En considérant l'exemple du silicium, l'énergie nécessaire à la génération de porteurs est de 1.12eV, ce qui correspond à une lumière de longueur d'onde inférieure à 1.1  $\mu$ m. Pour les lumières de longueur d'onde compatibles avec l'effet photoélectrique, la génération de porteurs est proportionnelle à l'éclairement (i.e. au nombre de photons).

L'effet photoélectrique est utilisé dans les capteurs d'images où chaque pixel emploie une zone de Silicium dopée afin d'effectuer une conversion photoélectron. Le dénombrement des électrons photo générés permet de revenir à l'information d'éclairement du pixel, indispensable à la reconstruction de l'image.

#### 2.2. Les capteurs d'images CCD.

Les capteurs CCD se caractérisent par leur mode de lecture à transfert de charge. Dans chaque pixel, les électrons photogénérés sont collectés dans un photosite (Capacités MOS ou photodiode). Le transfert des charges consiste à emmener les charges contenues dans les pixels vers l'étage de sortie afin de réaliser la conversion charge tension. Ce procédé est réalisé par l'application de tensions de façon séquentielle sur les capacités MOS des registres de transfert. De ce fait, le signal se déplace de capacité en capacité, ligne après ligne, vers le registre horizontal de lecture [7] (cf. Fig. I.7). Ce dernier, par le même principe de transfert de charge, achemine les charges de chaque pixel vers le nœud de lecture où s'effectue la conversion photoélectron en tension. Les tensions pixels obtenues sont proportionnelles à l'éclairement reçu par le photosite, et l'image peut donc être reconstituée.



Figure I. 7 : Transfert par puits de potentiel dans un capteur CCD.

Il existe plusieurs types de matrice CCD. En technologie « pleine trame» (fullframe CCD), les photosites jouent à la fois le rôle de capteur, de stockage de charge et de transfert (cf. Fig. I.8). L'avantage est un rendement global intéressant, puisque presque toute la surface est sensible : le fill factor ou facteur de remplissage, rapport de la surface sensible à la surface totale du circuit intégré, est proche de 100 %. Mais il est nécessaire d'avoir un obturateur optique externe pour fixer précisément le temps d'intégration et éliminer toute lumière incidente pendant le transfert des charges.



Figure I. 8 : Principe de lecture CCD Pleine trame.

La structure CCD à transfert de trame utilise une deuxième matrice CCD rendue aveugle par un masque métallique. De la même taille que la matrice photosensible, cette deuxième matrice reçoit en fin d'intégration les charges de la première matrice. Par ce principe, une nouvelle intégration peut démarrer et la matrice de stockage peut être lue à une vitesse plus raisonnable (cf. Fig. I.9). Cette structure nécessite l'utilisation d'une grande surface de silicium, puisque deux matrices doivent être implantées.



Figure I. 9 : Principe de lecture CCD transfert de trame.

La technologie interligne utilise des lignes CCD verticales intercalées entre les sites photosensibles et protégées de la lumière par une couche métallique opaque. A la fin de l'intégration, les charges collectées par les photosites sont rapidement transférées vers les CCD verticaux pour le transfert (cf. Fig. I.10). Dans ce type de structure, le facteur de remplissage est considérablement dégradé. Cependant, l'obturation optique externe n'est plus nécessaire et une nouvelle intégration peut même être effectuée alors que l'image précédente est en cours de lecture.



Figure I. 10 : Principe de lecture CCD interligne.

Le transfert de charges de ligne en ligne n'est pas absolument parfait et peut se qualifier, pour chaque étage, par l'efficacité de transfert à chaque cycle (CTE, Charge Transfer Efficiency). Aujourd'hui, la valeur du CTE est proche de l'unité et donc de la perfection. Cependant, les capteurs CCD comportent toujours de plus en plus de pixels et donc de lignes (Sony DSC-F717, 6 Millions de pixel, Matrice CCD 2.560 x 1.920). Au cours du transfert de charges de ligne en ligne pour atteindre le registre de lecture, les imperfections se cumulent [8]. Les progrès des technologies CCD permettent tout de même un rendement global de transfert des charges proche de l'unité.

Les capteurs CCD ont aussi un courant d'obscurité faible. Celui-ci a pu être grandement amélioré par l'utilisation de photodiode pinned [9, 10, 11]. Son rendement quantique, rapport entre le nombre de photoélectrons collectés et mesurés et le nombre de photons incidents, est proche de 90%. Mais, bien que très performantes, les matrices CCD nécessitent l'utilisation d'un procédé microélectronique particulier, leur tension d'alimentation est élevée (une dizaine de Volts) et manque de souplesse d'utilisation. Par la miniaturisation des technologies CMOS, un nouveau type de capteur est apparu.

#### 2.3. Les capteurs d'images CMOS-APS.

Depuis le début des années 90, les progrès constants des technologies microélectroniques CMOS ont conduit à la réalisation de nouveaux types de capteur d'images utilisant la technologie CMOS. Héritiers des matrices de photodiodes des années 60, ils possèdent au sein même du pixel des éléments actifs (transistor MOS), ce qui leur a donné le nom de Capteur CMOS à pixel actif (Active Pixel Sensor : APS).

La miniaturisation constante des technologies CMOS ainsi que le travail effectué sur l'intégration toujours plus poussée emmène les capteur CMOS à des performances aujourd'hui proches du capteur CCD. Par l'utilisation de la même technologie microélectronique que celle permettant la réalisation des puces électroniques standard, il est possible d'implémenter sur la même puce toutes les fonctions nécessaires au fonctionnement de la caméra APS. Les capteurs réalisés sont donc autonomes, intégrant la gestion des signaux de commande du capteur, la gestion de la lecture de la matrice de pixel, le traitement de l'image, et même parfois d'autres fonctions nécessaires à des applications dédiées. De plus, l'utilisation d'un procédé microélectronique non spécifique à la fabrication de capteurs d'images permet une diminution des coûts de fabrication.

Le capteur d'images à pixel actif est constitué d'une matrice de pixels dont chaque cellule contient un élément photosensible (photodiode ou capacitéMOS), et une électronique à base de transistor MOS permettant l'initialisation, la sélection et la lecture. Une architecture de bus colonne permet la lecture de l'image ligne par ligne (cf. Fig. I.11). Des décodeurs ligne (Y) et colonne (X) autorisent l'accès aléatoire à un pixel, rendant possible la lecture d'un seul pixel de la matrice ou d'une partie seulement de l'image (zone d'intérêt).



Figure I. 11 : Architecture d'un capteur CMOS APS.

Il existe deux principaux types de capteurs CMOS : les capteurs à pixel capacité MOS et les capteurs à pixel photodiode.

Le mode de fonctionnement d'un pixel APS utilisant une capacité MOS se rapproche de celui d'un pixel CCD. Par l'application d'une tension positive sur la grille de la capacité, un champ électrique est créé à l'intérieur du silicium. Les paires électrons trous photogénérées vont se voir dissocier sous l'effet de ce champ électrique, les trous écartés vers le substrat et les électrons se dirigeant vers la grille pour créer le courant photonique. Le pixel de ce type de capteur contient en plus de la capacité MOS un transistor d'initialisation Mrst avec le nœud de lecture, le transistor de transfert Mtx permettant d'isoler la zone photosensible du nœud de lecture, un transistor suiveur M1 et un transistor de sélection ligne (cf. Fig. I.12).



Figure I. 12 : Schéma d'un pixel APS à capacité MOS.

La diode de lecture DL est mise au potentiel de référence et y reste pendant toute la phase d'intégration. Si pour un éclairement fort, la capacité MOS se voit saturée d'électrons, elle permettra l'évacuation du trop plein de porteurs, et aura ainsi un rôle d'anti-éblouissement. Pendant l'intégration, le contact de grille CDG de la capacité MOS est polarisé à une tension positive afin de séparer les paires électrons trous photogénérées et de stocker les électrons sous sa grille. Pendant ce processus, le nœud de lecture est généralement isolé de la capacité MOS en fixant la tension de grille Vtx du transistor de transfert à une tension inférieur à VDD. A la fin de l'intégration, le transistor de reset Mrst est désactivé, et le potentiel de référence Vref du nœud de lecture est lu. Ensuite, le transfert de charges de la capacité MOS au nœud de lecture est effectué via le transistor de transfert Mtx, par remise à zéro de la tension CDG. La tension de la diode de lecture chute, et le nouveau signal Vsig est lu. La différence entre les deux signaux (Vref-Vsig) représente le signal utile (cf. Fig. I.13).



Figure I. 13 : Chronogramme de fonctionnement du pixel à capacité MOS.

Dans les pixels utilisant une photodiode, celle-ci est réalisée par une jonction p-n. polarisée en inverse. En mode intégration, le mode de fonctionnement le plus courant, les électrons photogénérés sont collectés dans la capacité intrinsèque à la photodiode et la tension à ses bornes chute proportionnellement à la quantité d'électrons collectés. Dans le pixel de type 3T (le plus courant), trois transistors sont implémentés dans le pixel (cf. Fig. I.14). Le transistor de reset permet l'évacuation des charges de la photodiode, rechargeant sa capacité avant une nouvelle intégration. Le transistor suiveur M1 et celui de sélection ligne permettent l'envoi de la tension de photodiode sur le bus de lecture vertical.



Figure I. 14 : Schéma du pixel APS photodiode 3T.

Avant l'intégration, la photodiode est initialisée à la tension de référence Vrst grâce au transistor Mrst. A la fin de l'initialisation, le transistor de reset est bloqué, la tension aux bornes de la photodiode chute légèrement par effet de couplage et la tension Vref est obtenue. L'intégration commence alors, pour un temps défini. Les charges collectées par la photodiode font chuter la tension à ses bornes, proportionnellement à l'éclairement ainsi qu'au temps d'intégration. A la fin de l'intégration, la nouvelle tension obtenue est lue (Vsig) (cf. Fig. I.15). L'image serra reconstituée grâce à la différence entre Vret et Vsig (signal) : c'est la lecture CDS (Correlated Double Sampling).



Figure I. 15 : Chronogramme du mode intégration.

Par la lecture CDS, le bruit fixe lié à la dispersion des transistors du pixel ainsi que ceux de la chaîne de lecture (suiveur) est supprimé par soustraction. La lecture des tensions Vref et Vsig sur la même trame nécessiterait l'acquisition de deux images complètes. Il faudrait mémoriser les tensions de référence de chaque pixel avant intégration, et les soustraire, après l'intégration, à la tension du signal photonique lu. Une autre solution est donc utilisée, consistant à lire la tension de référence de la trame suivante : la tension photodiode après intégration est lue, le pixel est initialisé, et la tension de référence est lue à son tour. Effectué ligne par ligne, ce mode de lecture conduit au système de balayage de la matrice nommé rolling shutter. Les lignes sont traitées et initialisées successivement (cf. Fig. I.16).



Figure I. 16 : Chronogramme rolling shutter.

Afin de faciliter la lecture CDS, un circuit de lecture colonne est souvent implémenté. Pour chaque colonne, les deux tensions Vref et Vsig sont stockées dans deux différentes mémoires analogiques à capacité situées au bas de la matrice. (Csig et Cref) (cf. Fig. I.17). Afin de minimiser les erreurs de mesure, ce circuit de lecture est complètement symétrique [12].



Figure I. 17 : Représentation schématique du circuit de lecture CDS d'une colonne de la matrice APS.

Un des problèmes engendrés par le circuit de lecture CDS est la présence d'un bruit fixe colonne. Le FPN (Fixed Pattern Noise) est une variation fixe du signal de sortie pour des pixels fournissant un signal d'entrée uniforme. La dispersion de fabrication du schéma ci-dessus engendre une variation de réponse colonne à colonne des éléments constituant le circuit de lecture et dégrade la qualité du capteur par l'ajout d'un FPN colonne (cf. Fig. I.18). Ce bruit fixe peut être supprimé de façon efficace selon différentes méthodes [13, 14] (soustraction d'une image en obscurité par exemple).



Figure I. 18 : Image du FPN colonne engendré par le circuit de lecture CDS.

De nombreuses améliorations ont été apportées aux capteurs CMOS en utilisant les connaissances développées grâce à l'étude des CCD. Les procédés de fabrication ont évolué, permettant depuis peu l'implémentation de photodiodes optimisées, et augmentant ainsi les performances des capteurs d'images CMOS. Initialement développée pour les capteurs CCD, la photodiode pinned (PPD) (cf. Fig. I.19) est aujourd'hui aussi utilisée dans les capteurs CMOS. Une couche p+ est implémentée en surface de la zone photosensible, ce qui permet de créer une séparation entre la zone de collection et la surface photosensible (zone « déplétée »). Les pixels utilisant ce type de photodiode comportent généralement 4 transistors et leur fonctionnement se rapproche de celui d'un pixel à capacité MOS (transfert des charges de la zone photosensible à la diode de lecture).



Figure I. 19 : Schéma d'un pixel à photodiode pinned.

Après avoir été initialisée à une tension de référence, la PPD intègre les porteurs photogénérés dans la zone dopée N du silicium, et la tension à ses bornes décroît. A la fin de l'intégration, la diode de lecture est initialisée à VDD via le transistor M1. Comme pour le pixel à photodiode, le blocage du transistor de reset fait chuter la tension de la diode de lecture par effet de couplage et la tension Vref est obtenue. Dans le cas de ce pixel, celle ci peut alors être lue afin d'effectuée une vrai lecture CDS (vref et Vsig lues sur la même trame). Ensuite, un transfert de charges est effectué grâce au transistor Tx, la tension de la diode de lecture chute, et le signal Vsig est obtenu.

L'utilisation d'une photodiode pinned permet un transfert de charges total vers la diode de lecture. Les charges ne sont donc pas partagées entre les deux capacités (photodiode et diode de lecture), et la totalité du signal utile est utilisée. D'autres avantages découlent de l'utilisation de ce type de photodiode, comme la réduction de bruit dans le capteur et la réalisation d'une vraie lecture CDS [15].

Les possibilités quasi infinies de la technologie CMOS ont fait naître des capteurs APS utilisant des modes de lecture et des structures de pixel aussi nombreux que différents. Aujourd'hui, certains pixels peuvent intégrer plus d'une centaine de transistors pour une taille et un facteur de remplissage plus que correct.

#### 3. Les capteurs d'images et les scènes HDR.

Afin de pouvoir capturer des scènes HDR, les capteurs d'images doivent pouvoir à la fois supporter des éclairements importants et donc de forts photocourants et aussi avoir un niveau de détection suffisant pour pouvoir distinguer les faibles niveaux de lumière.

L'acceptation des forts éclairements est généralement limitée par la capacité trop faible des photosites. Lors de générations intenses de porteurs, ceux-ci peuvent rapidement saturer sa capacité. Les porteurs non capturés peuvent créer des perturbations, comme par exemple être collectés par des photosites voisins. Ceci est d'autant plus vrai pour les capteurs type CCD, dont le transfert de charges lors de la lecture peut être fortement perturbé par les porteurs en excès. Des artefacts lumineux apparaissent alors sur l'image : le blooming [16] (cf. Fig. I.20). Afin de limiter ceci, des procédés anti-blooming ont été implémentés évacuant les électrons en excès. Cependant, les porteurs évacués restent non considérés, et l'information sur l'éclairement du pixel se limite aux électrons collectés et donc au niveau de saturation.



Figure I. 20: Blooming d'une Camera CCD.

Dans les capteurs d'images CMOS, les faibles tensions mises en œuvre (quelques volts contrairement au CCD utilisant des tensions de l'ordre d'une dizaine de volts), peuvent aussi limiter la capacité du capteur à recevoir de forts éclairements. L'excursion en tension plus faible de la photodiode pour les pixels photodiode ou de la diode de lecture dans les pixels capacité MOS, limite le nombre de charges collectées avant saturation.

Afin de pouvoir capturer de forts éclairements sans saturer, le temps d'intégration peut être diminué. Beaucoup de porteurs sont collectés mais pendant moins de temps. L'adaptation automatique du temps d'intégration à l'éclairement moyen de l'image existe couramment sur les capteurs d'images et se nomme auto-exposition. Comme pour la pellicule argentique, la plage d'éclairement supportée par le capteur est décalée par l'utilisation de ce procédé mais reste inchangée en amplitude. En effet, pour les faibles luminances, la diminution des temps d'intégration limite le signal pixel, et celui-ci peut se trouver noyé dans le bruit du capteur (cf. Fig. I.21).



Figure I. 21 : principe de l'auto-exposition et conséquence sur les éclairements acceptés.

La dynamique d'un capteur se voit donc limitée aussi par son niveau de bruit dont les sources sont multiples

Il existe tout d'abord un courant d'obscurité ( $i_{dc}$ ). Des porteurs sont générés et collectés par le photosite même si l'élément photosensible du pixel n'est soumis à aucun éclairement. Principalement dû à la température non nulle, le nombre d'électrons ainsi générés double tous les 7 à 8 °C. Ce courant d'obscurité est intégré pendant le temps de pose et induit sur l'image résultante un bruit de grenaille dont la distribution est

Poissonnienne. Si Qobs représente, en nombre d'électrons, la charge d'obscurité intégrée pendant le temps de pose, on a alors :

$$Qobs = \frac{i_{dc} \cdot t_{int}}{q}$$

$$i_{dc} = \text{Courant d'obscurité (A)}$$

$$t_{int} = \text{Temps d'intégration (s)}$$

$$q = \text{Charge de l 'électron (1.6.10^{-19} \text{ C})}$$

Le courant d'obscurité va non seulement limiter la détections des bas niveaux d'éclairement, qui devront au moins générer un photocourant supérieur afin d'être détectés, mais va aussi limiter le capteur sur l'acceptation de forts éclairements. En effet, directement collectées par le photosite, ces charges parasites vont tout au long de l'intégration contribuer à la diminution de la capacité permettant l'intégration des porteurs photogénérés. Pour un temps d'intégration donné, on obtient alors une capacité effective de collection de Qsat-Qobs (en électron).

D'autres bruits limitent aussi la détection des bas niveaux d'éclairement, comme le bruit de reset. Celui-ci provient de la fluctuation de conduction du transistor de reset pendant la précharge. Après relâchement du transistor, un effet de couplage entraîne un offset négatif sur la tension de reset, et la tension Vref est obtenue. Dépendant de la valeur précédente de la tension avant relâchement, le bruit de reset se voit répercuté sur la tension Vref (cf. Fig. I.22).



Figure I. 22 : Répercussion du bruit de reset sur la tension V ref.

Le système RC (transistor et capacité de la photodiode), engendre ainsi un bruit aléatoire or, en électrons, de forme :

[Eq.I.5]

 $\sigma_r =$ 

$$\sqrt{K.T.C}$$
K= Constante de Boltzman (1,38.10-23 J/K) $q$ T = Température (K) $C$  = Capacité du photosite (F) $q$  = Charge de l'électron (1.6.10-19 C)

Le Bruit Spatial Fixe (Fixed Pattern Noise : FPN), lié à la dispersion du procédé microélectronique, entraîne une non-uniformité des caractéristiques des éléments actifs utilisés, et limite aussi le niveau de détection du capteur. Sous un éclairement uniforme, chaque pixel de la matrice fournira une valeur différente, liée à cette dispersion. La conséquence sur l'image est la présence d'un bruit fixe.

La chaîne de lecture induit aussi du bruit temporel sur le signal ( $\sigma_{lect}$ ). Ce bruit dépend de la chaîne de lecture utilisée et peut être engendré par différentes sources comme la non-uniformité des éléments actifs ou la commutation des transistors.

La dynamique d'un capteur d'images va donc être définie comme le rapport entre le signal maximum supporté par le capteur sans saturer  $(i_{max})$  et le signal minimum correspondant à l'éclairement le plus faible détecté  $(i_{min})$  [17]. Ce denier est directement lié au niveau de bruit du capteur dans l'obscurité. On obtient donc :

$$DR = 20.\log_{10} \frac{i_{\text{max}}}{i_{\text{min}}} \quad \text{avec} \quad i_{\text{max}} = \frac{q}{t_{\text{int}}} .(Qsat - Qobs)$$
$$i_{\text{min}} = \frac{q}{t_{\text{int}}} .\sqrt{(Qobs + Qlect^2)}$$

q = charge de l'électron 1.6.10<sup>-19</sup> C tint = temps d'intégration (s) Qsat = capacité en électrons du photosite Qobs = charge d'obscurité intégrée (en électron) Qlect = charge cumulée du bruit de lecture (en électron) =  $\sqrt{FPN^2 + \sigma_r^2 + \sigma_{lect}^2}$ ( $\sigma_{lect}$  ramené à l'entrée (photosite)) Ou encore :

[Eq.I.6]

$$DR = 20.\log_{10} \frac{\frac{qQsat}{t_{int}} - i_{dc}}{\frac{q}{t_{int}} \cdot \sqrt{\frac{1}{q}} i_{dc} t_{int} + Qlect^2} \quad \text{avec} \quad \text{idc} = \text{courant d'obscurité}$$

Afin d'augmenter la dynamique d'un capteur, il est possible soit d'augmenter sa capacité à supporter les forts éclairements soit de diminuer son niveau de bruit. De nombreux principes sont utilisés afin de minimiser le bruit des capteurs, pourtant le gain en dynamique reste faible. L'augmentation de la capacité de stockage du photosite permettrait d'augmenter la dynamique du capteur. Cependant, elle s'accompagnerait d'une diminution de la sensibilité du capteur ainsi que d'une augmentation de la taille des pixels ce qui va à l'encontre de la course constante à la miniaturisation. Le fonctionnement linéaire des capteurs d'images standard n'est donc pas adapté à la grande dynamique. La fonction de transfert utilisée doit pourvoir permettre une compression des luminances de la scène.

Afin de déterminer la qualité d'un capteur d'images, un paramètre, appelé rapport signal à bruit (Signal Noise Ratio : SNR), peut être calculé. Il correspond au rapport des puissances entre le signal photogénéré ( $i_{ph}$ ) et le niveau de bruit du capteur pour un temps d'intégration donné ( $t_{int}$ ). Comme la dynamique, il s'exprime couramment en décibel. Son expression pour un capteur CMOS standard est :

[Eq.I.7]  

$$SNR(i_{ph}) = 10.\log_{10}\left(\frac{i_{ph}^{2}}{\frac{q^{2}}{t_{int}^{2}} \cdot (\frac{1}{q}(i_{ph} + i_{dc})t_{int} + Q_{lect}^{2})}\right)$$

Cependant, cette formule devra être adaptée en fonction du mode de fonctionnement du capteur considéré.

Dans ce chapitre nous avons vu que les capteurs d'images standard, qu'ils soient de type CCD ou CMOS, ne pouvaient, par leur fonctionnement linéaire, capturer une scène à grande dynamique. Afin de caractériser leur capacité à supporter des plages d'éclairement plus ou moins importantes, la dynamique d'un capteur a été définie comme étant le rapport entre le plus fort signal supporté par le capteur sans saturer et le signal le plus faible détectable.

L'utilisation des technologies CMOS permettant l'implémentation de fonctions numériques et analogiques dans le capteur, voir même à l'intérieur des pixels, semble plus adaptée pour la conception d'un capteur HDR. Ce type de capteur devra donc s'orienter vers une fonction non linéaire liant l'éclairement du pixel et son signal de sortie (cf. Chap. 2).
## Références

- [1] W. Smith, "Modern Optical engineering.", McGraw-Hill.
- [2] L. Cerman, V. Hlavac, "*Exposure time estimation for high dynamic range imaging with hand held camera.*", Computer Vision Winter Workshop 2006.
- [3] P. Debevec, J. Malik, "Recovering High Dynamic Range Radiance Maps from Photographs.", Siggraph 1997.
- [4] W.S. Boyle, G.E. Smith, "*Charge-Coupled semiconductor devices.*", Bell System technical journal, vol. 49, pp.587-593.
- [5] G.F. Amelio and al, "Charge Coupled Imaging Devices : Design considerations.", IEEE Transactions on Electron Devices, Vol ED-18, Novembre 1971, pp 986-992.
- [6] S.M. Sze, "Semicondutor devices Physics and Technology.", Editions John Wiley & Sons, ISBN 0-471-83704-0, 1985.
- [7] A.J.P. Theuwissen, "Solid-State Imaging with Charge-Coupled Devices.", Chapitre 5, Kluwer Academic Publishers, ISBN 0-7923-3456-6, 1995.
- [8] E.Fossum, "*Active Pixel Sensors : Are CCD's Dinosaurs ?*", Charge-Coupled Devices and Solid-State Optical Sensors III, Proceedings of SPIE, Vol.1900, 1993.
- [9] C. Fox, "*High Speed Linear CCD Sensors with Pinned Photodiode Photosites.*", IEEE Electrical and computer engineering, 1998, vol. 2, pp. 649-652.
- [10] J. Janesick, T. Elliott, G. Franschetti, S. Collins, M. Blouke, B. Corrie, "*Charge-Coupled Device Pinnig Technologies.*", SPIE Optical Sensors and Electronic Photography, Vol. 1071, 1989, pp. 153-169.
- [11] B. C. Burkey, W. Chang, J. Littlehale, T. Lee, T. Tredwell, J. Lavine, E. Trabka, "The pinned photodiode for an interline transfert CCD image sensor", IEDM, vol. ED-31, no. 12, pp. 1829-1833, 1984.
- [12] S. K. Mendis, S. E. Kemeny, R. C. Gee, B. Pain, C. O. Staller, Q. Kim, E. R. Fossum, "CMOS Active Pixel Image Sensors for Highly Integrated imaging System", IEEE Journal of Solid-Sate Circuits, vol. 32, no. 2, Feb. 1997, pp 187-197.
- [13] Y. Degerli, "Etude, Modélisation des Bruits et Conception des Circuits de Lecture dans les capteurs d'Images à Pixels Actifs CMOS", Thèse, Ecole Nationale Supérieure de l'Aéronautique et de l'Espace, 2000.
- [14] M.H. White, D.R. Lampe, F.C. Blaha, and I.A. Mack, "Characterization of surface channel CCD image arrays at low light levels." IEEE Journal of Solid-State Circuits, vol. SC-9, no. 1, February 1974, pp. 1-13.
- [15] T. Lule et al., "Sensitivity of CMOS Based Imagers and Scaling Perspectives.", IEEE Transactions on Electron Devices 47, pp. 2110{2122, November 2000.
- [16] P. Magnan, "Capteurs d'images CCD et CMOS : comparaison des technologies et perspectives.", Jautomatise N°27, Mars-Avril 2003.

[17] D. X. D. Yang, A. El Gamal, B. Fowler, and H. Tian, "A 640x512 CMOS image sensor with ultrawide dynamic range floating-point pixel level ADC." IEEE Journal of Solid State Circuits, vol. 34, pp. 1821-1834, Dec. 1999.

# Chapitre 2

# Les capteurs d'images CMOS non linéaires et les outils de la HDR.

#### 1. Etat de l'art.

La fonction de transfert des capteurs d'images CMOS standard, liant l'éclairement du pixel à sa tension de sortie, est linéaire. Ceci limite leur dynamique et donc leur capacité à capturer des scènes HDR. En effet, afin de supporter une scène à 120 dB de dynamique, un capteur au fonctionnement linéaire devrait couvrir une plage en tension de 6 décades (soit par exemple de 1 $\mu$ V à 1V). Ce type de fonctionnement est bien sûr inenvisageable à cause des tensions utilisées dans les technologies CMOS. Afin d'augmenter la dynamique des capteurs CMOS, de nombreuses méthodes ont été proposées, dont la plupart possèdent des fonctionnements non linéaires.

#### 1.1. Le pixel logarithmique.

La première méthode proposée utilise un pixel contenant une photodiode et 3 transistors (pixel dit 3T). Cependant, la grille du transistor de reset est polarisée à VDD (cf. Fig. II.1), contrairement au pixel photodiode précédemment présenté.



Figure II. 1 : Pixel logarithmique. Grille du transistor de reset à VDD.

Dans ce mode de fonctionnement, il n'y a plus de notion de temps d'intégration. Le photocourant est directement converti en tension via le transistor de reset, qui, polarisé sous le seuil, présente une fonction courant tension de forme exponentielle. Par cette fonction de transfert non linéaire, une compression de dynamique logarithmique est obtenue. Le paramètre  $I_0$  dépend du procédé de fabrication et des dimensions du transistor.

# [Eq.II.1] $Vout = k.\ln(\frac{i_{ph}}{I_0})$

Ainsi, 5 à 6 décades d'éclairements se retrouvent contenues dans une plage de tension d'environ 0.5V (dépendant de la tension de seuil du transistor).

L'utilisation de ce type de pixel induit une image résultante de faible qualité. La dispersion des tensions de seuil des transistors ainsi que de leurs caractéristiques de fonctionnement sous le seuil impliquent un FPN important (10 à 40% de la plage de tension). A cause de la fonction non linéaire du pixel, le mode de lecture CDS ne peut être utilisé et la suppression du FPN nécessite alors l'implémentation de méthodes plus complexes. Une solution présentée par Spyros Kavadias [1] consiste à mesurer les caractéristiques des transistors de reset par l'application d'un courant de polarisation. A la sortie de chaque pixel il est alors possible de mesurer deux tensions : l'une correspondant à l'éclairement incident, l'autre à la réponse du transistor polarisé. Plus récemment, Bhaskar Choubey [2] proposa une solution utilisant une chaîne de lecture à base d'amplificateur différentiel.

# 1.2. Ajustement de la capacité de collection de charges (capacité well).

Préalablement utilisée dans les capteurs d'images CCD [3,4], la méthode d'adaptation de la capacité well peut aussi être appliquée aux capteurs d'images CMOS afin d'augmenter leur dynamique [5]. Elle consiste à limiter, par l'intermédiaire de la polarisation de la grille du transistor de reset, la capacité de collection des porteurs photogénérés et ainsi à contrôler la chute de tension induite par l'éclairement incident.

Dans un pixel APS standard, le mode de fonctionnement du transistor de reset est défini par sa tension grille-source (Vgs). Celle ci est égale à la tension de grille du transistor (Vgrst) moins la tension aux bornes de la photodiode (Vph) (cf Fig. II.2.a). Au cours de l'intégration, la tension Vph diminue par collection des porteurs photogénérés. Lorsque celle-ci devient inférieure à la tension de grille Vgrst, la tension Vgs devient supérieure à la tension de seuil (Vt) et le transistor de reset devient passant. Les porteurs ne sont alors plus collectés, mais évacués vers le drain du transistor de reset, et la tension Vph reste constante (cf Fig. II.2.b).



Figure II. 2 : Limitation de la capacité well par application d'une tension de grille sur le transistor de reset.

La polarisation de la grille du transistor de reset permet donc de diminuer la barrière de potentiel entre la photodiode et le drain de ce transistor et donc de limiter la capacité de collection du photosite (capacité well). Pendant l'intégration, l'utilisation successive de plusieurs tensions de grille permet d'incrémenter progressivement la capacité well. Le signal photogénéré est donc limité par pallier, ce qui permet d'obtenir une compression de la réponse charge-courant, et donc de la dynamique, du capteur.

Dans l'exemple suivant, la charge collectée à la capacité well est limité à la valeur  $Q_{sat} \cdot \theta$  jusqu'au temps t1 (avec  $\theta$  coefficient de proportionnalité < 1). Ensuite, la totalité de la capacité du photosite ( $Q_{sat}$ ) est utilisée jusqu'à la fin du temps d'intégration tint. La figure II.3.a montre la forme de la tension aux bornes de la photodiode pour deux éclairements différents.



Figure II. 3 : Exemple d'utilisation de 2 capacités well durant une intégration et fonction de compression induite.

Sous une forte lumière incidente, lorsque les charges collectées atteignent la valeur  $Q_{sat} \cdot \theta$ , les porteurs en excès sont évacués via le transistor de reset. La tension Vph reste fixe jusqu'à la définition d'une nouvelle capacité well plus importante. L'intégration reprend alors jusqu'à la fin du temps d'intégration. Par ce principe, une fonction de compression est implémentée, et la dynamique du capteur est augmentée (cf. Fig II.3.b).

[Eq.II.2] En effet, le courant le plus fort accepté augmente de  $i_{max}$  à [Eq.II.2]  $i'_{max} = \frac{(1-\theta).q.Q_{sat}}{t_{int} - t_1} - i_{dc}$   $(i_{dc} = \text{courant d'obscurité})$ . Le signal le plus faible détectable ne

[Eq.II.3] changeant pas, la dynamique se voit donc augmentée d'un facteur 
$$DRF = \frac{(1-\theta)}{(1-\frac{t_1}{t_{int}})}$$
.

Le rapport signal sur bruit (SNR) évolue avec la capacité well et donc avec la modification de la pente liant le photocourant et le nombre de porteurs collectés. En reprenant l'exemple cidessus, on peut calculer (avec q = charge de l'électron en Coulomb et  $\sigma_r^2$  = somme quadratique des bruits de lecture en électrons):

- pour un photocourant  $i_{ph}$ , tel que  $0 \le i_{ph} \le \frac{q \cdot Q_{sat} \cdot \theta}{t_1} - i_{dc}$ , le SNR reste identique à celui d'un capteur standard :

[Eq.II.4]  

$$SNR(i_{ph}) = 10.\log\left(\frac{i_{ph}^{2}}{\frac{q^{2}}{t_{int}^{2}} \cdot \left(\frac{1}{q} \cdot (i_{ph} - i_{dc})t_{int} + \sigma_{r}^{2}\right)}\right)$$

- pour un photocourant supérieur, tel que  $\frac{q \cdot Q_{sat} \cdot \theta}{t_1} - i_{dc} \le i_{ph} \le \frac{q \cdot Q_{sat} \cdot (1 - \theta)}{(t_{int} - t_1)} - i_{dc},$ alors le SNR devient égal à :

[Eq.II.5]  

$$SNR(i_{ph}) = 10.\log\left(\frac{i_{ph}^{2}}{\frac{q^{2}}{(t_{int} - t_{1})^{2}} \cdot \left(\frac{1}{q} \cdot (i_{ph} - i_{dc})(t_{int} - t_{1}) + \sigma_{r}^{2}\right)}\right)$$

Ainsi, le changement de valeur de la capacité well et donc de la pente de la courbe

[Eq.II.6] de compression induit une chute de SNR d'environ 
$$DIP = \left(1 - \frac{t_1}{t_{int}}\right)$$
 (cf. Fig.II.4).



Figure II. 4 : Exemple d'évolution du SNR lors de l'ajustement de la capacité well [6].

Ceci peut être étendu pour un plus grand nombre d'adaptation de la capacité well durant le temps d'intégration. A chaque changement de la tension de grille du transistor de reset, une chute de SNR sera induite. Ainsi, par cette méthode, la dynamique du capteur peut être étendue, mais le rapport signal sur bruit se voit dégradé de façon plus importante.

#### 1.3. La multiple intégration.

La méthode dite "multiples intégrations" consiste à effectuer plusieurs images de la même scène avec des temps d'intégration différents afin de couvrir une plage de dynamique importante.

Lors de l'intégration, la capacité intrinsèque de la photodiode collecte les porteurs photogénérés et la tension à ces bornes chute linéairement avec le temps. Ainsi, pour un éclairement donné, une modification du temps d'intégration engendre une variation de la chute de tension de la photodiode (cf. Fig. II.5).



Figure II. 5 : Chute de tension photodiode vs Temps d'intégration, pour un éclairement donné.

Dans la problématique de la grande dynamique, les éclairements mis en jeux couvrent une plage très importante. L'utilisation de temps d'intégration courts permet de limiter la chute de tension induite par de fort photocourants, et donc d'obtenir une valeur de pixel valide pour de fort éclairements. Pour les pixels faiblement éclairés, la chute de tension induite doit être suffisante afin d'obtenir un signal détectable, ce qui devient possible par l'utilisation de temps d'intégration plus longs (cf. Fig. II.6).



Figure II. 6 : Adaptation du temps d'intégration en fonction de l'éclairement du pixel.

Par ce principe, les éclairements de la scène sont répartis suivant différentes intégrations, et la dynamique du capteur se voit donc augmentée. L'image HDR finale est ensuite reconstruite par post traitement à partir des différentes prises effectuées (cf. Fig. II.7).



Image HDR reconstituée

Figure II. 7 : Reconstitution d'une image HDR à partir de plusieurs captures de la scène avec des temps d'intégration différents.

Considérons un exemple où deux intégrations sont utilisées avec des temps de pose respectifs de  $\frac{t_{\text{int}}}{a}$  et  $t_{\text{int}}$ . Par l'utilisation d'un temps d'intégration plus court, le capteur est capable de supporter des éclairements plus forts (cf. Fig. II.8).



---- Eclairement maximum supporté avec le temps d'intégration  $t_{int}$ 

---- Eclairement maximum supporté avec le temps d'intégration  $\frac{t_{in}}{z}$ 

Figure II. 8 : Charges collectée en fonction du temps d'intégration pour le mode multi intégration.

Ainsi, le plus grand photocourant acceptable par le capteur sans saturer passe de

$$i_{\text{max}} = \frac{q.Q_{sat}}{t_{\text{int}}} - i_{dc}$$
 à  $i'_{\text{max}} = \frac{a.q.Q_{sat}}{t_{\text{int}}} - i_{dc}$ . L'éclairement le plus petit détectable restant

inchangé, la dynamique se voit donc augmentée d'un facteur :

$$DRF = \frac{\dot{i}_{max}}{i_{max}} = \frac{\frac{a.q.Q_{sat}}{t_{int}} - i_{dc}}{\frac{q.Q_{sat}}{t_{int}} - i_{dc}} \approx a \qquad \text{pour } i_{dc} \text{ négligeable devant } i_{max}.$$

[Eq.II.7]

La réponse charge courant du capteur est représentée figure 9.



Figure II. 9 : Réponse charge courant du capteur en mode double intégration.

Contrairement à la méthode d'ajustement de la capacité well, la méthode "multiples intégrations" n'induit pas de détérioration du rapport signal à bruit [6]. On a donc pour l'exemple ci-dessus :

- pour un photocourant  $i_{ph}$ , tel que  $0 \le i_{ph} \le \frac{q \cdot Q_{sat}}{t_{int}} - i_{dc}$ , le SNR reste identique à celui d'un capteur standard :

[Eq.II.8]

$$SNR(i_{ph}) = 10.\log\left(\frac{i_{ph}^{2}}{\frac{q^{2}}{t_{int}^{2}} \cdot \left(\frac{1}{q} \cdot (i_{ph} - i_{dc})t_{int} + \sigma_{r}^{2}\right)}\right)$$

- pour un photocourant supérieur, tel que  $\frac{q.Q_{sat}}{t_{int}} - i_{dc} \le i_{ph} \le \frac{a.q.Q_{sat}}{t_{int}} - i_{dc}$ , alors le

SNR devient égal à :

[Eq.II.9]  

$$SNR(i_{ph}) = 10.\log\left(\frac{i_{ph}^{2}}{\frac{a^{2} \cdot q^{2}}{t_{int}^{2}} \cdot \left(\frac{1}{q} \cdot (i_{ph} - i_{dc})\frac{t_{int}}{a} + \sigma_{r}^{2}\right)}\right)$$

Le passage d'une intégration à l'autre induit une chute de SNR :

[Eq.II.10]  

$$DIP = 10.\log_{10} \frac{a^2 \left(\frac{Q_{sat}}{a} + \sigma_r^2\right)}{\left(Q_{sat} + \sigma_r^2\right)} \approx 10.\log_{10} DRF$$

Cependant, celui-ci se maintient tout au long des différentes intégrations (cf. Fig. II.10). Ainsi, pour un capteur donné, le SNR du mode linéaire n'est pas dégradé par le passage en mode multi intégration.



Figure II. 10 : Evolution SNR pour la méthode multi intégration vs ajustement de la capacité well.

L'utilisation de deux temps d'intégration par image HDR sans diminution du flux vidéo du capteur (nombre d'images par seconde) reste assez simple à mettre en oeuvre. En 1997, Yadid-Pecht proposa un capteur utilisant deux chaînes de lectures. Par ce principe, associé au mode de lecture rolling shutter (présenté Chap 1.II.3), deux images sont capturées avec des temps d'intégration différents, sans ralentissement de la fréquence du capteur [7]. L'utilisation d'un pixel à deux zones photosensibles aux sensibilités différentes a aussi été présentée [8], mais cette structure induit une diminution du facteur de remplissage du pixel, limitant sa sensibilité.

Afin d'utiliser un plus grand nombre d'intégrations pour la reconstruction de l'image HDR, des architectures plus complexes de capteur sont nécessaires. Le problème majeur réside en la lecture d'un nombre d'images important en peu de temps.

L'implantation de convertisseurs analogique numérique (ADC : Analog Digital Converter) au sein même du pixel, permet une mis en œuvre efficace et très flexible du mode multi intégration [6], [9]. La conversion numérique de la tension aux bornes de la photodiode de tous les pixels étant effectuée en parallèle, le temps de lecture du capteur est grandement diminué et les ADC utilisés peuvent avoir des vitesses de fonctionnement plus faible. Les valeurs numériques sont ensuite plus facilement mémorisables que des tensions analogiques, rapidement détériorées par les courants de fuite des mémoires capacitives. Ainsi, ce type de pixel dit numérique autorise l'utilisation de mémoires tampon standard, permettant d'atteindre des vitesses de lecture impressionnantes [10].

Malgré la présence de solutions utilisant des pixels numériques à convertisseur sigma delta  $(\sum \Delta)$  [11], [12], [13], la littérature présente surtout des « ADC in pixel » à rampe [6], [9], [14], [15]. Ceux-ci nécessitent l'intégration dans chaque pixel d'un comparateur associé à une rampe de tension, généralement commune à tous les pixels (cf. Fig. II.11).



Figure II. 11 : Schéma d'un pixel numérique à ADC à rampe.

Lorsque la tension croissante de la rampe devient égale à la tension de la photodiode, le pixel se voit attribuer une valeur numérique. La diversité des codages des valeurs pixel est aussi importante que la diversité des solutions présentées dans la littérature. On peut en effet trouver des numérisations bit à bit [14], ou encore l'attribution au pixel de la valeur d'entrée du convertisseur numérique analogique servant à la génération de la rampe [9].

Malgré cette grande flexibilité, les structures ADC utilisées doivent rester simples afin de ne pas surcharger le pixel, ce qui aurait pour conséquence d'augmenter sa taille ou de diminuer son facteur de remplissage. De plus, selon le type d'ADC utilisé, le problème de dispersion des technologies est très présent, et l'utilisation de comparateurs à auto calibration (Auto zéro) est indispensable pour ne pas avoir un bruit spatial trop important. Enfin, leur consommation électrique doit être faible. Présent autant de fois que ce qu'il y a de pixels dans la matrice, la consommation électrique résultante peut vite devenir très importante. En effet, pour une matrice 520x640, et une consommation de 10µA par ADC, on obtient une sur consommation totale de plus de 3A.

Un capteur d'images HDR implémentant un ADC dans le pixel a été présenté par Motorola en 2005. Le pixel contient deux mémoires de 10 bits afin de sauvegarder la valeur numérique obtenue après numérisation. Réalisé en technologie 0.18 µm, il comporte 115 transistors pour une taille de 15.5 µm x 15.5 µm et un facteur de remplissage de 15% [22]. Cependant, ce type de pixel reste une exception en terme de nombre de transistors et d'intégration. Ainsi, par l'utilisation de pixels numériques, le mode multi intégration peut être mis en oeuvre de façon efficace. Cependant, l'apparition de ce type de pixel a aussi ouvert la voie à d'autre méthode d'extension de la dynamique des capteurs.

#### 1.4. D'autres capteurs HDR à pixel numérique.

La présence de comparateurs au sein même du pixel peut aussi permettre d'augmenter la dynamique des capteurs d'images en utilisant une seule intégration.

Une des méthodes consiste à comparer la tension de la photodiode lors de l'intégration (Vph(t)) à une rampe de tension croissante (Vth(t)). Lorsque ces tensions sont égales, les comparateurs des pixels concernés basculent, et les coordonnées des pixels se voient ordonnées par ordre de déclenchement [16]. Ainsi, contrairement aux autres méthodes, aucune valeur absolue sur l'éclairement des pixels n'est connue, mais grâce à cet ordonnancement, l'image peut tout de même être reconstruite. Ce principe nécessite une vitesse de lecture très importante. Aussi, afin de rendre possible ce type de fonctionnement avec une vitesse de lecture raisonnable, l'article [17] propose l'implémentation d'une mémoire 2 fois 10 bits à l'intérieur du pixel. Les LSB de la valeur pixel qui peuvent être altérés par la lecture trop lente, se voient donc mémorisées. L'intégrité de l'image résultante est retrouvée, mais la taille du pixel en subit les conséquences (109 transistors).

Ce type de capteur permet tout d'abord de borner l'amplitude en niveau de gris de l'image résultante, quelles que soient les luminances de la scène capturée. De plus, la corrélation de la fonction affine décroissante Vph (t) et de la rampe vth(t) permet d'obtenir une fonction de compression de dynamique intrinsèque (cf. Fig. II.12).



Figure II. 12 : Compression de dynamique par corrélation de Vph(t) et de Vth(t).

L'utilisation de comparateur « in pixel » permet aussi de coder les valeurs pixel non pas en utilisant la tension photodiode, mais le temps nécessaire à cette dernière pour atteindre une tension seuil [18]. Ainsi, les pixels ne saturent jamais, et la résolution du capteur dépend de la précision de la mesure temporelle. Associé à la mesure standard de la tension photodiode, ce principe de codage appelé « time coding », peut permettre d'augmenter la résolution du capteur, et donc sa dynamique [19].

Comme nous l'avons vu, il existe différentes méthodes permettant d'étendre la dynamique d'un capteur d'images CMOS. La plus prometteuse et la plus flexible est la méthode multi intégration. Cependant, elle nécessite une reconstruction de l'image HDR par post traitement, et un flux d'images important en sortie de capteur.

#### 2. Les outils de la grande dynamique.

Afin de pouvoir étudier la grande dynamique et le comportement de certaines compressions et même architecture de capteurs, il était indispensable de pouvoir simuler informatiquement une scène à grande dynamique. De plus, ce type d'images codées sur 20bits, ne peut être affiché directement sur les ordinateurs, ne supportant que 256 niveaux de gris (8 bits).

#### 2.1. Capture de scènes HDR sans compression.

Afin d'avoir des images de scènes naturelles HDR codées sur 20 bits, il a été nécessaire de trouver un outil permettant leur génération. Le premier outil utilisé est un logiciel développé par Paul Debevec, nommé HDRshop [20]. Ce dernier utilise des images de la même scène capturées avec différents temps de pause afin de reconstruire l'image HDR [21]. Grâce aux informations d'éclairement des pixels pour différents temps de pause, la fonction de transfert du système photographique utilisé est reconstruite. L'utilisation de la fonction de transfert inverse permet de retrouver les valeurs vraies des éclairements pixel. Ainsi, l'image HDR reconstruite se rapproche de la scène originale. Il sera alors possible de l'utiliser comme paramètre d'entrée de simulation.

Les différents clichés nécessaires peuvent être capturés de deux façons différentes:

- avec un temps d'exposition fixe et une variation d'ouverture de diaphragme.
- avec une ouverture de diaphragme fixe, et une variation du temps de pause.

En plus de la séquence d'images numérisées, il est nécessaire de fournir à HDRshop la sensibilité du système photographique pour chaque image (cf. fig.II.13).

HDR Shop - igle	<b>oo6.jpg</b> Image View Plugins	Select Wind	ow Help						
🗖 igloo1.jpg	igloo2.j	pg	🗖 igloo3.jpg	( 🗆 i	igloo4.jpg	j 🗆 iş	gloo5.jpg	🔲 igloo6.jpg	
j		1	arter						
Ass	semble HDR Image	e from LDR So	equence						
	Load Images Ca	amera Response amma 2.2	Curve Selec	xt Channel(s) R = G = B R = G = C B	Calculate Scale Increm Useable Pixel Value R 0.05 0.80		crements Use Preset Scale Increments Use Preset Scale Increments I F-Stop 3 F-Stop Genera Image		
	Remove	change							
S	Source File	Rel. Scale	Abs. Scale	Rel. Stops	Abs. Stops	Sort	Notes		
ig	jloo6.jpg zloo5.ipg	2,0000	1.0000	0.0000	0.0000	139.92			
ig	jloo4.jpg	2.0000	4.0000	1.0000	2.0000	212.83			
ig	jloo3.jpg	2.0000	8.0000	1.0000	3.0000	239.12			
19 ia	jioo∠.jpg iloo1.jpg	2.0000	32.0000	1.0000	4.0000	249.22			
OK		/			X				
Ready			<u> </u>		$\sim$ $\langle$	<b>`</b>			x
	Sensibilité g	globale du	i système		' C	Juverture	e diaphragme	(en f-stop)	

Figure II. 13 : Paramétrage de HDRshop pour la reconstruction d'une image HDR.

L'image HDR reconstruite contient les informations d'éclairement de la scène codées sur 20bits, ce qui représente 1048576 niveaux d'éclairement différents et donc autant de niveaux de gris. Il est donc impossible de l'afficher sur un système informatique standard qui ne supporte que 256 niveaux de gris (8bits). Ainsi, afin d'apprécier l'image HDR, HDRshop permet de la découper et de l'afficher par tranche de 256 niveaux de gris.

Un autre flot d'outils a été utilisé pour la création d'images HDR. Développé par Sean O'Malley, il est composé de deux programme AHDRIA et AHDRIC. Le premier permet de commander un appareil photo numérique Canon via son interface USB. La séquence d'images est ainsi générée automatiquement ainsi qu'un fichier répertoriant la configuration de l'appareil photo pour chacun des clichés. AHDRIC utilise la séquence de photographies et le fichier de configuration pour reconstruire l'image HDR. Afin de pouvoir accéder aux valeurs des éclairements de chaque pixel sous MATLAB et de les utiliser pour des simulations, plusieurs étapes sont nécessaires. La première consiste à utiliser une librairie de programme développée par RADIANCE [22]. Celle-ci fonctionne sous l'environnement UNIX. L'utilisation de la commande *pvalue* contenue dans cette bibliothèque, permet d'avoir accès aux niveaux d'éclairement de chaque pixel de l'image HDR. Il en résulte un fichier texte contenant pour chaque pixel une valeur codée sur 20bits. Enfin, un programme a été développé sous MATLAB afin de lire ce fichier texte et de créer une matrice contenant l'image HDR (cf. Fig.II.14).



Importée sous MATLAB, il devient possible d'effectuer sur l'image HDR toute sorte de manipulation (fonction de compression) et d'analyse (classification des pixels, histogramme, détection de contour,...).

Grâce à ce flot d'outils, une bibliothèque d'images HDR a été créée. Cependant, il existe une image référence dans l'imagerie HDR, présente dans tout la bibliographie : Mémorial (cf. Fig.II.15). Elle sera donc couramment utilisée.



Figure II. 15 : Image référence de la grande dynamique : memorial.hdr

#### 2.2. Outils d'analyse des images HDR.

Le capteur à réaliser devait pourvoir supporter une dynamique de scène de 120dB et sortir une image codée sur 10bits. Il devait donc implémenter une fonction de compression intrinsèque.

Afin d'étudier les fonctions de compression et de déterminer les plus performantes, un logiciel a été développé sous l'environnement MATLAB. Il va permettre d'appliquer différentes fonctions de compression de dynamique à la même image HDR et de comparer leurs performances.

Chaque analyse nécessite la création d'un nouveau projet. Ceci s'effectue grâce à l'interface principale du programme (cf. Fig.II.16). Les projets créés sont automatiquement classés, suivant une arborescence bien définie, dans le répertoire contenant le programme. Ainsi, il est possible de recharger une analyse déjà effectuée, sans avoir à exécuter de nouveau les calculs.



Figure II. 16 : Interface principale du programme d'analyse des compressions de dynamique d'image.

A chaque projet est associé une image HDR, elle aussi choisie à partir de l'interface principale, qui servira d'entrée à la simulation. Il reste ensuite à fournir au logiciel les fonctions de compression à étudier et/ou comparer. Celles-ci peuvent être soit continues, soit définies par segment (jusqu'à 8) (cf. Fig.II.17). Dans ce cas, chacun des segments doit être défini par ces valeurs d'éclairement pixel minimum et maximum, et pour chacun d'entre eux, une fonction de compression doit être fournie.

		Nouvelle Foncti	on :	
	Nom :		-	
	Xmin :	× max :	Equation du segme	nt:
	r		·	
[		_	· · · · · ·	
<b></b>		_	Г	
-	— r		ſ	1
-	r		ſ	
			Г	
[			· · · · · · · · · · · · · · · · · · ·	
	-			

Figure II. 17 : Interface permettant de créer les fonctions de compression de dynamique dans le logiciel d'analyse.

Les fonctions de compression définies sont organisées en librairie. Ainsi, il devient simple de les réutiliser. Pour chaque projet, jusqu'à quatre fonctions de compression peuvent être utilisées (cf. Fig.II.18).

	Fonctions de c	ompression	
Fonction 1 :	aucune	2	
Fonction 2 :	aucune	×	
Fonction 3 :	aucune	×	
Fonction 4 :	aucune		

Figure II. 18 : Choix des fonctions de compression à appliquer pour étude et/ou comparaison.

Une fois la simulation terminée, les images résultantes de chacune des compressions sélectionnées sont affichées. Codées sur 10 bits (définition du cahier des charges), une normalisation doit être effectué afin d'être compatible avec les affichages des systèmes informatiques standard (supportant seulement 8bits). Une perte de définition est induite. Ainsi, ces représentations, bien que donnant une bonne idée sur la qualité des compressions, ne pourront pas être utilisées pour une analyse fine.

Afin d'approfondir l'analyse, d'autres outils ont été mis en œuvre. Tout d'abord, pour chacune des images résultantes, l'histogramme est fourni (représentation graphique indiquant le nombre de pixels par niveau de gris) (cf. Fig.II.19). Ceci permet de visualiser l'effet de la compression sur l'image HDR au niveau des valeurs attribuées aux pixels.



Figure II. 19 : Images résultantes et histogrammes pour deux compressions simulées.

Ensuite, l'image de gauche permet d'effectuer un zoom et de définir un axe de coupe. Les valeurs des pixels appartenant au segment défini seront alors affichées pour chacune des images résultantes de compression, ainsi que pour l'image HDR (cf. Fig.II.20).



Figure II. 20 : Visualisation des valeurs pixels d'un segment de l'image.

Grâce à cette option, les pertes de contraste ou de détails induites par les compressions de dynamique peuvent être vérifiées. Afin d'avoir une vision plus globale, une étude des contours des images résultantes peut aussi être effectuée (ne fonctionne que pour l'étude de deux compressions) (cf. Fig.II.21).



- (a) Détection de contour sur l'image résultante de la première compression.
- (b) Détection de contour sur l'image résultante de la deuxième compression.
- (c) Différence entre les deux études de contour :
  - Contours présents sur (a) et absent sur (b).
  - Contours présents sur (b) et absent sur (a).

Figure II. 21 : Comparaison de la qualité de deux compressions de dynamique par détection de contour.

Afin de caractériser la perte d'information induite par les différentes fonctions de compression, il est possible de calculer l'entropie de l'image résultante. L'entropie traduit la quantité d'information portée par l'image. Plus un pixel est rare, plus il est porteur d'information et plus l'entropie est grande (i.e., le désordre est important).

Le calcul de l'entropie nécessite d'effectuer l'histogramme normalisé de l'image. Pour chaque niveau de gris, p(i) est calculé, représentant la probabilité d'apparition du niveau de gris i. On a donc :

[Eq.II.11]

$$p(i) = \frac{n(i)}{N}$$
 n(i) = nombre de pixel de l'image ayant le niveau de gris i.  
N = nombre total de pixel présents dans l'image.

Une fois les p(i) calculés, il est possible d'obtenir l'entropie de l'image par la formule:

[Eq.II.12]

$$Entropie = -\left(\sum_{i} p(i) \cdot \ln(p(i))\right)$$

Un exemple de valeur d'entropie est donné sur figure suivante :



Figure II. 22 : Augmentation de l'entropie avec la quantité d'information contenue dans l'image.

Grâce à l'entropie, il est donc possible de comparer les pertes d'informations induites par les compressions de dynamique étudiées. Cet outil ne permet pas une analyse exhaustive de la compression d'image, ne prenant pas en compte les pertes de contraste local. Cependant, il est une indication supplémentaire.

Par ces différents types d'outils, il est possible d'étudier et de comparer les fonctions de compression. Cependant, la qualité de l'image résultante reste un bon indicateur et ne doit pas être négligée dans cette analyse.

### 3. Différentes fonctions de compression de dynamique.

Une étude a été menée sur les compressions de dynamique. Conformément au cahier des charges, le capteur doit pouvoir supporter une dynamique de scène de 120dB (20bits). Les fonctions de compression étudiées seront simulées sur des scènes HDR numérisées. Chaque échantillon fournit une valeur d'éclairement pixel, normalisée et codée entre 0 à 1048575. Les valeurs pixel attribuées à chaque éclairement ou groupe d'éclairement, seront elles codées sur 10 bits (de 0 à 1024).

Comme nous l'avons vu précédemment, l'image résultante doit être de bonne qualité. La perte d'information due à la compression de dynamique doit être minimale. Enfin, la fonction de compression doit être facilement implantable.

Le travail effectué est basé sur l'optimisation des fonctions de compression de type logarithmique. Ce type de compression de dynamique favorise les bas niveaux d'éclairement, et compresse les éclairements plus forts, impliquant une perte d'information. Il apparaît que ce type de fonction de compression n'est pas optimal pour toutes les images à grande dynamique. Cependant, il est un compromis, donnant des résultats intéressants dans de nombreux cas.

#### 3.1. Les limites de la fonction logarithmique.

La compression logarithmique, référence dans l'étude de la grande dynamique, a été étudiée afin de mettre en évidence ses défauts.

La fonction choisie pour l'étude est de la forme  $K \cdot \ln(\acute{eclairement} + 1)$ . La valeur de K peut être calculée afin de pouvoir comprimer les  $2^{20}$  valeurs d'éclairements de la scène numérisée possible en  $2^{10}$  valeurs pixels :

[Eq.II.13]

$$K \cdot \ln(2^{20}) = 2^{10} - 1$$
 Ce qui implique  $K = 73.79$ 

Le tableau suivant donne les valeurs de pixels attribuées pour quelques exemples d'éclairements de scène numérisée:

Eclairement	0	1	2	3	4	5	6	7	9	100	1000	10000	1048575
Valeur Pixel	0	51	81	102	119	132	144	153	170	340	510	680	1023

Par cette courbe de compression, les faibles éclairements sont rapidement propulsés vers les niveaux pixel supérieurs (0.001% de la dynamique de la scène est codée sur la moitié des valeurs pixel possibles). Ainsi, l'histogramme de l'image résultante est décalé vers les niveaux d'éclairement plus grands, ce qui donne une image résultante peu contrastée (cf. Fig.II.23).



Figure II. 23 : Image et histogramme résultant de la compression Log.

Les valeurs pixels attribuées par cette courbe de compression couvrant déjà toute la dynamique de sortie possible, l'histogramme de l'image résultante ne peut pas être normalisé. Aussi, afin de résoudre ce problème, la fonction logarithmique doit être modifiée.

#### 3.2. Fonction de compression LinLog.

Afin d'éviter les inconvénients liés aux fonctions de compression de type logarithmique, la forte croissance de ces fonctions pour les bas niveaux d'éclairement va être remplacée par une fonction linéaire (y = x). Ainsi, les fonctions de type linlog sont définies sur deux segments. Les éclairements faibles se voient appliquer une fonction linéaire, alors que les pixels plus éclairés subissent une compression de type logarithmique, efficace dans cette plage d'éclairement (cf. Fig.II.24).



Figure II. 24 : Fonction de compression LinLog.

La valeur de raccord entre les deux fonctions doit être calculée, afin de ne pas créer de discontinuités dans la fonction résultante. En égalisant les deux fonctions on trouve la valeur 451 ( $73.79 \cdot \ln(x) = x \Rightarrow x = 451$ ). L'image résultante de cette fonction de compression est présentée figure 25.



Compression LinLog



(a) Images résultantes et histogrammes



(b) étude des contours.

Figure II. 25 : Résultat de la compression LinLog, comparée à la compression Log.

L'image résultante de la compression LinLog, est plus contrastée que celle de la compression Log. Toutes les valeurs pixels sont utilisées. Cependant, certains détails dans les bas niveaux d'éclairement sont moins visibles (cf. Fig.II.25.b). En effet, la fonction de compression logarithmique avait tendance à les amplifier. L'utilisation de la fonction linéaire ne fait que conserver ces détails sans leur appliquer aucune transformation.

Le calcul de l'entropie pour chacune des images résultantes permet de confirmer la minimisation des pertes d'information par l'utilisation de la fonction LinLog. En effet, on obtient :

> Entropie de Log = 5.7 Entropie de LinLog =6.15

Cependant, par cette fonction de compression de dynamique, des artefacts sont créés sur l'image résultante. En effet on peut souligner la présence de discontinuités (cf. Fig.II.26). Pour des valeurs contiguës d'éclairements de la scène, les valeurs pixel attribuées sont disjointes. Il en résulte une perturbation sur l'image, dégradant sa qualité.



Compression Log

Compression LinLog

Figure II. 26 : Présence de discontinuités sur l'image résultante de la compression de dynamique LinLog.

Ces discontinuités sur l'image sont la conséquence d'un point anguleux sur la fonction de compression, au niveau du raccord entre la fonction linéaire et la fonction logarithmique (cf. Fig.II.24). Aussi, afin de supprimer ce problème, de nouvelles fonctions de compression de type LinLog, sans discontinuité de pente, ont été crées et simulées.

#### 3.3. Fonction LinLog sans discontinuité de pente.

Afin de supprimer le point anguleux, il est nécessaire d'égaler la pente de la fonction linéaire à la pente de la dérivée de la fonction logarithmique au point de raccord.

Les deux fonctions utilisées pour la construction des nouvelles courbes de compression LinLog sont :

$$y = u \cdot x$$
$$y = K \cdot \ln(\frac{x}{Xo})$$

 $y = a \cdot y$ 

La constante X0 a du être ajouté afin d'avoir assez de degrés de liberté pour résoudre les conditions de liaison de deux fonctions :

- Au point de connexion XR (xR, yR) :  $a \cdot xR = K \cdot \ln(\frac{xR}{Xo})$  (1)

$$\frac{d(K \cdot \ln(\frac{x}{XO}))}{dx}(xR) = a \tag{2}$$

- 
$$K \cdot \ln(\frac{2^{20}}{Xo}) = 2^{10}$$
 (3)

On a 
$$\frac{d(K \cdot \ln(x/X_0))}{dx} = K/x$$
, ainsi, par la condition (2),  $a = \frac{K}{xR}$  (4)

[Eq.II.15] et donc, on obtient :

$$y = \left(\frac{K}{xR}\right) \cdot x$$

D'après (1),  $a \cdot xR = K \cdot \ln(\frac{xR}{Xo})$ . En utilisant le résultat (4) dans l'équation (1), on

obtient : 
$$K = K \cdot \ln(\frac{xR}{Xo})$$
 ie  $\ln(\frac{xR}{Xo}) = 1$ 

On peut donc résoudre : [Eq.II.16]

$$\frac{xR}{Xo} = e \tag{5}$$

Enfin, la troisième condition de liaison donne :  $K \cdot \ln(\frac{2^{20}}{Xo}) = 2^{10}$ . En utilisant (5)

dans la condition (3), on obtient: 
$$K \cdot \ln(\frac{2^{20}}{xR_e}) = 2^{10}$$
 ie  
[Eq.II.17]
$$K = \frac{2^{10}}{\ln(\frac{2^{20} \cdot e}{xR_e})}$$

Une fois le point de raccord choisi (xR), tous les paramètres de la fonction LinLog peuvent être calculés (Xo, K, a). Différentes fonctions de compression ont été calculées et testées (cf. Fig.II.27).

```
1:
                                                                       6:
x \le 10 \implies y = 8.1527 * x
                                                                       x \le 60 \ => \ y = 1.5849 \ \text{*} \ x
x > 10 \implies y = 81.527 * log(x / 3.6792)
                                                                       x > 60 \implies y = 95.0922 * log(x / 22.0751)
2:
                                                                       7:
x \le 20 \implies y = 4.3144 * x
                                                                      x \le 70 \implies y = 1.3782 * x
x > 20 \implies y = 86.2889 * \log(x / 7.3584)
                                                                       x > 70 \implies y = 96.4732 * log(x / 25.7542)
3:
                                                                       8:
x \le 30 \ => \ y = 2.978 \ {*} \ x
                                                                       x \le 80 \ => \ y = 1.2213 \ * \ x
x > 30 \implies y = 89.3415 * log(x / 11.0375)
                                                                       x > 80 \implies y = 97.7023 * log(x / 29.4334)
4:
                                                                       9:
x \le 40 \implies y = 2.291 * x
                                                                       x \le 90 \implies y = 1.0979 * x
x > 40 \implies y = 91.6416 * log(x / 14.7167)
                                                                       x > 90 \implies y = 98.8128 * log(x / 33.1126)
5:
                                                                       10:
x \le 50 \ => \ y = 1.8702 \ {*} \ x
                                                                       x \le 100 \ => \ y = 0.99828 \ * \ x
x > 50 \implies y = 93.509 * log(x / 18.3959)
                                                                      x > 100 \implies y = 99.8277 * \log(x / 36.791)
```

Figure II. 27.(a) : Equations des différentes fonctions de compression calculées.



Figure II. 27.(b) : Images résultantes des fonction de compression présentées en (a).



de pente. (6)

Figure II. 27.(c) : Comparaison des compressions log, linlog standard et linlog sans discontinuité de pente.

La suppression des discontinuités de pente dans les fonctions de compression de type linéaire logarithmique améliore grandement la qualité de l'image résultante. L'étude de l'entropie pour chacune des compressions de la figure 27, est présentée dans le tableau suivant.

Fonction	LinLog	LinLog sans discontinuité de pente									
	standard	1	2	3	4	5	6	7	8	9	10
Entropie	6.15	5.78	5.82	5.84	5.85	5.87	5.88	5.90	5.90	5.92	5.919

La suppression du point anguleux, dégrade légèrement la quantité d'information présente dans l'image résultante. Il est aussi possible de souligner que l'entropie maximum est obtenue avec une partie linéaire de la forme y=x.

Comme nous l'avons vu, il existe de nombreuses méthodes d'extension de la dynamique des capteurs d'images. La plus prometteuse d'entre elles semble être la méthode multi intégration, donnant la meilleure qualité d'image. De plus, par sa versatilité, il est possible d'implémenter de nombreuses fonctions de compression de dynamique. Cependant, dans la littérature, l'utilisation de cette méthode nécessite une reconstruction de l'image finale par post traitement.

Suite à l'étude sur les fonctions de compression, il apparaît que la fonction de compression linéaire logarithmique donne de bons résultats. Le raccord entre les deux parties de la fonction, doit cependant être attentivement réalisé, afin de créer le minimum de discontinuités sur l'image résultante.

Aussi, dans le capteur réalisé, la méthode multi intégration est utilisée afin d'obtenir une fonction de compression de type linéaire logarithmique. Les discontinuités de pentes dans la fonction de compression ont été minimisées. De plus, grâce à l'architecture choisie et à son mode de fonctionnement, l'image résultante est directement construite. Aucune reconstruction par post traitement n'est nécessaire.

### Références

- [1] S. Kavadias, B. Dierickx, D. Sche®er, A. Alaerts, D. Uwaerts, J. Bogaerts, "A Logarithmic Response CMOS Image Sensor with On-Chip Calibration", IEEE Journal of Solid-State Circuits, Volume 35, Number 8, August 2000.
- [2] B. Choubey, "An electronic-calibration scheme for logarithmic CMOS pixels.", IEEE sensors journal, vol 6, N° 4, August 2006.
- [2] T. F. Knight, "Design of an Integrated Optical Sensor with On-Chip Preprocessing". PhD thesis, MIT, 1983.
- [3] M. Sayag, "Non-linear Photosite Response in CCD Imagers." U.S Patent No. 5,055,667, 1991. Filed 1990.
- [4] S. Decker, R. McGrath, K. Brehmer, and C. Sodini, "A 256x256 CMOS imaging array with wide dynamic range pixels and column-parallel digital output," in ISSCC Dig. Tech. Papers, San Francisco, CA, Feb.1998, pp. 176–177.
- [5] D. X. D. Yang, A. El Gamal, B. Fowler, and H. Tian, "A 640x512 CMOS image sensor with ultrawide dynamic range floating-point pixel level ADC." IEEE Journal of Solid State Circuits, vol. 34, pp. 1821-1834, Dec. 1999.
- [6] O. Yadid-Pecht and E. Fossum, "Wide intrascene dynamic range CMOS APS using dual sampling." IEEE Trans. Electron Devices, vol. 44, pp. 1721-1723, Oct. 1997.
- [7] Y. Wang, S. Barna, S. Campbell, and E. Fossum, "A High Dynamic Range CMOS Image Sensor." In Proceedings of 2001 IEEE Workshop on Charge-Coupled Devices and Advanced Image Sensors, pp. 137-140, June 2001.
- [8] J.L. Trépanier, M. Sawan, J. Coulombe, "A wide dynamic range CMOS Digital Pixel Sensor. ", Circuits and Systems, 2002. MWSCAS-2002. The 2002 45th Midwest Symposium on , Volume: 2
- [9] S. Kleinfelder, S. Lim, X. Liu, A. El Gamal, "A 10000 Frames/s CMOS Digital Pixel Sensor. ", IEEE journal of solid state circuits, vol.36, n°12, decembre 2001.
- [10] D. Yang, B. Fowler, and A. El Gammal, "A 128x128 pixel CMOS area image sensor with multiplexed pixel level A/D conversion.", Proc. IEEE 1996 Custom integrated Circuits Conference, San Diego, CA, May 1996, pp. 303-306.
- [11] B. Folower, A. El Gammal, and D. Yang, "A CMOS area image sensor with pixel level A/D conversion.", ISSCC Dig. Tech. Papers, San Francisco, CA, Feb. 1994, pp226-227.
- [12] L. G. McIlrath, "A Low-power Low-noiseUltrawide dynamic range CMOS imager with pixel-parallel A/D Conversion.", IEEE journal of solid state circuits, vol. 36, n°5, May 2001.
- [13] D. Yang, B. Fowler, and A. El Gammal, "A Nyquist-Rate Pixel-level ADC for CMOS Image Sensors.", IEEE journal of solid state circuits, vol. 34, n°3, March 1999.
- [14] D. Stoppa, A. Simoni, L. Gonzo, M. Gottardi, G.F. Dalla Betta, "A 138dB Dynamic Range CMOS image sensor with new pixel architecture.", ISSCC 2002, Session 2, Image sensors, 2.4.

- [15] Y. Ni, F. Devos, M. Boujrad, and J. H. Guan, "*Histogram-Equalisation-Based adaptive image sensor for real time vision*.", IEEE journal of solid state circuits, vol. 34, n°7, July 1997.
- [16] "Sensors and Camera Systems for Scientific and Industrial Applications" VI, SPIE vol 5677, 2005
- [17] B. Culurciello, R. E. Cummings, K. A.Boahen, "*A Biomorphic Digital Image Sensor*.", IEEE journal of solid state circuits, vol. 38, n°2, February 2003.
- [18] D. Stoppa, A. Simoni, L. Gonzo, M. Gottardi, G. F. Dalla Betta, , "*Novel CMOS Image sensor with a 132 dBDynamic Range.*", IEEE journal of solid state circuits, vol. 37, n°12, December 2002.
- [19] Site internet de Paul Debevec: <u>www.debevec.org</u>
- [20] P. E. Debevec, J. Malik, "Recovering High Dynamic Range Radiance Maps from photographs", siggraph97.
- [21] Site internet de RADIANCE : <u>http://radsite.lbl.gov/radiance/</u>
- [22] A. Harton, M. Ahmed, A. Beuhler, F. Castro, L. Dawson, H. Herold, W. Barry, G. Kujama, K.F. Lee, R. Mareachen, D. Russel, T. Scaminaci, "High dynamic range CMOS image sensor with pixel level ADC and in-situ image enhancement", Proceedings of SPIE, Vol. 5677, pp. 67-77 (2005).
# Chapitre 3

## Une nouvelle architecture de capteur d'images CMOS HDR: SUPHDYN.

Le capteur d'images à réaliser doit pouvoir supporter une scène de 120dB de dynamique. Les valeurs pixels doivent être codées sur 10 bits (1024 niveaux de gris), ce qui nécessite la mise en œuvre d'une fonction de compression intrinsèque. D'après l'étude menée sur les méthodes de fonctionnement des capteurs d'images HDR, le choix s'est porté vers la méthode multiples intégrations. Par sa souplesse de fonctionnement, différentes fonctions de compression de dynamique sont utilisables. Ainsi, il sera possible d'obtenir une compression de type Linéaire Logarithmique (Linlog), avec une bonne restitution visuelle, tout en minimisant les pertes d'information.

## 1. Multiple intégration et compression de dynamique.

Comme nous l'avons déjà vu, dans un pixel APS photodiode standard, les porteurs issus de la photogénération sont collectés par un photosite pendant un temps défini : le temps d'intégration. La tension aux bornes de la capacité de collection diminue linéairement avec le temps. Aussi, la modification du temps d'intégration permet de déterminer la chute de tension induite pour un éclairement donné, et modifie donc la fonction du pixel, liant l'éclairement incident au signal pixel mesuré (cf. Fig. III.1).



Eclairement fixe. Tension photodiode V1 pour temps d'intégration Tint1. Tension photodiode V2 pour temps d'intégration Tint2.

Fonction de transfert du pixel :

 $Vpix = k \cdot E \cdot Tint$ 

(E = éclairement, Tint = temps d'intégration, Vpix = tension pixel)

Figure III. 1 : Evolution de la tension aux bornes de la photodiode par rapport au temps d'intégration.

L'utilisation de plusieurs temps d'intégration permet donc d'obtenir des tensions de photodiode utilisables pour chacun des éclairements possibles de la scène. Afin de ne pas avoir de redondance, la plage d'éclairement à supporter sera répartie dans les différents temps d'intégration de façon bijective. Chaque éclairement ne sera donc traité que dans une seule des différentes intégrations effectuées pour reconstruire l'image HDR. Pour ce faire, seule une plage de l'excursion possible de la photodiode sera utilisée dans chaque intégration [Vref<sub>min</sub> Vref<sub>max</sub>] (cf. Fig III.2). Ce principe suppose de considérer l'éclairement des pixels constant tout au long des différentes intégrations.



Figure III. 2 : Répartition de la plage d'éclairement à supporter dans les différentes intégrations utilisées.

Pour chaque intégration, Vrefmax représente la chute de tension induite par l'éclairement le plus faible traité et Vrefmin par le plus important. Aussi, un pixel avec une tension aux bornes de la photodiode post intégration plus faible que Vrefmax sera associé à un temps de pose plus important. Réciproquement, un éclairement induisant une chute de tension supérieure à Vrefmin sera traitée par l'utilisation d'un temps d'intégration plus court.

Afin d'éviter les problèmes de blooming liés aux pixels fortement éclairés (collection des porteurs en excès par les pixels voisins), les éclairements seront traités par ordre décroissant. Ainsi, les différentes intégrations seront effectuées de la plus courte à la plus longue et la tension photodiode numérisée de Vrefmin à Vrefmax.

Dans le but d'obtenir une répartition cohérente des 1024 valeurs pixel attribuables, le mot binaire de sortie, codé sur 10 bits, est divisé en bits de poids fort (« Most Significant Bits » (MSB)) et bits de poids faible (« Least Significant Bits » (LSB)). Les valeurs d'éclairement seront donc codées selon le principe mantisse exposant. Les MSB permettent de numéroter les intégrations alors que les LSB codent la valeur de la tension photodiode numérisée (cf.Fig.III.3).



Figure III. 3 : Répartition du mot binaire pixel en bits de poids fort et bits de poids faible.

En choisissant le nombre d'intégrations utilisées pour reconstruire l'image HDR, le nombre de MSB est fixé. Il en découle donc le nombre de LSB, définissant le nombre de valeurs numériques qui peuvent être attribuées à la tension de la photodiode après intégration (cf. Fig III.4).

Nombre de MSB	0	1	2	3	4
Nombre d'intégrations	1	2	4	8	16
Nombre de LSB	10	9	8	7	6
Nombre de valeurs tension photodiode	1024	512	256	128	64

Figure III. 4 : Répartition MSB/LSB. Définition du nombre d'intégrations et du nombre de valeurs de tension photodiode par intégration.

Le pas d'échantillonnage du Convertisseur Analogique Numérique («Digital Analog Converter » (DAC)) utilisé pour numériser la tension photodiode est fixe. Aussi, l'excursion en tension balayée (Vrefmax-Vrefmin) est identique pour chaque intégration.

La mise en œuvre de ce mode de fonctionnement permet d'obtenir une courbe de compression de dynamique linéaire par segment. Les rapports entre les pentes successives des différents segments de cette courbe sont définis par les rapports des temps d'intégration correspondants. Prenons l'exemple d'un système HDR utilisant 4 intégrations. Ces dernières seront donc codées par l'utilisation de 2 MSB. Il en découle la définition de 8 LSB, soit 256 valeurs de tensions photodiode possibles par intégration. En prenant un pas de numérisation de 1 mV et un rapport entre les temps d'intégration successifs de 2, on obtient le tableau de la figure 5.

Intégration		Excursion photodiode	Eclairements considérés	MSB	LSB
N°	Durée	traitée	(en valeur relative)		
Т3	Т	Vreset-Vrefmax = 0 mV	0	11	11111111
		Vreset-Vrefmin = 255 mV	255	11	00000000
Т2	T/2	Vreset-Vrefmax = 128 mV	256	10	11111111
		Vreset-Vrefmin = 383 mV	767	10	00000000
T1	T/4	Vreset-Vrefmax = 192 mV	768	01	11111111
		Vreset-Vrefmin = $447 \text{ mV}$	1791	01	00000000
Τ0	T/16	Vreset-Vrefmax = 224 mV	1792	00	11111111
		Vreset-Vrefmin = $479 \text{ mV}$	5887	00	00000000

Figure III. 5 : Application du mode de fonctionnement décrit pour l'exemple à 4 intégrations.

L'intégration la plus longue (T3) sert de base afin de répartir la plage d'éclairements de la scène dans les différentes intégrations. Aussi, pour cette intégration, la tension aux bornes de la photodiode sera balayée de (Vreset-255) mV à Vreset.

L'éclairement provoquant une chute de tension de 255 mV pour une intégration de durée T, induira une chute de tension de 127.5 mV pour un temps d'intégration 2 fois inférieur. Aussi, afin d'avoir une répartition bijective des éclairements dans les différentes intégrations, l'éclairement le plus faible considéré dans l'intégration de durée T/2 (T1) est celui impliquant une chute de tension de 128mV. Pour T1, la tension photodiode sera donc considérée de (Vreset-255-128) mV à (Vreset-128) mV. De la même manière, il est possible de calculer l'excursion de la photodiode à considérer pour chaque intégration.

D'une intégration à l'autre, la pente de la fonction de transfert liant l'éclairement incident et la tension photodiode induite est divisée par deux. On obtient donc la courbe de compression suivante (cf. Fig.III.6).



Figure III. 6 : Fonction de compression obtenue dans l'exemple présenté.

Cette courbe de compression est présentée en valeurs relatives. La définition du temps T, ajoutée aux caractéristiques de la photodiode, permet de la positionner dans le domaine des éclairements absolus. Un temps T court permettra de la déplacer vers les hauts niveaux d'éclairement alors que contrairement, un temps plus long favorisera les bas niveaux de lumière.

Comme nous l'avons vu, la méthode multiple intégration associée au codage mantisse exposant est très souple d'utilisation. La définition du nombre d'intégrations ainsi que le rapport de temps entre ceux-ci permettent d'obtenir un grand nombre de courbes de compression de dynamique.

## 2. Multiple intégration et courbe de compression LinLog.

Grâce au système présenté dans le paragraphe précédent, il possible d'approcher par segment la courbe de compression dynamique linéaire logarithmique améliorée (linlog sans discontinuité de pente). D'après les études menées et présentées au chapitre 2, cette dernière semble en effet être la meilleure en termes de qualité d'image résultante et de conservation des informations de la scène. Le nombre d'intégrations a été défini comme étant égal à 8. En effet, 4 segments donneraient une approximation trop lâche de la fonction continue. Un nombre plus important imposerait une vitesse de fonctionnement du capteur trop importante pour atteindre le flux vidéo (30 images par seconde).

Par le choix du nombre d'intégrations, le nombre de MSB est fixé à 3 et le nombre de LSB à 7. Ainsi, 128 valeurs pixel sur 1024 seront attribuées par intégration (cf. Fig.III.7).

Valeur Pixel 896-1023 768-895 640-767 512-639 384-511 256-383 128-255 0	Intégration	T0	T1	Т2	Т3	Τ4	Т5	T6	Τ7
	Valeur Pixel	896-1023	768-895	640-767	512-639	384-511	256-383	128-255	0-127

T7 est l'intégration la plus longue

Figure III. 7 : Répartition des valeurs pixel dans les différentes intégrations.

Le pixel ayant un gain constant pour toutes les intégrations, la fonction linéaire de la courbe de compression linlog liant les valeurs pixels au niveau d'éclairement en unité arbitraire ne peut donc qu'avoir une valeur de pente de 1. Aussi, le raccord entre la partie linéaire et la partie logarithmique de la courbe de compression s'effectuera au niveau d'éclairement 127. On obtient donc avec, F la fonction de compression Linlog :

> F'(127)=1 F(127)=127 F(1048575)=1023

La nouvelle fonction peut être calculée et on obtient :

Eclairement  $\in [0, 127]$ : y = xEclairement  $\in [127, 1048575]$ :  $y = 96.4023 \cdot \ln(0.0387 \cdot x - 1.1841)$ 

La simulation de cette courbe de compression donne les résultats suivants :



Entropie Log = 5.7 Entropie LinLog = 5.98

Log

LinLog raccord 127

Figure III. 8 : Résultats de la compression linlog améliorée. Point de raccord x=127.

Afin d'approcher par segment cette courbe de compression linlog, il est nécessaire de calculer les valeurs des éclairements traités pour chaque intégration. Il sera possible ensuite d'en déduire le rapport entre les temps d'intégration successifs (cf. Fig. III.9).

Intégration		Excursion photodiode traitée	Eclairements considérés	MSB	LSB		
N° Durée		(en valeur relative)					
T7	Т	Vreset-Vrefmax = 0 mV	0	111	1111111		
		Vreset-Vrefmin = 127 mV	127	111	0000000		
T6	T7/2	Vreset-Vrefmax = 64 mV	128	110	1111111		
		Vreset-Vrefmin = 191 mV	395	110	0000000		
T5	T6/3.77	Vreset-Vrefmax = 51 mV	398	101	1111111		
		Vreset-Vrefmin = 178 mV	1404	101	0000000		
T4	T5/3.77	Vreset-Vrefmax = 47 mV	1418	100	1111111		
		Vreset-Vrefmin = 174 mV	5211	100	0000000		
Т3	T4/3.77	Vreset-Vrefmax = 46 mV	5265	011	1111111		
		Vreset-Vrefmin = 173 mV	19574	011	0000000		
T2	T3/3.77	Vreset-Vrefmax = 46 mV	19778	010	1111111		
		Vreset-Vrefmin = 173 mV	73760	010	0000000		
T1	T2/3.77	Vreset-Vrefmax = 46 mV	74529	001	1111111		
		Vreset-Vrefmin = 173 mV	278184	001	0000000		
T0	T1/3.77	Vreset-Vrefmax = 46 mV	281084	000	1111111		
		Vreset-Vrefmin = 173 mV	1048575	000	0000000		

Figure III. 9 : Configuration de la multi intégration pour l'approximation de la courbe linlog améliorée.

Le calcul des fonctions affines de chaque segment ( Ein = éclairement en valeur relative donne:

J



La fonction continue par segments obtenue, est bien une approximation de la fonction linlog sans discontinuité de pente (cf. Fig. III.10).



Figure III. 10 : Courbe de compression résultante de la méthode multiples intégrations : linlog par segments.

La simulation de cette courbe de compression donne une image résultante de bonne qualité (cf. Fig.III.11). Les discontinuités liées au changement de pente ne sont pas visibles sur l'image. La segmentation ne la modifie que peu, ce qui est validé par l'étude des contours (cf. Fig. III.12).



Linlog continue

Linlog segmentée

Figure III. 11 : Comparaison de l'image résultante de la compression linlog et de sa segmentation.



- (a) : Détection de contour sur l'image résultante de la compression linlog continue.
- (b) : Détection de contour sur l'image résultante de la compression linlog segmentée.
- (c) : Comparaison de deux études de contours :
  - présent sur (a) et absent sur (b).
    - présent sur (b) et absent sur (a).



Grâce à la méthode multiples intégrations associée au codage mantisse exposant, il est possible d'obtenir une approximation de la courbe de compression linlog sans discontinuité de pente. La courbe de compression obtenue par le calcul précédent met en œuvre des rapports de temps d'intégration qui ne sont à la fois ni constants, ni entiers. Bien que tout à fait utilisable, une autre fonction de compression a été testée afin de simplifier sa mise en œuvre. Cette dernière utilisera un rapport des temps d'intégration égal à 4. On obtient alors :

Intégration		Excursion photodiode traitée	Eclairements considérés	MSB	LSB
N°	Durée		(en valeur realtive)		
Τ7	Т	Vreset-Vrefmax = 0 mV	0	111	1111111
		Vreset-Vrefmin = 127 mV	127	111	0000000
Т6	T7/4	Vreset-Vrefmax = 32 mV	128	110	1111111
		Vreset-Vrefmin = 159 mV	636	110	0000000
T5	T6/4	Vreset-Vrefmax = 40 mV	640	101	1111111
		Vreset-Vrefmin = 167 mV	2672	101	0000000
T4	T5/4	Vreset-Vrefmax = 42 mV	2688	100	1111111
		Vreset-Vrefmin = 169 mV	10816	100	0000000
Т3	T4/4	Vreset-Vrefmax = 42 mV	10880	011	1111111
		Vreset-Vrefmin = 169 mV	43392	011	0000000
Т2	T3/4	Vreset-Vrefmax = 42 mV	43520	010	1111111
		Vreset-Vrefmin = 169 mV	173568	010	0000000
T1	T2/4	Vreset-Vrefmax = 42 mV	174080	001	1111111
		Vreset-Vrefmin = 169 mV	694272	001	0000000
T0	T1/4	Vreset-Vrefmax = 42 mV	696320	000	1111111
		Vreset-Vrefmin = 169 mV	2777088	000	0000000

Les résultats de cette courbe de compression sont présentés figure III.13.



(a) : Comparaison des fonctions de compression



Linlog segmenté



Rapport temps intégration = 4





- (a) : Détection de contour sur l'image résultante de la compression linlog segmentée.
- (b) : Détection de contour sur l'image résultante de la compression avec rapport des temps d'intégration = 4.
- (c) : Comparaison de deux études de contours :
  - présent sur (a) et absent sur (b).
     présent sur (b) et absent sur (a).
    - (c) : Etudes des contours pour comparaison avec la courbe linlog segmentée.

Figure III. 13 : Etude de la nouvelle compression avec un rapport des temps de compression égal à 4.

Cette nouvelle compression donne des résultats équivalents à la fonction linlog segmentée. Aussi, elle sera utilisée grâce à son implémentation plus simple. De plus, elle permet de couvrir une plus grande plage d'éclairement.

Afin de pouvoir implémenter ce type de fonctionnement par multiples intégrations, une architecture de capteurs a été développée. Le but de cette architecture est de pouvoir directement reconstruire l'image résultante des 8 intégrations, sans l'utilisation de traitements à posteriori.

## 3. Mise en œuvre des principes.

Afin d'implanter le mode multi intégration de façon efficace, le capteur réalisé utilise des pixels numériques. Un comparateur à auto-calibration a été intégré à l'intérieur de chaque pixel. Une rampe de tension (Vramp), générée par un DAC et commune à tous les pixels, permet de numériser la tension photodiode après chaque intégration.

Lorsque la tension Vramp devient supérieure à la tension photodiode, le comparateur bascule et une demande de lecture est générée par le pixel (cf. Fig.III.14).



Figure III. 14 : Schéma bloc du capteur SUPHDYN.

Les requêtes de lecture pixel sont détectées et traitées par deux chaînes de lecture événementielles (axe X et axe Y). Le système de balayage choisi, ajouté à une lecture avec accusé de réception, permet de résoudre les conflits et de ne pas engendrer d'erreurs sur la lecture des pixels. Des encodeurs binaires, liés aux chaînes de lecture, induisent une obtention directe des coordonnées du pixel traité. Ce dernier se voit attribuer la valeur numérique en entrée du DAC générant Vramp. Ainsi, toutes les données de valeur et position pixel nécessaires sont obtenues. Elles sont mémorisées grâce à une mémoire externe. Par ce principe de lecture événementielle, les pixels sont lus sur leur propre demande. Aussi, tout au long des différentes intégrations, les pixels déclenchent et sont traités par ordre décroissant d'éclairement (cf. Chapitre 2). L'image résultante est donc directement reconstituée dans la mémoire externe, sans nécessité de reconstruction par post traitement.

### 3.1. Pixel numérique à mémorisation analogique.

Comme nous l'avons vu précédemment, le pixel développé est entièrement numérique. En plus de la photodiode et de son transistor de reset (Trst), il utilise un comparateur auto-calibrant (dit autozero).

Lors de forts éclairements incidents, la chute de tension induite aux bornes de la photodiode peut présenter des variations rapides. Aussi, afin d'avoir une tension constante durant la numérisation et d'obtenir une valeur pixel valable, un système de type *Snapshot* a été implémenté. Il est constitué d'un transistor de transfert appelé *transfert gate* (Tg) et d'une capacité de stockage (Csn) servant de mémoire analogique (cf. Fig.III.15). Pour supprimer sa photosensibilité, cette dernière est protégée de la lumière par plusieurs couches de métal.



Figure III. 15 : Implémentation dans le pixel d'un système de type snapshot.

Après avoir été réinitialisées au même potentiel, la capacité de lecture (Csn) et celle de la photodiode (Cd) sont déconnectées par ouverture du transistor de transfert (Tg). L'intégration est effectuée et la tension de Cd diminue proportionnellement au temps d'intégration et à l'éclairement reçu. A la fin de l'intégration, la tension aux bornes des deux capacités est égalisée (Tg en mode passant) : c'est le transfert de charges.

La tension résultante du transfert de charges dépend du rapport entre les deux capacités. En effet, on obtient :

$$V_{res} = V_d + \frac{C_{sn}}{C_d + C_{sn}} \cdot (V_{rst} - V_d)$$

$$V_{res} = T \text{ ension résultante du transfert de charge (en V).}$$

$$V_d = T \text{ ension aux bornes de la photodiode après intégration (en V).}$$

$$V_{res} = Capacité de lecture (en F).$$

$$Cd = Capacité de la photodiode (en F).$$

Une fois le transfert de charges effectué, les deux capacités sont déconnectées afin d'avoir une tension constante au nœud de lecture. En effet, la photodiode reste soumise au flux photonique incident. Afin d'éviter que sa tension continue à diminuer jusqu'à saturation, elle est forcée en mode "reset" grâce au signal VC. La tension de Csn est ensuite numérisée. Un chronogramme de toutes ces opérations est présenté figure 16.



Figure III. 16 : Chronogramme lié au fonctionnement du système snapshot.

Le comparateur utilisé est articulé autour d'une paire différentielle (cf. Fig.III.17.a) [1]. La commutation la plus importante dans notre application est le passage de la sortie à l'état haut. Cela signifie en effet que la tension de numérisation Vramp vient de devenir supérieure à la tension du nœud de lecture. Le pixel doit donc rapidement émettre une requête de lecture. Afin d'accélérer la commutation du comparateur, un miroir de courant a été implémenté sur la branche de la paire différentielle correspondant à l'entrée positive du comparateur (cf. Fig.III.17.b).



Figure III. 17 : Comparateur du pixel numérique.

Les autres transistors mis en œuvre servent à la polarisation (M2, M4, M12) ou à l'extinction du comparateur (M25, M26). Afin de minimiser la consommation globale, les transistors fonctionnent à faible courant, donc en faible inversion.

Simulé grâce au logiciel eldo et aux modèles des transistors de la technologie HCMOS9 (0.13µm) de STMicroelectronics, le comparateur défini permet de viser un temps de basculement d'environ 1µs pour une résolution en tension de 1mV. Très sensible aux non uniformités du processus de fabrication CMOS, les comparateurs peuvent avoir des différences de caractéristiques de fonctionnement. Ceci engendre sur l'image résultante un bruit fixe (FPN). Aussi, un système de calibration dit auto zéro a été implémenté [2]. Il consiste à faire fonctionner le comparateur en mode suiveur à l'initialisation du pixel, en reliant la sortie et l'entrée négative. Par ce principe, la capacité du nœud de lecture se voit préchargée à un potentiel égal à la tension appliquée à l'entrée positive additionnée de la tension différentielle du comparateur : (cf. Fig.III.18).



Figure III. 18 : Principe de l'auto zéro.

Effectuée avant le transfert de charges de la photodiode, la matrice des tensions d'initialisation des nœuds de lecture représente donc la carte des non uniformités des tensions différentielles des comparateurs. Lors de la numérisation, les caractéristiques de chaque comparateur sont prises en compte. La dispersion est minimisée ainsi que le bruit fixe induit.

Par le principe de fonctionnement du système de mémorisation analogique (snapshot), la photodiode et le nœud de lecture doivent être initialisés au même potentiel. Aussi, l'auto zéro du comparateur complique légèrement le chronogramme de commande du pixel (cf. Fig.III.19).



Figure III. 19 : Chronogramme du pixel avec auto zéro et snapshot pour une trame à 4 intégrations.

Avant l'intégration, la photodiode est réinitialisée à la tension Vrst. Ensuite, l'auto zéro du comparateur est effectué, nécessitant la précharge du nœud de lecture et donc de la photodiode à une tension Vref appliquée via l'entrée négative du comparateur. Pour ce faire, le transistor de transfert du pixel doit être en mode passant. Ensuite, bloqué, l'intégration a lieu au niveau de la photodiode. Pendant ce temps, le nœud de lecture est maintenu en mode auto zéro afin de minimiser les effets du courant de fuite de la capacité Csn. A la fin de l'intégration, "l'autozéro" est arrêté et le transfert de charges est effectué avant numérisation de la tension du nœud de lecture. L'auto-calibration du comparateur permet de passer d'une dispersion de 20 mV à 1.5mV.

Grâce à cette structure de comparateur et au système "auto zéro" associé, une bonne résolution de numérisation peut être obtenue. Cependant, le signal de sortie du comparateur doit être remis en forme afin d'obtenir de vrais signaux logiques à 0V et 1.2V.

Pour ce faire, un système de doubles inverseurs a été utilisé. De plus, ce circuit permet de diminuer la capacité de sortie du pixel et d'obtenir un meilleur slew rate sur le signal de requête de lecture. Comme nous l'avons vu au Chapitre 2, les différentes intégrations sont effectuées de la plus courte à la plus longue. Ainsi, les éclairements sont traités par ordre décroissant. Les éclairements forts peuvent en effet rapidement saturer la photodiode et continuer à générer des porteurs, qui, collectés par les pixels voisins, perturbent l'image résultante. Aussi, après avoir été lue, la photodiode des pixels doit être maintenue en mode reset afin d'éliminer ces porteurs en excès. Le pixel concerné est quand lui désactivé. Le nœud de lecture est maintenue aussi en mode reset (connexion à vdd) ce qui permet d'éviter le basculement intempestif du comparateur. La sortie du comparateur est déconnectée de la chaîne de lecture.

Ce système logique est indispensable de par l'ordonnancement choisi pour les intégrations. En effet, un pixel dont l'éclairement implique un déclenchement du comparateur pour un temps d'intégration donné, émettra aussi une demande de lecture pour tous les temps d'intégration de durée supérieure (la chute de tension photodiode sera plus importante). Afin de conserver la répartition bijective des éclairements dans les différentes intégrations, chaque pixel ne doit être lu qu'une seule fois dans l'intégration déterminée. Aussi, après la première lecture (celle déterminée par la répartition des éclairements), le pixel est désactivé jusqu'à la fin de la trame (cf. Fig.III.20).



Plage de tension de numérisation Saturation. Porteur en excès.



Afin d'implémenter le système de blocage du pixel ainsi que la mise en reset du nœud de lecture et de la photodiode, différents blocs logiques ont du être insérés dans le pixel (cf. Fig.III.21). Le signal Initb, commun à tous les pixels, permet de réactiver le pixel en début de trame.



Figure III. 21 : Schéma du pixel avec les blocs logiques nécessaires à la désactivation.

Dans le but de supprimer certains conflits possiblement engendrés par le système de lecture événementielle, les requêtes de lecture pixel ont été dissociées en requêtes de lecture ligne (Y) (reqy) et requête de lecture colonne (X) (reqx), effectuées successivement. Des accusés de réception associés ces signaux (respectivement ackx et acky) sont générés par les chaînes de lecture. Reçus et traités par le pixel, ces signaux permettent non seulement d'ordonnancer les requêtes mais aussi de signaler la fin de la lecture du pixel.

#### 3.2. Requête de lecture pixel.

Le système de lecture événementielle a été développé afin de ne pas lire la matrice de pixels complète après chaque intégration. Aussi, tout au long des différentes intégrations constituant une trame, seuls les pixels concernés sont lus, à leur demande [3].

Comme nous l'avons vu, les requêtes de lecture pixel ont été dissociées en requêtes de lecture ligne (reqy) et en requêtes de lecture colonne (reqx). Afin de minimiser le nombre de signaux de la matrice de pixels, les requêtes Y des pixels d'une même ligne sont regroupées en un seul signal par l'utilisation d'un OU câblé (cf. Figure.III.22).Il en est de même pour les colonnes. Les signaux de requêtes sont actifs à l'état bas.



Figure III. 22 : regroupement des signaux de requête de lecture pixel.

Aussi, il y a autant de signaux de requête Y que de lignes de pixels dans la matrice et autant de signaux requête X que de colonnes.

Dans le but de résoudre certains conflits, des signaux d'accusé de réception sont associés aux demandes de lecture Y et X : respectivement acky et ackx. Comme pour les requêtes, il existe un signal par ligne/colonne.

Suite au basculement du comparateur du pixel, une requête de lecture est envoyée sur la ligne correspondante (reqy). Détecté et traité par la chaîne de lecture ligne, un signal d'accusé de réception de lecture ligne est envoyé au pixel (acky) et la coordonnée Y du pixel est obtenue. A la réception de ce dernier, le pixel concerné émet une demande de lecture sur la colonne. Par le même principe, la chaîne de lecture colonne détecte et traite cette requête. Un signal d'accusé de réception est envoyé (ackx) et la coordonnée X du pixel est obtenue.

L'émission de la requête de lecture X suite à la réception du signal acky par le pixel est gérée par un circuit implémenté à l'intérieur de chaque pixel. (cf. Fig.III.23). Afin de pouvoir désactiver les requêtes ligne librement et donc de supprimer les événements de lecture pixel de toute la matrice, le même circuit a été implémenté sur la sortie du comparateur. Grâce au signal enreqy, l'émission des requêtes ligne est bloquée manuellement et la procédure de lecture se voit donc désactivée. Cette option est différente de la fonction du transistor Tsdw (cf. Fig.III.21) qui désactive automatiquement la requête Y en fonction de l'état du pixel (lu ou pas).



Figure III. 23 : Gestion par le pixel des requêtes de lecture et des signaux accusé de réception.

Il est important de noter que les alimentations des blocs numériques et analogiques sont séparées afin de minimiser le bruit du capteur.

Le schéma du pixel est maintenant complet. Il comporte 42 transistors. Un chronogramme de son fonctionnement est présenté Figure.III.24. Les signaux Initb, Smplb et Azb, communs à tous les pixels, ont été définis comme actifs à l'état bas.



Figure III. 24 : chronogramme comportemental du pixel.

Le pixel a été dessiné en technologie STMicroelectronics 0.13µm, simple oxyde (tension de fonctionnement 1.2V), 4 couches de métal. Sa taille est de 10µmx10µm. Le facteur de remplissage (rapport entre la surface photodiode et la surface du pixel) est de 25% (cf.Fig.III.25).

![](_page_95_Figure_4.jpeg)

Figure III. 25 : Layout du pixel.

La capacité de la photodiode obtenue est de 3fF. Le nœud de lecture a quant à lui une capacité de 1fF. Il est donc possible d'estimer la plage de tension utilisable sur le nœud de lecture grâce à la formule Eq.III.4 :  $Vsn \in \left[\frac{V_{rst}}{4}; V_{rst}\right]$  avec  $V_{rst}$  la tension de la photodiode et du nœud de lecture avant intégration).

Une estimation du courant photonique de la photodiode a été effectuée avec la formule générale :

- $K_{lmW}$  : facteur de conversion (680 lm/W)
- $h_{pl}$  : constante de Planck (6.62e<sup>-34</sup> J.s)

 $C_{light}$  : vitesse de la lumière (3.0e<sup>8</sup> m/s)

Avec  $E_{lx} = 1$ lux,  $A_{px} = 25e^{-12}$  m<sup>2</sup>,  $\lambda = 550e^{-9}$  m (lumière verte) et un QE estimé à 0.6, on obtient un photocourant de 10fA. Il est donc possible de calculer la chute de tension induite pour un temps d'intégration donné :

$$V_{diode} = \frac{I_{ph} \cdot t_{int}}{C_{diode}}$$

 $I_{ph}$  : photocourant (10 fA)

 $t_{\text{int}}$  : temps d'intégration (30 ms)

 $C_{diode}$  : capacité de la photodiode (3 fF)

On obtient une chute de tension de 100mV par lux toute les 30 ms.

Les capacités parasites de grille Cgs et Cgd du transistor de transfert de charges Tg, perturbent l'égalisation des charges entre la photodiode et le nœud de lecture (cf. Fig.III.26).

![](_page_97_Figure_2.jpeg)

Figure III. 26 : Capacités parasite du transistor de transfert de charges.

En effet, lors de l'ouverture et de la fermeture du transistor, des effets de couplage apparaissent. Il est possible de formaliser ces couplages par le calcul présenté en annexe. Cependant, la linéarité est conservée entre l'éclairement reçu par le pixel et la tension Vsn numérisée.

#### 3.3. Chaîne de lecture événementielle.

Afin d'obtenir une bonne restitution de l'image, la lecture événementielle des pixels ne doit pas engendrer d'erreurs [3]. Tous les pixels doivent se voir attribuer la bonne valeur. Les conflits possibles liés au déclanchement simultané de plusieurs pixels doivent pouvoir être résolus. La lecture doit être rapide afin de pouvoir assurer un flux vidéo (30 images par secondes), malgré la nécessité d'effectuer 8 captures de la scène par image. Enfin, le principe de lecture des pixels doit permettre une reconstruction de l'image sans traitement a posteriori. Pour ce faire, un système de balayage des requêtes pixel a été mis en place.

A la fin de chaque intégration, la tension de numérisation Vramp croît de Vrefmin à Vrefmax, de millivolt en millivolt, en un nombre de paliers défini par le nombre de LSB. Chacune des valeurs de Vramp correspond une valeur pixel attribuable, et certains d'entre eux sont donc susceptibles d'émettre une requête de lecture. Aussi, après l'application de chaque nouveau pallier de Vramp, les signaux de requête ligne sont balayés grâce à la chaîne de lecture Y (cf. Fig.III.13). Cette dernière est constituée d'un bloc logique élémentaire par ligne (readoutY), et permet la circulation d'un flag asynchrone à grande vitesse (cf. Fig.III.27).

Pour chaque ligne de la matrice de pixels, une cellule readoutY est implémentée. Chacune d'entre elles reçoit le flag de balayage de la cellule de la ligne précédente (signal Flagi). Si aucune requête de lecture n'est présente sur la ligne (acky), le flagy est transmis à la cellule de la ligne suivante (Flagii). La transmission s'effectue de façon asynchrone, à la vitesse de basculement des portes logiques.

![](_page_98_Figure_3.jpeg)

Figure III. 27 : ReadoutY : structure élémentaire de la chaîne de lecture. Implémentée à chaque ligne de pixels.

Fonctionnant à la limite de vitesse de la technologie CMOS utilisée, la transmission du flag devient sensible au temps de setup (établissement du signal) et hold (maintien du signal). La dispersion de la technologie peut alors engendrer une perte de flag. Afin de s'affranchir de ceci, un système de transmission par accusé de réception a été implanté (Flagireceived et Flagiireceived).

Lorsqu'une requête est présente sur la ligne, la circulation du flagy est suspendue. Celui-ci reste bloqué dans la cellule de lecture correspondante jusqu'à ce que le signal reqy soit relâché. L'accusé de réception est alors généré par le bloc readoutY vers le pixel (cf. Fig.III.28).

![](_page_99_Figure_2.jpeg)

Figure III. 28 : Circulation du flagy de ligne en ligne. Blocage sur un signal de requête lecture sur une ligne.

Les signaux d'accusé de réception ligne vont déclencher trois processus (cf. Fig.III.28):

- Ils déclenchent la génération par le pixel concerné d'une requête de lecture colonne (cf. paragraphe précédent.)
- Liés à un encodeur binaire rapide, ils vont permettre d'obtenir les coordonnées de la ligne concernée.
- Ils vont déclencher un balayage sur les colonnes grâce à la chaîne de lecture X.

![](_page_100_Figure_1.jpeg)

Figure III. 29 : Enchaînement d'événements lié à l'établissement du signal acky de la ligne n.

La chaîne de lecture X est de la même forme que celle permettant le balayage des lignes. Une structure unitaire (ReadoutX) est associée à chaque colonne. Liées entre elles, ces structures numériques permettent la circulation du flagx. La logique de fonctionnement de la structure ReadoutX est identique à celle de ReadoutY. Cependant, tout le système de lecture est en fonctionnement asynchrone. Afin de pouvoir stocker les données du pixel dans une mémoire obligatoirement synchrone, une bascule a été ajoutée dans la structure ReadoutX (cf.Fig.III.30).

![](_page_101_Figure_1.jpeg)

Figure III. 30 : Schéma logique de la structure ReadoutX. Signal ackx synchrone.

Comme pour la chaîne de lecture Y, le jeton colonne (flagx) est bloqué au niveau des colonnes demandant la lecture. Le signal ackx est généré, de façon synchrone, donnant automatiquement accès à la coordonnée X du pixel concerné, grâce à l'encodeur binaire associé. A la réception des signaux ackx et acky, la requête de lecture du pixel concerné est inhibée et le pixel passe en mode standby.

Avec la structure présentée de la cellule ReadoutY, le jeton ligne (flagy) est libéré par la suppression du signal de requête. Or, afin de ne pas engendrer de conflits, le flagy doit être maintenu sur la ligne considérée jusqu'à la fin du balayage des colonnes (EndReadX). Pour ce faire, une bascule a été ajoutée à ReadoutY (cf. Fig.III.31).

![](_page_101_Figure_5.jpeg)

Figure III. 31 : ReadoutY. Maintien du signal acky malgré la suppression du signal reqy.

Le flagx, quant à lui, est libéré par la disparition de la requête de lecture colonne. Sa progression peut alors se poursuivre sur la chaîne de lecture X, et au prochain cycle d'horloge, un autre pixel de la ligne peut être lu. Une cadence de lecture de 50MHz est obtenue (vitesse de l'horloge du capteur).

Les coordonnées X et Y du pixel permettent d'adresser une mémoire externe et de stocker dans le registre mémoire correspondant la valeur numérique du DAC générant Vramp. Ainsi, tous les pixels de la ligne demandant la lecture sont lus et mémorisés en temps réel.

Une fois le balayage des colonnes terminé, le flag Y est libéré, et le balayage des lignes se poursuit. A la fin de celui-ci, tous les pixels de la matrice demandant la lecture ont été lus. Une nouvelle valeur de Vramp est alors appliquée, et le processus de balayage de la matrice recommence.

La tension Vramp est donc maintenue constante pendant tout le processus de balayage de la matrice et l'éventuelle lecture de pixels. Aussi, la rampe de tension n'a pas une pente constante, mais la longueur des paliers varie avec le nombre de pixels lus (cf. Fig.III.32.a). Pour une scène uniforme, tous les pixels de la matrice sont lus pour le même niveau de tension de numérisation. On obtient alors la forme de Vramp présentée figure III.32.b.

![](_page_102_Figure_5.jpeg)

Figure III. 32 : Forme de Vramp. Longueur des paliers dépendante du nombre de pixels lus.

Grâce à cette structure, la lecture de la matrice reste complètement asynchrone et donc très rapide. Seule la dernière étape de la lecture pixel est synchronisée.

La logique du capteur d'images étant cadencée par une horloge de 50MHz, le déclenchement de la circulation des flags de lecture, ainsi que leur récupération en bout de chaîne, nécessite l'implémentation d'interfaces (cf. Fig.III.33). La structure StartFlag, implémentée en début de chacune des chaînes de lecture, permet le démarrage du balayage par un signal de commande synchrone (FlagGen). La cellule logique LastFlagRead récupère le flag de la dernière ligne/colonne (LastFlag) et le transforme en un signal synchrone utilisable (EndRead).

![](_page_103_Figure_3.jpeg)

(a) : Schéma bloc complet des chaînes de lecture X/Y.

![](_page_103_Figure_5.jpeg)

(b) : Schéma de la cellule StartFalg. Lancement de la lecture par signal synchrone.

![](_page_104_Figure_1.jpeg)

(c) : Schéma de la cellule LastFalgRead. Récupération du dernier flag pour détection fin de lecture.

Figure III. 33 : Chaînes de lecture complète avec interfaces synchrone/asynchrone.

Le bloc StartFlag a été développé afin d'être certain de n'avoir qu'un seul et unique flag circulant dans la chaîne. Ceci est en effet indispensable pour ne sélectionner qu'une seule ligne de pixel à la fois, et ainsi s'affranchir des conflits de lecture. Le balayage ligne ou colonne est amorcé sur front montant de FlagGen.

Les signaux EndReadX et EndReadY, provenant des cellules LastFlagRead, signalent respectivement la fin du balayage des colonnes et des lignes.

Comme nous l'avons vu, le balayage des colonnes est automatiquement effectué lorsque qu'un signal acky est présent sur les lignes. Cette fonction est assurée par le bloc logique présenté figure 34, AutoReadX.

![](_page_104_Figure_7.jpeg)

Figure III. 34 : AutoReadX. Lancement automatique de la lecture colonne si présence d'un signal acky.

ORacky est le signal déclenchant de la lecture colonne. Il est le résultat d'un OU logique entre les signaux acky. Le signal FlagGenX, connecté au signal FlagGen de la cellule StartFlag de la chaîne de lecture X, reste à l'état haut jusqu'à la détection de la fin du balayage X (EndReadX). Ainsi, un seul flag est généré sur la chaîne de lecture colonne.

Dans le cas, très peu probable où un pixel de la ligne sélectionnée n'aurait pas été lu, le signal acky resterait bloqué à l'état haut. Il en découlerait alors, grâce au bloc autoReadX, un nouveau balayage des colonnes.

Un chronogramme de fonctionnement du système de lecture est présenté figure

![](_page_105_Figure_3.jpeg)

35.

Figure III. 35 : Chronogramme du système de lecture.

L'association de toutes ces structures permet d'obtenir un système de lecture totalement durci. Quel que soit le nombre de pixels déclenchant et leur position dans la matrice (même ligne et/ou colonne), ceux-ci sont lus sans conflit et se voient attribuer la bonne valeur. Cette structure permet aussi la lecture la plus rapide possible. La synchronisation avec l'horloge du capteur n'est effectuée que lorsque ceci est indispensable : le stockage des datas pixel en mémoire.

L'adressage de la mémoire par les coordonnées pixels associé au principe de lecture permet une reconstruction de l'image pixel par pixel tout au long des différentes intégrations.

Afin de simplifier le déboguage, des options ont été implémentées sur les chaînes de lecture ligne et colonne :

- la génération de requêtes ligne/colonne artificielles. Cette option servira à la vérification du fonctionnement du Système de balayage.
- La désactivation des requêtes ligne/colonne.

Chacune de ces options nécessite l'implémentation d'une bascule D par ligne/colonne. Ces cellules mémoires sont organisées en registre à décalage. Le choix des options peut ainsi être aisément configuré.

Par simulation analogique, le temps nécessaire au flag pour balayer les 511 lignes ou colonnes est d'environ 160ns. Ce temps de balayage est négligeable devant le temps de lecture global de la matrice. En effet, dans le pire cas, un balayage complet des colonnes est effectué pour chaque valeur de Vramp (8\*128 valeurs soit 1024). Sachant que deux périodes d'horloge sont nécessaires au lancement et à la récupération du flagX, on obtient un temps de balayage de :1024 ·  $(2 \cdot 160ns + 2 \cdot 20ns) = 368,640\mu s$ . Or, pour la lecture de chaque pixel, une période d'horloge est nécessaire (ackx clocké). Ceci implique un temps de lecture de 511 · 511 · 20ns = 5,3ms, beaucoup plus grand que le temps de balayage. Ainsi, quelque soit la scène capturée, le temps de lecture global de la matrice reste quasiment constant. Il est réparti entre les différentes intégrations.

#### 3.4. D'autres modes de fonctionnement.

En plus de permettre l'implémentation aisée du mode multi intégration, cette architecture de système de lecture autorise différents types de fonctionnement du capteur.

La première option intéressante est l'accès direct à l'histogramme de l'image. En effet, les pixels étant lus par niveau d'éclairement, l'ajout d'un compteur permet d'obtenir le nombre de pixels par niveaux de gris. L'histogramme est obtenu directement, sans analyse complémentaire de l'image capturée. Une équalisation de l'histogramme peut aussi être effectuée au fur et à mesure de la lecture des pixels. Pour ceci, il suffit d'attribuer les valeurs pixel en fonction du nombre de pixels souhaité par niveau de gris.

Ensuite, il est possible de remplacer la tension croissante de numérisation Vramp par une tension fixe. Ainsi, seul les pixels dont l'éclairement induit la chute de tension définie sont lus. En utilisant une intégration unique, on obtient ainsi un capteur dédié à la détection de niveaux. Le seuil de déclenchement peut être défini à souhait. Il est aussi imaginable de créer un système de détection de contours multi-niveaux par l'utilisation de plusieurs intégrations. Ce mode de fonctionnement peut par exemple permettre la détection de phares dans le domaine de l'automobile.

Enfin, en plus des registres d'options de déboguage implémentés sur les chaînes de lecture, un autre registre a été défini. Comportant une cellule par ligne et par colonne, il permet la génération de signaux artificiels d'accusé de réception de lecture (ackx et acky). En générant ces signaux avant la lecture de la matrice, les pixels associés sont positionnés en mode stand by, considérés comme étant lus. Ainsi, seuls les pixel restants sont lus. Par ce principe, on obtient un mode de fonctionnement dit « Region of Interest » (ROI), très apprécié dans certaines applications comme l'automotive (cf. Fig.III.36).

![](_page_107_Figure_3.jpeg)

Figure III. 36 : Fonctionnement ROI par signaux ack artificiels.
#### 3.5. Le capteur d'images complet.

Le capteur réalisé implémente une matrice de 511x511 pixels ce qui représente un carré de 5.11mm de côté (taille pixel =  $10\mu mx10\mu m$ ). Les registres d'option, chaînes de lecture et encodeur binaires sont positionnés à droite et en bas de la matrice de pixels.

Afin de simplifier le fonctionnement du capteur, un bloc de génération automatique des signaux de commande a été implémenté par synthèse numérique. Suite à sa programmation, afin de définir le nombre d'intégrations, la répartition MSB/LSB choisie ainsi que les plages de Vramp pour chaque intégration, cette cellule (Compteur\_DAC) prend en charge tout le principe de lecture. La génération de Vramp ainsi que balayage de la matrice pour chaque valeur de DAC sont traités automatiquement. Seules les intégrations sont commandées depuis l'extérieur. Ce bloc de gestion automatique de la lecture, le DAC, les circuits de polarisation et les multiplexeurs sont implémentés au-dessus de la matrice.

Dans le but de pouvoir aussi commander le capteur en mode manuel, les signaux de commande sont multiplexés et accessibles par des broches du boîtier. Les bus de coordonnées pixels X et Y sont aussi multiplexés pour minimiser le nombre d'entrées sorties.

Le capteur a été implémenté en technologie STMicroelectronics hcmos9 (0.13µm) 6 niveaux de métal. Le layout est présenté figure 37.



Figure III. 37 : Layout du capteur d'images SUPHDYN.

L'image résultante est codée sur 1024 niveaux de gris. Cependant, grâce à la fonction de compression linéaire par segment, le même principe de fonctionnement peut être utilisé pour un capteur d'images couleur.

En effet, la couleur est obtenue par l'utilisation d'un filtre RGB ("Red Green Blue") à la surface de la matrice. Aussi, chaque pixel est associé à une couleur. Une pondération des couleurs doit être effectuée afin d'obtenir une image résultante à l'aspect réel.

Cette technique à haute dynamique multi-segments permet de facilement estimer les coefficients de pondération pour chaque pixel, ce qui n'est pas le cas pour les courbes de compression non linéaires (log, lin-log, etc).

De nombreuses simulations ont été effectuées afin de valider le concept du capteur. La première d'entre elles consistait à implémenter la matrice de pixels en vhdl (mode comportementale). Le système de lecture quant à lui utilisait le modèle des portes logiques de la bibliothèque STMicroelectronics. Par cette simulation, la capture d'une scène complète a été effectuée. L'image résultante de cette simulation concorde en tout point avec l'image de la compression obtenue par MATLAB. Le fonctionnement de la chaîne de lecture a pu être ainsi complètement validé.

D'autres simulations spice ont été effectuées avec eldo ou hsim, en prenant en compte le fonctionnement analogique du capteur (pixel, chaînes de lecture, etc). A cause des netlists de simulation trop imposantes, seulement une matrice de 5x5 pixels a été considérée, le reste du capteur étant entièrement pris en compte.

Une simulation complète du capteur a été tentée avec le simulateur mixte vhdl-ams. Celui-ci permet en effet de mélanger le type des éléments (numérique ou analogique) au sein d'un même système. Le but était de considérer la matrice de pixels en analogique et le système de lecture en numérique. Cependant, il a été impossible de mener à terme cette simulation à cause des ressources mémoires nécessaires trop importantes. Une fois complètement validé, le capteur SUPHDYN a été réalisé dans la fonderie de Crolles (cf. Fig.III.38).



Figure III. 38 : Capteur SUPHDYN.

Un nouveau concept de capteur HDR a été proposé : SUPHDYN [4]. Entièrement numérique, il utilise plusieurs intégrations pour atteindre la dynamique souhaitée. Ce principe, associé à un codage des valeurs pixel de type mantisse exposant sur 10 bits, permet d'obtenir une courbe de compression de dynamique intrinsèque. Une chaîne de lecture événementielle permet une reconstruction de l'image finale en temps réel. Il reste donc à caractériser SUPHDYN.

# Références

- [1] Yang, Fowler, El Gamal, "A Nyquist-Rate Pixel-Level ADC for CMOS Image Sensors", IEEE JSSC vol34, n.3
- [2] Yang, Fowler, El Gamal, Tian, "A 640x512 CMOS image sensor with ultrawide dynamic range floating point pixel level ADC", IEEE JSSC vol34, n.12, December 1999.
- [3] E. Culurciello, R. Etienne-Cummings, K. Boahm, "*High dynamic range, arbitrated address event representation digital imager*", IEEE int solid state circuits conf dig tech paper, pp92-93.

# Chapitre 4

# Validation expérimentale du concept HDR et caractérisation du prototype.

Le capteur une fois réalisé, un banc de test a été développé afin de pouvoir le mettre en œuvre. Les signaux de commandes doivent être générés à une fréquence de 50MHz. Les différentes options du capteur doivent pouvoir être facilement programmées et le mode de fonctionnement multiples intégrations aisément défini. Les images capturées sont émises à fréquence vidéo par le capteur. Il est donc indispensable de pouvoir les visualiser ainsi que les stocker pour analyse.

Une fois SUPHDYN fonctionnel, différents tests et caractérisations ont été effectués afin de valider le concept HDR implémenté ainsi que le bon fonctionnement du prototype.

## 1. Environnement de validation.

Dans le but de simplifier la mise en œuvre du capteur SUPHDYN, la structure du banc s'est orientée vers une structure mettant uniquement en œuvre une carte de proximité liée à un ordinateur de commande (cf.Fig.IV.1). Un logiciel interface permet de configurer le fonctionnement du capteur et de récupérer le flux vidéo. Tous les signaux de commande sont générés in situ par l'utilisation d'un composant de type logique programmable (FPGA). La carte de mise en œuvre implémente aussi les mémoires nécessaires au stockage des données pixel. La communication carte/pc s'effectue par port série RS232, et la vidéo est envoyée à une carte d'acquisition par protocole Camera link. Cette structure de banc de test est celle couramment utilisée pour les caractérisations d'imageur au sein de STMicroelectronics.



Figure IV. 1 : Banc de mise en œuvre de SUPHDYN.

#### 1.1. La carte de proximité.

La carte de proximité doit tout d'abord fournir les différentes alimentations nécessaires au capteur. Certaines d'entre elles, comme la tension de reset de la photodiode, doivent pouvoir être facilement ajustées afin de pouvoir complètement définir le mode de fonctionnement du capteur. Pour ce faire, des régulateurs de tension programmables par protocole série I2C ont été utilisés.

Le protocole de communication série I2C a en effet été choisi comme protocole de communication sur la carte de mise en œuvre. Un microcontrôleur est utilisé afin d'interfacer ce bus série et la communication PC RS232. En plus de la programmation des alimentations, ce bus de communication permettra l'envoi et la réception de données vers le FPGA (Xilinx Spartan 3), qui servira de générateur de chronogramme. Ainsi, le mode de fonctionnement du capteur, les temps d'intégration ainsi que les différentes options pourront facilement être paramétrés par le logiciel interface.

Une fois programmé, ce composant se comporte comme un ensemble d'éléments logiques et permet de générer tous les signaux nécessaires au fonctionnement du capteur. Un programme spécifique, composé de différents blocs logiques communiquant, a donc été développé en VHDL afin de programmer les fonctions du FPGA (cf. Fig.IV.2).



Figure IV. 2 : Schéma bloc simplifié du programme contenu dans le FPGA.

Le système ainsi défini reçoit des données par bus I2C et adapte le chronogramme du capteur en fonction des options choisis. Il est possible de définir grâce à l'interface logicielle:

- le nombre d'intégrations
- les différents temps d'intégration
- la plage de tension à balayer pour chaque intégration (Vramp)
- les registres d'options
- les temps d'attente entre l'enchaînement des signaux de commandes (INITb, SMPLb, VC, AZb) ainsi que pour l'établissement de la tension du DAC.

Le bloc de gestion du protocole I2C implémenté permet aussi de retourner des données vers l'ordinateur. Ceci permet de vérifier la bonne réception des commandes ainsi que l'identification de la carte de test par l'interface logiciel PICATCHU.

Une fois reçues, les données de programmation du mode de fonctionnement du capteur sont stockées dans une mémoire interne au FPGA. Celle-ci contient à l'initialisation des valeurs par défaut permettant le fonctionnement de l'imageur. De nouvelles données peuvent être transmises alors que des acquisitions d'images sont en cours. A la fin de la trame, le capteur se reprogramme automatiquement et la capture recommence dans le nouveau mode défini.

Comme nous l'avons vu, les données pixel (coordonnées et valeurs) sont émises par le capteur au fur et à mesure de la lecture. Ainsi, il est nécessaire de les stocker en mémoire en temps réel. L'utilisation d'une mémoire unique nécessiterait de la lire afin d'envoyer l'image qu'elle contient sur le bus vidéo et de la réinitialiser entre chaque trame. La vitesse de fonctionnement du capteur serait alors limitée. Celui-ci devrait en effet attendre la disponibilité de la mémoire entre chaque groupe d'intégrations. Pour remédier à ceci, deux blocs mémoire sont utilisés, écrits et lus en alternance. (cf. Fig.IV.3). C'est le bloc de gestion des mémoires du FPGA (cf. Fig.IV.2) qui permet cette fonctionnalité.



Figure IV. 3 : Alternance lecture et écriture des blocs mémoire données pixel.

Grâce à ce système, la vitesse du flux vidéo n'est pas limitée, et ne sera donc déterminée que par la somme des temps d'intégration. Le protocole vidéo camera link est géré par un circuit intégré dédié.

Afin de pouvoir utiliser le capteur malgré un éventuel disfonctionnement du DAC interne, un autre convertisseur Numérique Analogique a été implémenté sur la carte. Il est directement commandé par le bloc du FPGA gérant la lecture du capteur. Sa résolution de 12 bits (10 bits seulement sont utilisés) permet une excursion en tension de Vramp de 0V à 1.2V par pas de 1.2mV.

L'intégralité des fonctions du capteur ainsi que celles nécessaires à son fonctionnement sont gérées par le FPGA. Ce dernier nécessite quelques éléments de mise en œuvre (horloge, EEPROM et bus JTAG de programmation). Son contenu peut être reprogrammé à volonté pour d'éventuelles mises à jour ou l'implantation de fonctions supplémentaires.

La carte, ainsi que le repérage des différents éléments la constituant, sont présentés sur la figure suivante (cf. Fig.IV.4).



Figure IV. 4 : Carte de proximité du capteur SUPHDYN.

#### 1.2. Le programme PICACHU.

Le programme PICACHU (PICture Acquisition and CHaracterisation Unit), développé par l'équipe FTM/Imageurs de STMicroelectronics à Crolles, joue le rôle d'interface avec la carte de test. Il permet, en plus de la visualisation du flux vidéo, de définir les options de fonctionnement du capteur (via le FPGA). Il comporte aussi des fonctions nécessaires à la caractérisation des imageurs.

Destiné à la caractérisation électro-optique des capteurs conçus et fabriqués à STMicroelectronics, il est constitué d'un noyau central et de modules, chacun spécifique à un capteur et à la carte de proximité associée. Aussi un nouveau module a été développé pour le capteur SUPHDYN, implémentant ses fonctions propres.

L'interface principale de PICACHU permet l'accès aux différents outils disponibles et résume les caractéristiques de la carte en cours d'étude (cf. Fig.IV.5).



Figure IV. 5 : Interface principale du logiciel PICATCHU.

Le module spécifique au capteur SUPHDYN est constitué de trois onglets, regroupant des fonctions différentes.



Figure IV. 6 : Interface du module spécifique SUPHDYN.

Le premier onglet de l'interface (cf. Fig.IV.6.a) indique le numéro identifiant de la carte de test ainsi que sa version. Il permet en plus une vérification de la bonne programmation du capteur. En effet, après avoir programmé les registres de SUPHDYN, le FPGA les relit de façon non destructive afin de comparer la trame binaire écrite à celle lue. Un mot binaire est envoyé à PICACHU en fonction du résultat de cette comparaison. Si les deux trames sont identiques, le capteur est donc bien programmé et le mot 0xFF apparaît dans la fenêtre *vérification chargement* R*AM*.

Le deuxième onglet permet la définition du fonctionnement du capteur, la gestion de ses options et la définition de certains retards dans la génération du chronogramme de commande. Toutes les informations saisies sont envoyées sous forme de trame binaire au FPGA. Ce dernier transmet les informations dédiées au capteur, et adapte son fonctionnement si nécessaire.

Le groupe d'option *automode manager* permet la configuration:

- De la plage de tension supportée par le DAC. Il en découle sa résolution en tension (*DAC config*).

- De la valeur de Vramp appliquée pour l'autozéro du comparateur. Cette tension est aussi celle appliquée par défaut lorsqu'aucune numérisation n'est en cours. (*Vref reset*).
- Des plages de tension balayées par Vramp pour chaque intégration. Les registres *précharge x* permettent de définir les différentes tensions Vrefmin Connaissant le nombre d'échelons appliqués au DAC (127 pour 8 intégrations par trame) et sa résolution en tension, les différentes excursions de Vramp sont ainsi complètement définies.
- Le nombre d'intégration par trame (Config).
- De temps d'attente entre l'application de la tension DAC sur le comparateur et le démarrage de la lecture de la matrice (*Retard Vth*, *Retard RA*, *Retard RD*).

Toutes les informations présentées ci-dessus sont à destination du FPGA. Il en est de même pour les données contenues dans les registres Tix. Ces derniers permettent en effet la définition des temps d'intégration.

Les registres INITVCtime, VCAZtime, SMPLDowntime et AZSMPLtime définissent les temps d'attente entre l'enchaînement des signaux de commande du capteur. Ils sont à destination du FPGA.

On retrouve aussi sur cet onglet les différentes options implémentés dans le capteur : désactivation des lignes et/ou colonnes, génération de requêtes artificielles et mode ROI.

Afin de ne pas avoir à redéfinir l'intégralité des configurations du capteur et du FPGA à chaque mise en route, les données saisies peuvent être sauvegardées et rappelées.

Le troisième onglet du module permet la définition des tensions d'alimentation. Les informations I2C correspondantes sont donc à destination des régulateurs de tension programmable présents sur la carte de proximité. *VDDC* correspond à l'alimentation analogique du capteur. Celle-ci reste fixe à 1.2V. *VDDR* définit la tension de reset de la photodiode et du nœud de lecture. Afin de minimiser les fuites des transistors du pixel correspondant une tension inférieure à 1V sera définie. *VDD3* est l'alimentation 3.3V du capteur. Elle n'est jamais modifiée. Enfin, *VB2* correspond à la tension de polarisation du comparateur implémenté dans le pixel. Généralement définie à 0.8V, celle-ci peut être modifiée afin d'étudier les variations de comportement de la paire différentielle.

Une indication sur la température de la carte est aussi affichée sur cet onglet.

Grâce à ce module spécifique, la configuration du capteur ainsi que son mode de fonctionnement peuvent être complètement et aisément définis.

Le module d'acquisition d'images permet, en plus de visualiser le flux vidéo, de nombreuses options de capture :

- Capture d'une image unique (*Sinple Snap*).
- Capture d'un nombre déterminé d'images et création de l'image moyenne (*Snap and Mean*).
- Capture d'un nombre déterminé d'images et calcul de l'écart type (*Snap and Sigma*).
- Capture d'un pixel (*Pixel snap*).
- Capture et estimation de la différence entre deux images successives (Snap and Diff).

Dans le but d'étudier les images capturées, des outils ont été mis en œuvre dans PICACHU. Le plus utilisé est celui de tracé et d'analyse d'histogramme. Il permet d'obtenir directement la valeur moyenne des pixels ainsi que leur dispersion. Ceci est très utile pour une analyse de bruit sous éclairement uniforme.

Le banc est donc complètement défini. Le logiciel interface PICATCHU, lié à la carte de proximité autorise une grande souplesse d'utilisation.

# 2. Caractérisation de SUPHDYN.

#### 2.1. Validation de la chaîne de lecture.

Les premiers tests effectués ont pour but de valider le fonctionnement de la chaîne de lecture. En effet, une mauvaise circulation des jetons de lecture ou de la gestion automatique du balayage des colonnes après détection de requêtes ligne, rendrait le capteur totalement inutilisable.

Grâce au signal d'activation des requêtes pixels (*ReqAct*), la matrice a pu être déconnectée de la chaîne de lecture. Aussi, même si des pixels émettent une demande de lecture, celle ci n'est pas transmise, et donc n'est pas détectée par les flags de balayage. On obtient alors un balayage des lignes identique à celui ou aucun pixel ne serait lu. En monitorant les signaux de génération (*StartFlagY*) et de réception en bout de chaîne de lecture (*LastFlagY*) du flag Y, il est possible de mesurer son temps de propagation.

Le temps de balayage des lignes ainsi mesuré est de 160 ns. Ce temps correspond à celui estimé par simulation. Le balayage est complètement déterministe. Chaque flag généré est récupéré en bout de chaîne. Aucun flag n'est perdu. La chaîne de lecture Y est validée.

Afin d'effectuer la même mesure pour la chaîne de lecture colonne, une requête artificielle est générée sur les lignes. Une fois détectée par la chaîne de lecture Y, l'adresse de la ligne est disponible en sortie de capteur et le balayage des colonnes est automatiquement exécuté. Dans le cas où aucune requête n'est présente sur l'axe des X (ce qui n'est possible qu'artificiellement), le balayage des colonnes est redémarré. Ce comportement est bien celui défini lors de la conception du système.

Le fonctionnement du système de balayage est donc validé. Cependant, il est nécessaire de vérifier le système de lecture complet, qui en plus du balayage attribue les valeurs pixels. La lecture doit aussi être exhaustive. Pour ce faire, le programme de commande implanté dans le FPGA a été modifié. Au lieu d'attribuer aux pixels la valeur de commande numérique du DAC, ils se verront affecter une valeur en fonction de leur ordre de déclenchement. Aussi, le premier pixel lu aura la valeur 0 et le 1024<sup>éme</sup> pixel la valeur 1024. La rampe de numérisation appliquée est calculée pour induire un déclenchement de toute la matrice.

Par ce principe, il est possible de valider le système complet de lecture. Il permet de valider l'attribution des valeurs pixels ainsi que l'ordre de lecture (cf. Fig.IV.7).



#### Déclanchement de toute la matrice

Valeur pixel attribuée en fonction de l'ordre de lecture.

Figure IV. 7 : Définition du test de la chaîne de lecture.

L'image résultante est celle attendue. On voit cependant apparaître quelques erreurs dues à la vitesse de propagation des signaux de requêtes pixel et d'accusé de réception de lecture. En effet, le balayage des colonnes étant déclanché automatiquement lors de la présence d'un signal de requête sur les lignes, il est possible que la colonne concernée soit balayée avant que la requête de lecture correspondante soit établie. Ceci est dû à la taille importante de la capacité de ligne de ce signal, commun à tous les pixels de la colonne. Cependant, une fois le balayage X terminé, la requête ligne est toujours présente puisqu'un pixel n'a pas été lu. Aussi, le balayage des colonnes est relancé. Le pixel restant est lu et la lecture de la matrice continue.

Ce problème de timing n'engendre donc pas d'erreurs. Il ralentit seulement légèrement la vitesse de lecture de la matrice.

#### 2.2. Etude des comparateurs In pixel.

Un autre élément bloquant pour le fonctionnement du capteur est la qualité des comparateurs implantés dans les pixels. Afin de les caractériser, il est nécessaire de numériser une tension connue. Grâce à l'architecture du pixel et à la souplesse de fonctionnement apportée par le logiciel interface, cela est possible.

La première caractérisation n'utilise pas le mode "auto zéro" du comparateur (Azb=1). La photodiode est couplée au nœud de lecture (SMPLb=0). La capacité équivalente obtenue est continuellement chargée à la tension de reset grâce au transistor Trst1 (VC=1) (cf. Fig.IV.8). La numérisation de cette tension permet d'appréhender la qualité de l'ADC. La tension de reset pouvant être aisément définie par le logiciel PICATCHU, un balayage en tension sera effectué, ce qui permettra de vérifier la linéarité du comparateur. Des informations sur leur dispersion sont aussi obtenues.



Figure IV. 8 : Schéma du pixel SUPHDYN.

Une moyenne des valeurs pixels est effectuée sur 100 images. Grâce à ce principe et à l'outil d'analyse d'histogramme du logiciel interface, on obtient la valeur moyenne de déclanchement des comparateurs ainsi que leur dispersions. Les résultats obtenus sont présentés figure IV.9. Il est important de noter que les valeurs obtenues sont celles utilisées en entrée du DAC. Afin d'obtenir la tension en Volt, il est nécessaire de connaître le pas du DAC, soit 1.12 mV dans la configuration choisie.





Figure IV. 9 : Résultats du test des comparateurs sans auto-zéro.

Il est possible de souligner une bonne linéarité des comparateurs pour une tension à numérisée comprise entre 50 et 900 mV. La dispersion moyenne, quant à elle, équivaut à 17.88 pas de DAC soit environ 20 mV.

Afin de connaître les caractéristiques des comparateurs dans leur fonctionnement final, la même caractérisation a été effectuée en ajoutant l'auto zéro. En faisant fonctionner le comparateur en mode suiveur, la tension de Vramp à l'initialisation précharge le nœud de lecture et la capacité de la photodiode. Par ce principe, les variations du mode différentiel des comparateurs, très fluctuant par les dispersions de la technologie CMOS, sont éliminées. Aussi, le balayage en tension nécessaire à la caractérisation des comparateurs n'est plus effectué par la tension de reset mais par la valeur de Vramp durant l'autozéro. Pour ces mesures, le pixel est utilisé en fonctionnement standard. Afin de minimiser les erreurs de mesure liées aux fuites des capacités de stockage ainsi qu'à la photosensibilité de la photodiode, le temps d'intégration utilisé est très court (<1 µs). La tension de Vramp à l'initialisation est fixée à la valeur 800 soit 896 mV. Les résultats obtenus sont présentés figure IV.10.





Figure IV. 10 : Résultats du test des comparateurs avec autozéro.

Les résultats ci-dessus mettent en évidence une dégradation de la linéarité des comparateurs lors de l'utilisation de "l'auto zéro". De plus, les valeurs numériques en sorties sont comprises entre 185 et 443 soit une plage de tension de 207 mV à 496 mV. L'excursion est donc grandement diminuée. Après analyse, il apparaît que ce problème est lié aux fuites du transistor de reset du nœud de lecture (Trst2). La technologie CMOS simple oxyde utilisée engendre des fuites importantes. Afin de les minimiser, il aurait fallu polariser les grilles des transistors à une tension négative. Cependant, la logique utilisée dans le pixel oblige à l'utilisation de tensions standard (0V, 1.2V).

Dans ce mode de fonctionnement, le comparateur est utilisable entre 300 mV et 800 mV. Comme attendu, "l'auto zéro" minimise la dispersion des comparateurs, qui, sur

la plage d'utilisation définie, atteint une moyenne de 10 mV. Ce résultat est moins bon que celui escompté (2 mV). Cela est dû aux couplages engendrés par l'ouverture et à la fermeture du switch commandé par Azb. Ces couplages, en plus des courants de fuite des transistors Trst2, fluctuent d'un pixel à l'autre, dégradant l'uniformité des comparateurs.

Le mode "auto zéro" minimise donc bien la dispersion et réduit donc le FPN (bruit fixe) du capteur d'images. Cependant, il dégrade la linéarité du comparateur, ce qui pose problème pour la mise en oeuvre du mode HDR.

#### 3. Résultats expérimentaux en mode linéaire.

Dans ce paragraphe, le capteur SUPHDYN fonctionne en mode linéaire. Une seule intégration par image est utilisée (0 MSB). Aussi, la numérisation de la tension pixel s'effectue sur 1024 niveaux (10 LSB).

Avant d'effectuer une image, il est important de vérifier la linéarité de la photodiode. Une sphère intégrante permet d'éclairer le capteur uniformément et de faire varier la luminance émise. Aussi, un balayage en éclairement est effectué, et pour chacun d'entre eux, la valeur pixel moyenne est mesurée. Au vu de la limitation de la plage de fonctionnement du comparateur induite par l'utilisation du mode auto zéro, la fonction de transfert du capteur en mode linéaire a tout d'abord été évaluée sans cette fonctionnalité (Azb = 1). Cependant, il est indispensable pour le bon fonctionnement du mode snapshot de précharger la photodiode (VC = 1) et du premier transfert de charge (*SMPLb* = 0) permet une précharge des capacités à Vddr. Le chronogramme des principaux signaux de commande est présenté figure IV.11.



Figure IV. 11 : Chronogramme des signaux pixel pour l'évaluation de la fonction de transfert du capteur en mode linéaire sans Auto zéro.

Pour chaque éclairement, les valeurs des pixels de toute la matrice sont moyennées sur 100 images. Le temps d'intégration est fixé à 5 ms et Vddr est défini à 1V. Les résultats obtenus sont présentés figure IV.12.



Figure IV. 12 : Résultats de la mesure de la fonction de transfert en éclairement de SUPHDYN en mode linéaire sans auto Zéro.

La linéarité de la photodiode est réduite à une plage allant 170 mV à 474 mV  $((1023 - pixval) \cdot 1.12)$ , soit environ 300 mV d'excursion. Pour un éclairement quasi nul, une chute de tension de plus de 600 mV est induite. Ce décalage résulte de différents phénomènes.

Tout d'abord, le courant d'obscurité de la photodiode est important (plusieurs dizaines de millivolts par milli seconde). Aussi, pour un éclairement faible, celui-ci est prépondérant par rapport au photocourant et, malgré l'absence de lumière, la capacité de la photodiode se décharge. Il est de plus difficilement quantifiable à cause de fuites importantes au niveau du transistor de reset Tsrt1. Ce dernier phénomène tend aussi à recharger la capacité de la photodiode limitant ainsi son excursion en tension.

Tout ceci est par ailleurs amplifié par la faible sensibilité de la photodiode. La superposition des couches du procédé de fabrication CMOS (diélectrique et passivation) au dessus de la photodiode (stack optique) est important (10  $\mu$ m). Il en découle des variations d'indice optique non négligeables, limitant la quantité de lumière transmise à la photodiode.

Le nœud de lecture présente lui aussi des courants de fuite. Sous l'effet de ces derniers cumulés aux fuites du transistor Trst2, la tension à numériser est rapidement dégradée. De plus, les tensions logiques commandant le transistor de transfert n'autorisent pas un découplage total de la photodiode et du nœud de lecture. Le système reste donc légèrement photosensible.

Cette même caractérisation a été effectuée en ajoutant le mode de calibration "auto zéro" du comparateur. Le chronogramme est présenté figure IV.13.



Figure IV. 13 : Chronogramme des signaux pixel pour l'évaluation de la fonction de transfert du capteur en mode linéaire avec Auto zéro.

Les résultats obtenus sont présentés figure IV.14.



Figure IV. 14 : Résultats de la mesure de la fonction de transfert en éclairement de SUPHDYN en mode linéaire avec auto Zéro.

L'utilisation de "l'auto zéro" dégrade encore la linéarité et la plage d'utilisation en tension du pixel (inférieur à 200 mV).

Afin d'avoir la plage de linéarité la plus grande possible, l'auto zéro du comparateur sera abandonné. Comme nous l'avons vu, l'auto zéro n'avait pas les effets escomptés à cause des fuites du transistor Trst2, non uniforme d'un pixel à l'autre. Aussi, la dispersion des comparateurs et donc le bruit fixe FPN seront plus importants.

Une image a été effectuée avec le chronogramme de la figure IV.11. Le temps d'intégration choisi est de 5 ms. Une mire USAF en chrome sur verre a été placée devant la sphère intégrante. L'image est présentée figure IV.15.



Figure IV. 15 : Image réalisée en mode linéaire. Temps intégration 5 ms. Valeur pixels codées sur 10 bits.

L'analyse d'une image effectuée dans le noir avec le même temps d'intégration montre que la dispersion des pixels non éclairés est d'environ 10 mV.

Par cette image, le mode linéaire est complètement validé. Cependant, il est nécessaire de correctement définir les plages de balayage de la tension de numérisation. A cause des couplages dans le pixel, les pixels sombres déclenchent à une valeur de tension inférieure à la tension de précharge des capacités. Un balayage de Vramp atteignant la tension d'initialisation ajoute donc à l'image une constante de blanc.

## 4. Fonctionnement en mode HDR.

Même avec une plage de linéarité de la photodiode réduite, le mode HDR peut être mis en œuvre, afin de valider le principe de fonctionnement présenté. Les courants de fuites trop importants de la photodiode n'autorisent pas des temps d'intégration supérieurs à 7 ms. Ces derniers doivent aussi être supérieurs à 2 µs à cause des temps nécessaires aux enchaînements des différents signaux ou aux transferts de charges qui sont du même ordre de grandeur. La courbe de compression présentée dans le chapitre 3 n'est donc pas complètement implantable. Les objectifs ont donc été adaptés. La nouvelle courbe de compression définie utilise 8 intégrations avec un rapport de temps d'intégration égal à 3. Les temps d'intégration ainsi que la plage de la tension photodiode balayée pour chacun d'entre eux sont présentés dans le tableau suivant. La tension de Vramp à l'initialisation (Vrampinit) a été définie par expérience à 400 mV (niveau de déclenchement des pixels dans l'obscurité pour l'intégration la plus longue). Ainsi, pour chaque intégration, la photodiode est utilisée dans sa zone de linéarité (cf. paragraphe précédent).

Intégration		Excursion photodiode traitée	Eclairements considérés	MSB	LSB
N°	Durée		(en valeur relative)		
Τ7	6561 µs	Vrampinit-Vrefmax = 0 mV	0	111	1111111
		Vrampinit-Vrefmin = 127 mV	127	111	0000000
Т6	2187 µs	Vrampinit-Vrefmax = 43 mV	128	110	1111111
		Vrampinit-Vrefmin = 170 mV	509	110	0000000
Т5	729 µs	Vrampinit-Vrefmax = 57 mV	512	101	1111111
		Vrampinit-Vrefmin = 184 mV	1655	101	0000000
T4	243 µs	Vrampinit-Vrefmax = $62 \text{ mV}$	1664	100	1111111
		Vrampinit-Vrefmin = 189 mV	5093	100	0000000
Т3	81 µs	Vrampinit-Vrefmax = 63 mV	5120	011	1111111
		Vrampinit-Vrefmin = 190 mV	15407	011	0000000
T2	27 µs	Vrampinit-Vrefmax = 64 mV	15488	010	1111111
		Vrampinit-Vrefmin = 191 mV	46349	010	0000000
T1	9 µs	Vrampinit-Vrefmax = 64 mV	46592	001	1111111
		Vrampinit-Vrefmin = 191 mV	139175	001	0000000
Τ0	3 µs	Vrampinit-Vrefmax = 64 mV	139904	000	1111111
		Vrampinit-Vrefmin = 191 mV	417653	000	0000000

Par cette courbe de compression 417653 niveaux d'éclairements sont supportés. Il en résulte une dynamique théorique supérieure à 110 dB.

Grâces à une sphère intégrante permettant d'obtenir un éclairement uniforme variable, la fonction de transfert du capteur a été évaluée. Pour chaque valeur d'éclairement considérée, une moyenne des valeurs pixel sur 100 images successives est effectuée (cf.Fig.IV.16).



Figure IV. 16 : Fonction de transfert du capteur liant la luminance émise par la sphère et la moyenne des valeurs pixel obtenues.

La fonction de transfert ci dessus permet de valider le fonctionnement du mode HDR. La courbe de compression obtenue est de la même forme que celle souhaitée. Les raccords entre les différents segments de la courbe ne sont pas idéals. Il apparaît en effet un léger décrochement. Le rapport entre les pentes, quant à lui, est inférieur à celui défini (rapport = 3). Ceci est principalement dû aux différentes fuites (transistors de reset et de transfert) et à la photosensibilité du nœud de lecture.

Il est donc nécessaire d'effectuer un calibrage du capteur. Pour ce faire, le mode linéaire peut être utilisé. Fonctionnant avec le temps d'intégration le plus court du mode HDR, l'éclairement est adapté afin d'obtenir une chute de tension photodiode de 127 mV. Le temps d'intégration est ensuite augmenté, jusqu'à obtenir, pour le même éclairement, une chute de tension trois fois supérieure. Le deuxième temps d'intégration est ainsi obtenu. En répétant ce principe, le mode HDR peut être complètement défini.

Les fuites intrinsèques à la technologie numérique CMOS utilisée vont limiter l'implémentation d'une meilleure fonction HDR. En effet, la plage des temps d'intégration utilisable est réduite ainsi que l'excursion en tension de la photodiode. Aussi, la fonction de transfert présentée figure IV.16 sera conservée. Elle est tout à fait fonctionnelle et offre un gain de dynamique de plus de 2000 % par rapport au mode linéaire (Linéaire : 48 dB, HDR : 76dB). La figure suivante présente une image HDR réalisée avec SUPHDYN (cf. Fig.IV.17). Afin de supprimer le bruit fixe, une image effectuée dans le noir a été soustraite.



Figure IV. 17 : Image d'une scène HDR et histogramme.

Codée sur 10 bits (1023 niveaux de gris), l'affichage ou l'impression d'une telle image n'est pas possible sans entraîner une perte d'information (systèmes de visualisation informatiques codés sur 8 bits) [1, 2]. Aussi, les 1023 valeurs des pixels possibles ont été découpées en 4 plages de 256 niveaux de gris. Il en résulte 4 sous images présentées figure IV.18. Ainsi, l'intégralité des informations contenues dans l'image HDR peut être appréciée.



Pixel de 0 à 255





Pixel de 511 à 767



Pixel de 768 à 1023

Figure IV. 18 : Affichage de toutes les informations contenues dans l'image HDR par l'utilisation de 4 sous images contenant chacune 256 niveaux de gris.

Afin de facilement apprécier les avantages du mode HDR, la même scène a été capturée en mode linéaire avec plusieurs temps d'intégration. Comme précédemment, le bruit fixe a été soustrait (cf.Fig.IV.19).



temps d'intégration =  $3 \mu s$ .



temps d'intégration = 1 ms.



temps d'intégration = 3 ms.



temps d'intégration = 6.5 ms.

Figure IV. 19 : Scène HDR capturée avec SUPHDYN en mode linéaire.

Les limites du mode linéaire de SUPHDYN sont atteintes avec cette scène. Pour un temps d'intégration de 6.5 ms (le plus long utilisé dans le mode HDR), le filament de l'ampoule n'est pas visible. Le capteur sature, laissant apparaître un halo de lumière. Pour un temps de pause de 3µs (le plus court utilisé en mode HDR), le filament est visible, mais le reste de la scène, sous-exposé, disparaît. Le principe d'extension de dynamique de SUPHDYN est donc validé. L'association du pixel numérique, de la chaîne de lecture événementielle et des différents temps d'intégration permet de capturer des scènes à grande dynamique. Les caractéristiques principales du capteur sont présentées figure IV.20.

Matrice	511 x 511		
Taille pixel	10 μm x 10 μm (42 Tr)		
Consommation	50 mA		
Dynamique	Linéaire : 48 dB HDR : 76 dB		
Bruit Fixe	12 mV		
Bruit Temporel	7 mV		

Figure IV. 20 : Caractéristiques principales de SUPHDYN.

Le prototype ayant été réalisé dans le contexte d'un multi-projet en technologie CMOS numérique 0.13µm, de nombreuses fuites sont présentes au niveau du pixel. La réalisation de SUPHDYN avec une technologie dédiée imageur permettrait d'augmenter les performances du pixel [3, 4]. En plus des caractéristiques transistors supérieures, il serait alors possible d'utiliser des photodiodes optimisées. Le principe HDR développé autoriserait alors la capture de scènes à très grande dynamique.

# Références

- [1] A. Pardo, G. Sapiro, "*Visualization of high dynamic range images*", IEEE Image processing, Volume 12, Issue 6, June 2003 Page(s):639 647.
- [2] L. Capodiferro, E. D. Di Claudio; F. Iacolucci, A. Laurenti, G. Jacovitti, "Two-channel technique for high dynamic range image visualization", IEEE proceeding on information visualisation, 14-16 July 2004 Page(s):269 - 273.
- [3] H. S. Wong, "*Technology and device scaling considerations for CMOS imagers*", IEEE Electron devices, Volume 43, Issue 12, Dec. 1996 Page(s):2131 2142.
- [4] Rhodes, Agranov, Hong, Boettiger, Mauritzson, Ladd, Karasev, McKee, Jenkins, Quinlin, Patrick, Li, Fan, Panicacci, Smith, Mouli, Bruce, "*CMOS imager technology shrinks and image performance*", Microelectronics and electron devices, 2004 IEEE Workshop.

# Conclusion

Les capteurs d'images CMOS sont de plus en plus présents sur le marché, non seulement pour des applications "grand public", mais aussi scientifiques ou industrielles. Ils présentent en effet de nombreux avantages (faible consommation, vitesse de lecture, versatilité,...). De plus, l'utilisation de la technologie CMOS permet d'intégrer, sur la même puce, d'autres fonctions, logiques ou analogiques. Aussi, des APS avec des fonctions spécifiques à leur domaine d'application sont développés.

La plage de luminance très importante des scènes naturelles ne peut être couverte par un capteur d'images standard. Identiquement à la photographie argentique, seulement une plage d'éclairements perçus peut être capturée. Il en résulte des images possédant des zones de saturation ou de sous exposition (Chapitre 1). Cependant, certaines applications comme l'automobile ou le militaire, nécessitent la capture de telles scènes sans pertes d'informations.

La versatilité et les possibilités illimitées de la technologie CMOS a donc fait naître des capteurs d'images dits à grande dynamique de scène (HDR), dont les principes de fonctionnement ont été présentés au chapitre 2. Leur fonction de transfert non linéaire leur permet de supporter des plages d'éclairement de plus de 6 décades (120 dB ou plus d'un million de niveaux de gris).

Au début de la thèse, les réalisations de capteur HDR utilisaient principalement des techniques analogiques et une réponse logarithmique. Après l'étude de différentes fonctions de compression de dynamique, une nouvelle architecture de capteur a été définie (chapitre 3). Entièrement numérique, elle utilise une technique de multiples intégrations afin de supporter une dynamique de scène importante. Le pixel comporte un comparateur afin de numériser in situ la tension aux bornes de la photodiode. Une lecture de type événementielle a été mise en œuvre permettant une reconstruction de l'image finale en temps réel. Les valeurs numériques des pixels sont codées sur 10 bits selon un principe de type mantisse exposant, qui, associé à la multiple intégration, permet d'obtenir une courbe de compression linlog segmentée. Afin de valider les principes développés, un prototype utilisant cette architecture a été réalisé en technologie CMOS numérique STMicroelectronics  $0.13\mu m$ , sous forme d'une matrice de 511 x 511 pixels. Ce dernier a une taille de 10  $\mu m$  x 10  $\mu m$  et possède 42 transistors pour un facteur de remplissage de 25%.

La caractérisation du capteur d'images a permis de valider le concept défini (Chapitre 4). Les éclairements se répartissent correctement dans les différents temps d'intégration et le codage mantisse exposant permet une répartition flexible des valeurs pixels. Les comparateurs, éléments clés des pixels, commutent suffisamment rapidement et les requêtes de lecture générées par la matrice sont capturées et traitées sans conflit par la chaîne de lecture asynchrone. Les valeurs numériques des pixels ainsi que leurs coordonnées sont disponibles à une fréquence de 50MHz en sortie de capteur.

La courbe de compression obtenue est de la même forme que celle attendue et un gain de dynamique de 30dB peut être mesuré entre le mode de fonctionnement linéaire et le mode HDR. Les résultats obtenus auraient pu être améliorés avec une technologie spécifique aux imageurs. En effet, l'effet des courants de fuites aux niveaux des transistors et des capacités de stockage et de collection de porteurs limite la plage de linéarité de la photodiode. La possibilité d'utilisation d'une photodiode optimisée pour l'imagerie ainsi que l'obtention d'un facteur de remplissage plus important rendu possible par des technologies fortement submicroniques, laissent entrevoir un capteur susceptible de supporter de très forts éclairements.

L'architecture entièrement numérique développée, associée au système de lecture événementielle durci propose une approche de conception différente pour les capteurs d'images CMOS. Orientées vers le tout numérique, les fonctions implantées non seulement au niveau du capteur mais aussi au niveau du pixel même, peuvent devenir très complexes grâce à l'évolution constante et rapide des technologies.
Le domaine des capteurs d'images pour scènes à grande dynamique tire parti de façon privilégiée des possibilités offertes par les procédés très fortement submicroniques à travers la capacité d'implanter l'équivalent d'une quantification non linéaire dans le pixel. On passe alors dans un domaine de complexité d'un ordre de grandeur très supérieur (50 à 100 transistors par pixel) aux réalisations analogiques (3 ou 4 transistors) mais mieux adapté aux faibles tensions d'alimentation offertes par ces procédés.

# Annexe

# Estimation du couplage lié au transistor de transfert de charges.

Comme nous l'avons vu, le pixel du capteur SUPHDYN implémente un système dit Snapshot. Les porteurs collectés par la photodiode sont transmis à un nœud de lecture avant d'être lus. Le schéma est présenté ci-dessous (cf. Fig.A.1).



Figure A. 1 : Schéma simplifié du pixel. Système Snapshot.

La photodiode et le nœud de lecture sont tout d'abord initialisés au même potentiel (T0). Pour ce faire, le transistor Tg est fermé. Avant de commencer l'intégration, le transistor est de nouveau ouvert, découplant la photodiode et le nœud de lecture (T1). Une fois l'intégration terminée, le transfert de charge est effectué par fermeture de Tg (T2). Après un temps défini, le transistor est réouvert ce qui permet d'isoler le nœud de lecture, afin d'y maintenir une tension fixe pour la numérisation (T3). Un chronogramme de la tension de grille de Tg est présenté figure A.2.



T3 : numérisation de la tension du nœud de lecture.



A chaque ouverture et fermeture de Tg, un couplage est induit, modifiant la tension aux bornes de la photodiode Vcd et la tension du nœud de lecture Vcsn. Ce couplage est induit par les capacités de grille du transfert gate Cgd et Cgs.

Nous allons ici nous intéresser au couplage lié au transfert de charges après intégration (T1 => T2 et T2 => T3).

Afin de simplifier la notation, l'indice D correspondra à la capacité de la photodiode, S à la capacité du nœud de lecture, A à la capacité parasite Cgs et B à Cgd.

Au temps T1, on a : 
$$Q_D = Q_{D1} = C_D \cdot V_{D1}$$
  
 $Q_S = Q_{S1} = C_S \cdot V_{S1}$   
 $Q_A = Q_{A1} = C_A \cdot V_{D1}$   
 $Q_B = Q_{B1} = C_B \cdot V_{S1}$ 

La grille de Tg est en effet polarisée à 0 V.

Pour effectuer le transfert de charge (T2), le transfert gate est fermé. On obtient alors  $V_{S2} = V_{D2}$ . Malgré le transfert de charges, le nombre total de charges reste constant, ce qui implique :

$$Q_{D1} + Q_{S1} + Q_{A1} + Q_{B1} = Q_{D2} + Q_{S2} + Q_{A2} + Q_{B2}$$

et:  

$$Q_{D2} = C_D \cdot V_{D2} \quad \text{avec } V_T \text{ tension de grille de Tg}$$

$$Q_{S2} = C_S \cdot V_{S2}$$

$$Q_{A2} = C_A \cdot (V_{D2} \cdot V_T)$$

$$Q_{B1} = C_B \cdot (V_{S2} \cdot V_T)$$

d'où :

$$V_{S2} = \frac{(C_D + C_A) \cdot V_{D1} + (C_S + C_B) \cdot V_{S1} + (C_A + C_B) \cdot V_T}{C_D + C_S + C_A + C_B}$$

Lors de la réouverture du transfert gate en T3, on obtient :

$$Q_{D3} + Q_{A3} = Q_{D2} + Q_{A2}$$
 et  $Q_{S3} + Q_{B3} = Q_{S2} + Q_{B2}$ 

d'où :

$$Q_{D3} \cdot (C_D + C_A) = Q_{D2} \cdot (C_D + C_A) - C_A \cdot V_T$$

et enfin :

$$V_{D3} = V_{D2} - \frac{C_A}{C_A + C_D} \cdot V_T$$
$$V_{S3} = V_{S2} - \frac{C_B}{C_S + C_S} \cdot V_T$$

et identiquement

Grâce à ces résultats, il est possible d'estimer la tension finale du nœud de lecture pour une tension photodiode donnée. Malgré la variation des capacités Cgs et Cds avec les tensions Vd et Vsn, le couplage peut être considéré comme un offset constant sur la tension pixel.

#### Titre :

Capteur d'images CMOS à architecture numérique pour l'imagerie des scènes à grande dynamique.

## Résumé :

L'utilisation de la technologie CMOS pour la réalisation de capteurs d'images, autorise l'intégration, non seulement dans le capteur mais aussi à l'intérieur même du pixel, d'éléments actifs (transistors, bascules logiques,...). Ce document présente les travaux de thèse effectués au sein du laboratoire CIMI (Conception d'Imageurs Matriciels Intégrés) de SUPAERO en collaboration avec STMicroelectronics. Il détaille la conception, la réalisation et le test d'un prototype de capteur d'images CMOS à grande dynamique (SUPHDYN), capable de capturer des scènes possédant des éclairements très différents. Entièrement numérique, son architecture spécifique, basée sur une chaine de lecture événementielle, permet une compression native de la dynamique d'image. Après une présentation de la problématique et de l'état de l'art, ce rapport présente les différents outils utilisés et développés pour la capture, la manipulation et l'étude des scènes à grande dynamique. Ensuite sont présentées les études effectuées sur les courbes de compression de dynamique d'image HDR, ainsi que la conception et l'architecture du capteur SUPHDYN. Enfin, viennent les tests et les caractérisations du prototype.

Réalisé en technologie CMOS numérique 130nm STMicroelectronics, le capteur SUPHDYN est capable de capturer à cadence vidéo des scènes HDR de 110dB de dynamique. Sa matrice est composée de 511x511 pixels, chaque pixel intégrant 42 transistors pour un facteur de remplissage de 25%.

#### Mots clés :

Capteur CMOS HDR, Chaine de lecture événementielle, pixel numérique, multiple intégration.

# Title :

CMOS Image sensor with digital architecture dedicated to High Dynamic Range scene capture.

### Abstract :

The use of CMOS technology in image sensor design allows integrating, not only in the sensor but also inside the pixel itself, active elements such as transistors or logic cells. This document presents the Phd work carried out in the SUPAERO CIMI laboratory in collaboration with STMicroelectronics. It describes in details the study, the design and the tests of a High Dynamic Range CMOS image sensor (SUPHDYN), able to capture scenes with big luminance contrast. Entirely digital, its specific architecture based on an "on event" readout chain, allows an imbedded compression of the scene dynamic. After a presentation of the scientific issue and of the state of the art, this document details the different tools used and developed for the capture, the treatment and the study of HDR scenes. Then, are presented the studies performed on dynamic range compression functions, before focusing on the design of the SUPHDYN image sensor. Finally come the test procedure and the characterization of the prototype.

Elaborated with STMicroelectronics 130nm digital CMOS technology, the SUPHDYN image sensor can capture 110dB dynamic range scenes with a video frame rate. Its matrix is made of 511x511 pixels, each pixel containing 42 transistors with a fill factor equal to 25%.

#### **Keywords**:

HDR CMOS image sensor, on event readout chain, digital pixel, multiple integration.