



# THÈSE

En vue de l'obtention du

## DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par **l'Institut Supérieur de l'Aéronautique et de l'Espace**  
Spécialité : Microélectronique, capteurs d'images

---

Présentée et soutenue par **Philippe MARTIN-GONTHIER**  
le 31 mai 2010

**Contribution à l'amélioration de la dynamique des capteurs d'image CMOS  
à réponse linéaire**

---

### JURY

M. Thierry Parra, président  
M. Patrick Garda, rapporteur  
M. Pierre Magnan, directeur de thèse  
M. Michel Paindavoine, rapporteur  
M. Olivier Saint-Pé  
M. Michel Zecri

---

École doctorale : **Génie électrique, électronique, télécommunications**

Unité de recherche : **Équipe d'accueil ISAE-ONERA OLIMPES**

Directeur de thèse : **M. Pierre Magnan**



# Merci...

Les travaux présentés dans ce manuscrit ont été effectués au sein de l'équipe de recherche CIMI de l'Institut Supérieur de l'Aéronautique et de l'Espace (ISAE) de Toulouse, France.

Je tiens, dans un premier temps à remercier les membres du jury :

- Monsieur Thierry PARRA, professeur à l'université Paul Sabatier de Toulouse, pour m'avoir fait l'honneur de présider ce jury.
- Monsieur Michel PAINDAVOINE, professeur à l'université de Bourgogne, pour avoir accepté de juger mon travail en sa qualité de rapporteur.
- Monsieur Patrick GARDA, professeur à l'université Pierre et Marie Curie de Paris, pour avoir également accepté de juger mon travail en sa qualité de rapporteur.
- Monsieur Olivier SAINT-PE, expert en détection dans la société EADS-ASTRIUM, pour ses conseils et pour sa participation au jury de cette thèse.
- Monsieur Michel ZECRI, directeur technique de la société SOFRADIR, pour sa participation au jury de cette thèse.
- Monsieur Pierre MAGNAN, professeur à l'ISAE, directeur de recherche et responsable de l'équipe de recherche CIMI, pour avoir encadré cette thèse, pour son soutien, ses conseils précieux, son dynamisme, son envie d'innover, son regard critique...encore merci.

Je voudrais également remercier, chaleureusement, Jean Farré, ancien responsable de l'équipe CIMI pour son soutien.

Mes remerciements vont aussi à ceux qui ont partagés mon quotidien à l'ISAE, mes collègues actuels : Franck Corbière, Magali Estribeau, Paola Cervantes, Vincent Goiffon, Sebastien Rolando, Romain Molina, Olivier Marcelot, Barbara Avon, Cédric Virmontois (petit poney), Olivier Doussin, Valerian Lалуcaa, Fernando Raymondo-Luyo, Vincent Calmettes, Arnaud Dion.

Je souhaite également remercier mes anciens collègues ayant quitté l'ISAE : Nicolas Huger, Luc Boucher, Stephan Maestre (et la petite lumière rouge tamisée, sans oublier

l'arlésienne...au fait, c'est quand tu veux pour une p'tite dédicace...), Philippe Pinel, Pierre Belliot et Philippe Burdinat.

Je voudrais vivement remercier les personnes de l'ISAE ayant contribué au bon déroulement de mes travaux, Annie Carles-Bailhe responsable FDMR (Formation Doctorale et Masters Recherche) de l'ISAE et son assistante Maryse Herbillon-Talairach.

J'adresse un hommage tout particulier à mes parents ainsi qu'à mes frères et sœurs qui m'ont permis, au fil des années d'arriver là où je suis aujourd'hui. Je ne vous serais jamais assez reconnaissant. Je vous dédie ce travail.

Enfin, je remercie infiniment ma femme, Elisabeth, pour sa patience et parce qu'elle a toujours été là sans faiblesse. Cette aventure terminée, à nous d'en imaginer d'autres...J'ai également une pensée pour nos enfants Audrey, Mallaury et la petite dernière Chloé (qui a aussi participé à ce travail en prenant la pose sur certaines images...p31).

Finalement, que toutes les personnes qui m'ont aidé d'une manière ou d'une autre au cours de ce travail, et qui n'ont pas été citées dans ces lignes, trouvent ici l'expression de mes plus sincères remerciements.

*« Délaissant les grands axes  
J'ai pris la contre allée »*

*A. Bashung*



# Table des matières

<b>INTRODUCTION.....</b>	<b>1</b>
<b>1 IMAGEURS CMOS : VERS LES IMAGEURS HAUTES PERFORMANCES.....</b>	<b>5</b>
1.1 LE SYSTEME D'IMAGERIE .....	7
1.1.1 Description du système d'imagerie .....	7
1.1.2 Rôle du système d'imagerie.....	8
1.1.3 Les facteurs limitant la dynamique.....	9
1.1.3.1 Facteurs liés au signal limitant la dynamique .....	9
1.1.3.2 Facteurs liés au bruit limitant la dynamique .....	10
1.2 APPLICATION AUX IMAGEURS CMOS .....	11
1.2.1 L'architecture globale d'un imageur CMOS.....	11
1.2.2 Le pixel.....	12
1.2.2.1 Photogénération des charges.....	12
1.2.2.2 Collection des charges.....	13
1.2.2.3 Conversion des charges .....	14
1.2.2.4 La lecture intra-pixel .....	15
1.2.3 Le circuit de lecture colonne.....	18
1.2.4 Les fonctions d'adressage .....	20
1.2.5 Les fonctions de séquençement et de traitement.....	21
1.3 LES PARAMETRES CLES DES IMAGEURS CMOS .....	21
1.3.1 L'efficacité de détection spectrale.....	21
1.3.2 Le facteur de conversion .....	23
1.3.3 Le signal d'obscurité.....	24
1.3.4 Les non uniformités spatiales de reponse.....	25
1.3.5 La fonction de transfert de modulation .....	26
1.3.6 Les sources de bruit dans les capteurs CMOS .....	27
1.3.6.1 Le bruit de signal d'obscurité .....	27
1.3.6.2 Le bruit de recharge.....	27
1.3.6.3 Le bruit de chaîne de lecture.....	30
1.4 LES ENJEUX DE L' AUGMENTATION DE DYNAMIQUE .....	30
1.4.1 Les effets d'une dynamique limitée.....	30
1.4.2 Etat de l'art des voies d'amélioration.....	32
<b>2 ANALYSE ET MODELISATION DE LA DYNAMIQUE D'UN IMAGEUR CMOS.....</b>	<b>41</b>
2.1 LA DEFINITION DE LA DYNAMIQUE D'UN IMAGEUR CMOS .....	41
2.1.1 Définition générale de la dynamique d'un imageur CMOS .....	41
2.1.2 La fonction de transfert détaillée d'un imageur CMOS.....	41
2.1.3 Définition détaillée de la dynamique d'un imageur CMOS .....	43
2.2 INFLUENCES DES PARAMETRES DE LA DYNAMIQUE .....	45
2.2.1 Impact de la tension de saturation en sortie .....	45
2.2.1.1 Cas du pixel photodiode lu en tension .....	45
2.2.1.2 Cas du pixel photomos .....	47
2.2.1.3 Cas du pixel photodiode à transfert de charge .....	49
2.2.2 Impact du signal d'obscurité.....	51
2.2.3 Impact du bruit de la chaîne de lecture.....	53
2.2.3.1 Le bruit de l'amplificateur intra-pixel couplé à l'échantillonneur bloqueur .....	54
2.2.3.2 Le bruit de l'amplificateur de sortie .....	62
2.3 LES AXES D'OPTIMISATION DE LA DYNAMIQUE DES CAPTEURS CMOS .....	67
<b>3 OPTIMISATION DE L'EXCURSION EN TENSION EN SORTIE DE L'IMAGEUR.....</b>	<b>71</b>
3.1 LES ELEMENTS LIMITANT L'EXCURSION EN TENSION DE LA CHAINE DE LECTURE .....	71
3.1.1 Le circuit de recharge .....	72
3.1.2 L'étage suiveur NMOS.....	72
3.1.3 L'échantillonneur / bloqueur.....	73
3.1.4 L'étage de sortie suiveur PMOS .....	73
3.1.5 La chaîne de lecture complete.....	74

3.2	OPTIMISATION DE L'EXCURSION EN TENSION DE LA CHAÎNE DE LECTURE POUR UN PROCÉDE CIS DE GÉNÉRATION 0.35 $\mu$ M .....	75
3.2.1	<i>Définition des implants optimisés</i> .....	79
3.2.1.1	Utilisation de l'outil d'analyse physique SENTAURUS .....	81
3.2.2	<i>Réalisation des circuits de test</i> .....	83
3.2.2.1	Description .....	83
3.2.2.2	Résultats expérimentaux.....	84
3.2.3	<i>Synthèse</i> .....	88
3.3	OPTIMISATION DE L'EXCURSION EN TENSION EN SORTIE POUR UNE TECHNOLOGIE CIS DE GÉNÉRATION 0.18 $\mu$ M .....	89
3.3.1	<i>Circuits de test</i> .....	89
3.3.2	<i>Simulations et mesures</i> .....	91
3.3.3	<i>Synthèse</i> .....	95
3.4	OPTIMISATION DE LA DYNAMIQUE PAR AJUSTEMENT DU GAIN DE CONVERSION POUR LE CAS PARTICULIER DE LA PHOTODIODE 3T .....	96
3.4.1	<i>Solutions permettant le contrôle du gain de conversion</i> .....	97
3.4.1.1	Augmentation du gain de conversion .....	97
3.4.1.2	Réduction du gain de conversion.....	99
3.4.2	<i>Solutions implantées</i> .....	100
3.4.2.1	Description des circuits de test .....	100
3.4.2.2	Résultats de mesure .....	102
3.4.2.3	Analyse de l'évolution de la dynamique des différents circuits de test.....	103
3.4.3	<i>Synthèse</i> .....	104
3.5	SYNTHÈSE DE L'OPTIMISATION DE L'EXCURSION EN TENSION EN SORTIE DE L'IMAGEUR ET DU CONTRÔLE DU GAIN DE CONVERSION.....	104
<b>4</b>	<b>OPTIMISATION DU NIVEAU DE BRUIT DE L'IMAGEUR CMOS.....</b>	<b>109</b>
4.1	LE BRUIT DE RECHARGE .....	109
4.1.1	<i>Origine et mode de recharge de la photodiode</i> .....	109
4.1.2	<i>Techniques de réduction / élimination du bruit de recharge</i> .....	112
4.1.2.1	Utilisation d'un double échantillonneur.....	113
4.1.2.2	Réduction par contrôle capacitif .....	115
4.1.2.3	Réduction par contrôle de la bande passante .....	115
4.1.2.4	Réduction par contrôle en charge .....	116
4.1.2.5	<i>Synthèse</i> .....	116
4.1.3	<i>Élimination du bruit de recharge sur un imageur multi-linéaire</i> .....	116
4.2	LE BRUIT BASSE FRÉQUENCE .....	122
4.2.1	<i>Origine du bruit basse fréquence</i> .....	122
4.2.1.1	Théorie de McWhorter : Le modèle de fluctuation du nombre ( $\Delta N$ ).....	122
4.2.1.2	Théorie de la fluctuation de la mobilité des porteurs.....	127
4.2.1.3	Théorie de la fluctuation de mobilité corrélée .....	127
4.2.2	<i>Impact du bruit basse fréquence sur les imageurs CMOS</i> .....	128
4.2.2.1	Impact de la période DEC, $T_{CDS}$ du double échantillonnage corrélé sur la fluctuation de type RTS ...	131
4.2.2.2	Analyse de l'impact du double échantillonnage corrélé .....	134
4.2.3	<i>Étude des techniques de réduction du bruit basse fréquence de type RTS</i> .....	136
4.2.3.1	Impact et modélisation des variations des dimensions du transistor suiveur intra-pixel.....	136
4.2.3.2	Mise en œuvre d'une architecture et d'un mode de lecture autorisant la technique de polarisation commutée .....	144
4.2.3.3	Impact de l'utilisation des différents types de transistors pour les technologies fortement submicroniques .....	156
4.2.4	<i>Synthèse sur le bruit basse fréquence</i> .....	157
<b>5</b>	<b>CONCLUSIONS ET PERSPECTIVES .....</b>	<b>167</b>
<b>ANNEXE 1.....</b>		<b>177</b>
<b>ANNEXE 2.....</b>		<b>181</b>

## Table des illustrations

<i>Figure 1-1 : Imageur CMOS LOLA : Capteur d'image incluant une fonction de séquençage et de traitement intégré</i> .....	6
<i>Figure 1-2 : Système d'imagerie complet comprenant une fonction de projection, de détection et de traitement de la scène</i> .....	7
<i>Figure 1-3 : L'optique permettant la projection de la scène sur le capteur d'image</i> .....	8
<i>Figure 1-4 : Représentation de la dynamique d'une scène</i> .....	9
<i>Figure 1-5 : Architecture classique d'un imageur CMOS</i> .....	11
<i>Figure 1-6 : L'effet photoélectrique dans un matériau</i> .....	12
<i>Figure 1-7 : Coefficient d'absorption et profondeur de pénétration des photons dans le silicium en fonction de leur longueur d'onde</i> .....	13
<i>Figure 1-8 : Principe de collection des charges</i> .....	14
<i>Figure 1-9 : Le pixel photodiode 3T</i> .....	15
<i>Figure 1-10 : Le pixel photomos</i> .....	16
<i>Figure 1-11 : Le pixel 4T ou PPD</i> .....	17
<i>Figure 1-12 : chronogramme de lecture du pixel 4T</i> .....	18
<i>Figure 1-13 : Chaîne de lecture complète d'un imageur CMOS</i> .....	19
<i>Figure 1-14 : Circuit de lecture DEC et chronogramme associé</i> .....	19
<i>Figure 1-15 : Réponse fréquentielle du DEC</i> .....	20
<i>Figure 1-16 : Exemples de partie numérique associée à la matrice photosensible</i> .....	21
<i>Figure 1-17 : Exemple d'un pixel photodiode 3T</i> .....	22
<i>Figure 1-18 : Exemple d'efficacité de détection spectrale pour les pixels de type photodiode 3T et photomos en technologie AMIS 0.35<math>\mu</math>m</i> .....	23
<i>Figure 1-19 : Exemple de pixels sujets à un courant d'obscurité élevé issu d'un capteur CMOS en technologie 0.35<math>\mu</math>m</i> .....	24
<i>Figure 1-20 : Exemple de non uniformités spatiales</i> .....	25
<i>Figure 1-21 : Exemple d'image (site de l'ISAE) avec différentes FTM capteur</i> .....	27
<i>Figure 1-22 : Circuit de recharge</i> .....	28
<i>Figure 1-23 : Impact de la dynamique sur une photographie</i> .....	31
<i>Figure 1-24 : Niveau de signal en sortie en fonction de l'éclairément</i> .....	32
<i>Figure 1-25 : Exemple d'image grande dynamique [8]</i> .....	34
<i>Figure 2-1 : Architecture d'un pixel CMOS associé à sa chaîne de lecture</i> .....	42
<i>Figure 2-2 : Synoptique d'un pixel CMOS associé à sa chaîne de lecture</i> .....	42
<i>Figure 2-3 : Tension en sortie de l'imageur</i> .....	43
<i>Figure 2-4 : Synoptique d'un pixel CMOS associé à sa chaîne de lecture incluant les sources de bruit</i> .....	44
<i>Figure 2-5 : Evolution du gain de conversion natif (sur la photodiode) en fonction du pas du pixel pour un procédé CIS de génération 0.35<math>\mu</math>m</i> .....	45
<i>Figure 2-6 : Evolution de la tension sur la photodiode en fonction du nombre d'électrons collectés</i> .....	46
<i>Figure 2-7 : Limitation de la dynamique de l'imageur pour une photodiode 3T en fonction du pas du pixel</i> .....	47
<i>Figure 2-8 : Evolution de la charge stockable sur la capacité MOS en fonction du pas du pixel</i> .....	48
<i>Figure 2-9 : Tension sur la diode de lecture en fonction du nombre d'électrons collectés</i> .....	48
<i>Figure 2-10 : Evolution de la tension sur le photoélément pour une tension de « pinning » de 2V et pour différents pas de pixel induisant différents gains de conversion</i> .....	49
<i>Figure 2-11 : Evolution de la tension sur la diode de lecture en fonction d'électrons intégrés sur le photoélément</i> .....	50
<i>Figure 2-12 : Evolution de la dynamique en fonction de la tension maximale de sortie</i> .....	51
<i>Figure 2-13 : Evolution de la dynamique en fonction du temps d'intégration</i> .....	52
<i>Figure 2-14 : Evolution de la dynamique en fonction de la densité de courant d'obscurité</i> .....	52
<i>Figure 2-15 : Evolution de la dynamique en fonction du bruit de la chaîne de lecture</i> .....	53
<i>Figure 2-16 : Schéma électrique de l'amplificateur couplé à l'échantillonneur bloqueur</i> .....	54
<i>Figure 2-17 : Schéma équivalent en bruit de la chaîne de lecture NMOS + échantillonneur bloqueur</i> .....	55
<i>Figure 2-18 : DSP de bruit des différents transistors NMOS pour différents courants</i> .....	56
<i>Figure 2-19 : DSP totale de l'amplificateur intra-pixel couplé à l'échantillonneur bloqueur</i> .....	58
<i>Figure 2-20 : DSP Totale en fonction de <math>C_{bus}</math> et <math>C_s</math></i> .....	59
<i>Figure 2-21 : Bruit (<math>V_{rms}</math>) total en fonction de <math>C_s</math> et <math>C_{BUS}</math> pour la technologie AMS0.35<math>\mu</math>m</i> .....	60



Figure 2-22 : Contribution des sources de bruit en fonction des capacités.....	61
Figure 2-23 : Schéma électrique de l'amplificateur de sortie.....	63
Figure 2-24 : Schéma équivalent en bruit de la chaîne de lecture PMOS.....	63
Figure 2-25 : DSP de bruit des différents transistors NMOS pour différents courants.....	64
Figure 2-26 : DSP totale de l'amplificateur de sortie.....	65
Figure 2-27 : Résultats de bruit total ( $V_{rms}$ ) pour l'amplificateur de sortie.....	66
Figure 2-28 : Influence des postes de bruit sur le bruit total.....	66
Figure 3-1 : Chaîne de lecture classique d'un imageur CMOS.....	71
Figure 3-2 : Exemple de fonction de transfert de l'étage suiveur NMOS pour différents types de tension de seuil des transistors.....	72
Figure 3-3 : Exemple de fonction de transfert de l'étage de sortie PMOS pour différents types de tension de seuil des transistors.....	73
Figure 3-4 : Fonction de transfert de la chaîne de lecture complète.....	74
Figure 3-5 : Vue en coupe d'un pixel de la technologie utilisée (CIS 0.35 $\mu$ m).....	75
Figure 3-6 : Vues en coupe des TMOS dans et en dehors du pixel.....	75
Figure 3-7 : Profil de dopage P.....	76
Figure 3-8 : Courbe $I_D=f(V_{GS})$ donnant la tension de seuil à $V_{BS}=0$ (pas d'effet substrat).....	77
Figure 3-9 : Banc de caractérisation des transistors témoin.....	77
Figure 3-10 : Concentration de dopage non-uniforme.....	78
Figure 3-11 : Tension de seuil en présence de l'effet substrat pour les transistors NMOS en dehors et dans le pixel.....	79
Figure 3-12 : Profil de dopage P des deux transistors NMOS (intra-pixel et hors pixel).....	80
Figure 3-13 : Transistor NMOS simulé.....	81
Figure 3-14 : Simulations Sentaurus de $ID=f(VGS)$ pour le procédé standard et les variations d'implants.....	83
Figure 3-15 : Synoptique de l'imageur test.....	83
Figure 3-16 : Wafers fabriqués et imageur 1Kx1K mis en boîtier.....	84
Figure 3-17 : Résultats de mesure de $ID=f(VGS)$ pour le procédé standard et les variations.....	85
Figure 3-18 : Analyse SIMS du profil de dopage Bore.....	86
Figure 3-19 : Excursion en tension en sortie du détecteur en fonction du flux photonique pour les différents types d'implants.....	87
Figure 3-20 : Mesure de la dynamique de l'imageur 1Kx1K pour les variations de procédés en mode « hard reset ».....	88
Figure 3-21 : Mesure de la dynamique de l'imageur 1Kx1K pour les variations de procédés en mode « soft reset ».....	88
Figure 3-22 : Circuit de test.....	90
Figure 3-23 : Chaîne de lecture des circuit de test (CIS 0.18 $\mu$ m).....	90
Figure 3-24 : Fonctions de transfert simulées pour les différents types de chaîne de lecture.....	91
Figure 3-25 : Comparaison des fonctions de transfert mesurées et simulées pour les différentes variantes de chaînes de lecture.....	92
Figure 3-26 : Dynamique de l'imageur en fonction des chaînes de lecture.....	94
Figure 3-27 : Densité de courant d'obscurité en fonction du type de chaîne de lecture.....	94
Figure 3-28 : Augmentation du volume de la zone de charge espace de la photodiode pour une tension $V_2 > V_1$ 95	
Figure 3-29 : Gain de conversion et dynamique de l'imageur en fonction du pas du pixel dans le cas d'un pixel de type photodiode 3T.....	97
Figure 3-30 : Exemple de réduction naturelle de la capacité de la photodiode.....	98
Figure 3-31 : Réduction de la capacité de la photodiode : ouverture de la surface.....	98
Figure 3-32 : Rajout d'une capacité à la capacité de la photodiode.....	99
Figure 3-33 : Exemple de pixel 3T avec capacité additionnelle.....	99
Figure 3-34 : Exemple de capacité PIP et MOS pour les technologies CIS 0.35 $\mu$ m et CIS 0.18 $\mu$ m.....	100
Figure 3-35 : Microphotographie d'un des véhicules de test.....	101
Figure 3-36 : Résultats des mesures des gains de conversion.....	102
Figure 3-37 : Mesures d'efficacité de détection spectrale.....	103
Figure 3-38 : Dynamique en dB pour chaque structure de test.....	104
Figure 4-1 : Circuit de recharge associé à la capacité.....	110
Figure 4-2 : Recharge de la photodiode en mode « soft reset », mise en évidence de la rémanence.....	110
Figure 4-3 : Chronogramme du mode de recharge « HTS ».....	111
Figure 4-4 : Mesures réalisées en technologie AMS 0.35 $\mu$ m en mode de recharge « soft reset » et « hard reset ».....	112
Figure 4-5 : Architecture et lecture d'un pixel de type 4T et photomos.....	113
Figure 4-6 : Le pixel photodiode 3T.....	113

Figure 4-7 : Architecture permettant l'élimination du bruit de recharge pour un pixel de type 3T .....	114
Figure 4-8 : Synoptique du composant multi-linéaire .....	117
Figure 4-9 : Architecture de la chaîne de lecture de l'imageur linéaire .....	118
Figure 4-10 : Chronogrammes de lecture associés à la chaîne de lecture .....	118
Figure 4-11 : Extrait du dessin des masques .....	119
Figure 4-12 : Circuit multi-linéaire mis en boîtier .....	119
Figure 4-13 : Evaluation de la dynamique pour les deux pas de pixel avec élimination du bruit de recharge (mesurée) et sans élimination du bruit de recharge en mode « hard reset » (estimée).....	120
Figure 4-14 : Histogramme spatial du bruit en sortie de l'imageur.....	121
Figure 4-15 : Evolution temporelle d'un pixel dit « bruyant » .....	121
Figure 4-16 : Histogramme temporel d'un pixel dit « bruyant ».....	121
Figure 4-17 : Définition des différents types de pièges.....	123
Figure 4-18 : Les différents mécanismes engendrant le bruit basse fréquence de type RTS .....	123
Figure 4-19 : Type de comportement RTS (illustration tirée de [26]).....	123
Figure 4-20 : Représentation temporelle du bruit RTS.....	124
Figure 4-21 : Spectres Lorentziens du bruit RTS amenant au bruit en 1/f.....	126
Figure 4-22 : Reconstitution temporelle et spectrale d'un bruit mesuré (illustration tirée de [30]).....	126
Figure 4-23 : Vue layout d'une matrice de test.....	129
Figure 4-24 : Influence du double échantillonnage sur le signal d'un pixel soumis à une fluctuation de type RTS et histogramme temporel résultant.....	130
Figure 4-25 : Evolution de la probabilité d'occupation du piège en fonction de l'état du transistor .....	131
Figure 4-26 : Histogramme temporel de la sortie pixel.....	131
Figure 4-27 : Synoptique et chronogramme de la lecture à double échantillonnage corrélé.....	131
Figure 4-28 : Représentation de la probabilité d'occupation du piège pour le pixel étudié .....	132
Figure 4-29 : Histogramme temporel du signal de sortie d'un pixel subissant une fluctuation RTS.....	133
Figure 4-30 : Probabilité d'occupation du piège extraite .....	133
Figure 4-31 : Représentation de la probabilité d'occupation du piège pour le pixel L61C45 .....	133
Figure 4-32 : Histogramme temporel du signal de sortie d'un pixel subissant une fluctuation RTS.....	134
Figure 4-33 : Probabilité d'occupation du piège extraite .....	134
Figure 4-34 : Spectre fréquentiel d'un signal RTS et réponse d'un filtre DEC .....	135
Figure 4-35 : Histogramme cumulé du bruit en fonction de la période DEC pour $T_S=500ns$ .....	135
Figure 4-36 : Histogramme de bruit pour $W=1.5\mu m$ en fonction de $L$ pour un courant de polarisation de $18\mu A$ .....	137
Figure 4-37 : Histogramme de bruit pour $L= 0.5\mu m$ en fonction de $W$ pour un courant de polarisation de $18\mu A$ .....	137
Figure 4-38 : Dispersion en $W$ et $L$ .....	138
Figure 4-39 : histogramme du bruit de sortie des pixels de l'imageur.....	139
Figure 4-40 : Méthodologie d'extraction de la distribution des pixels subissant la fluctuation de bruit basse fréquence de type RTS.....	140
Figure 4-41 : Fonction de densité de probabilité normalisée du bruit RTS.....	141
Figure 4-42 : Impact du paramètre $k$ sur la fonction de densité de probabilité pour $\mu=0$ et $\sigma=10e-6$ .....	142
Figure 4-43 : Variation du paramètre $k$ en fonction des dimensions du transistor suiveur intra-pixel.....	142
Figure 4-44 : Impact du paramètre $\sigma$ sur la fonction de densité de probabilité pour $\mu=0$ et $k=0.5$ .....	142
Figure 4-45 : Comparaison entre le modèle et les mesures pour différents couples de valeurs $W/L$ et différents courants de polarisation du transistor suiveur intra-pixel.....	143
Figure 4-46 : Principe de fonctionnement du « switch biasing » .....	144
Figure 4-47 : Impact du « switch biasing » sur le bruit basse fréquence [49] .....	145
Figure 4-48 : Etat des bandes d'énergie durant le « switch biasing ».....	146
Figure 4-49 : Comportement d'un piège en régime établi (a) et en régime transitoire (b) (issue de [57]).....	147
Figure 4-50 : Evolution de la probabilité d'occupation du piège en polarisation commutée .....	148
Figure 4-51 : Effet de la polarisation du substrat en fonctionnement commutation de polarisations ([62]) .....	149
Figure 4-52 : densité spectrale de puissance de bruit à 1Hz en fonction de la tension de polarisation $V_{G\_OFF}$ pour un transistor PMOS ([62]).....	149
Figure 4-53 : Circuit de lecture intra-pixel classique + source de courant colonne (premier étage) et le chronogramme CDS associé.....	150
Figure 4-54 : Chronogrammes et résultats de mesures de bruit en polarisation commutée (issue de [46]).....	151
Figure 4-55 : Modification du circuit de lecture afin d'appliquer sur la source du transistor suiveur intra-pixel une commutation de polarisation.....	153
Figure 4-56 : Chronogramme pour la commutation des polarisations sur la structure CIMI .....	153

Figure 4-57 : Histogramme cumulé du bruit en fonction de  $T_{EN}$  pour  $T_{INT}=2.4\mu s$  et  $T_{SH}=0.25\mu s$ ..... 154

Figure 4-58 : Histogramme cumulé du bruit en fonction de  $V_{DDR}$  pour  $T_{INT}=2.4\mu s$  et  $T_{SH}=0.25\mu s$  ..... 154

Figure 4-59 : Histogramme cumulé du bruit en fonction de  $T_{en}$ ..... 155

Figure 4-60: Histogrammes cumulés des sous matrices pour différentes tensions de seuil du transistor suiveur intra-pixel..... 156

Figure 5-1 : Histogramme cumulé de bruit des pixels en sortie de l'imageur pour la technologie CIS 0.18 $\mu m$  en fonction des longueurs et largeurs de grille du transistor suiveur intra-pixel..... 169

Figure 5-2 : Transistor MOS standard ..... 170

Figure 5-3 : Histogrammes cumulés pour les trois types de TMOS et pour 2 courants ..... 171

Figure 5-4 : Exemple de lecture en mode CSMDA et résultats associés (issu de [3])..... 171

Figure 5-5 : Illustration d'un imageur réalisé en technologie CIS 0.18 $\mu m$  ULTRAPHD (photodiode 4T) par l'équipe CIMI et image prise par celui-ci..... 173

Figure 5-6 : Micro-photographie du pixel de référence du véhicule de test en technologie de génération CIS 0.18 $\mu m$  ..... 173

Figure 6-1 : Synoptique de la détection des pixels de type RTS..... 177

Figure 6-2 : Exemple de filtrage de l'histogramme temporel du signal du pixel..... 178

Figure 6-3 : Détection de maximums locaux ..... 179

Figure 6-4 : Distributions résultantes et distribution du bruit des pixels en sortie de l'imageur ..... 179

Figure 7-1 : Distributions de variance du signal des pixels en sortie de l'imageur correspondantes..... 181

Figure 7-2 : Fonctions de probabilité résultantes des pixels subissant la fluctuation de type RTS..... 182

---

# GLOSSAIRE

APS	: Active Pixel Sensor
BSI CIS	: BackSide Illuminated CMOS Image Sensor
CCD	: Charge Coupled Devices, Dispositifs à transfert de charge
CDS	: Correlated Double Sampling
CIS	: CMOS Image Sensor
CMOS	: Complementary Metal Oxyde Semiconductor
CSMDA	: Correlated Multiple Sampling Differential averaging
DEC	: Double Echantillonneur Corrélé
FOX	: Field OXide
FPN	: Fixed Pattern Noise
FTM	: Fonction de Transfert de Modulation
GMES	: Global Monitoring for Environment and Security
ILD	: Inter Layer Dielectric
JPL	: Jet Propulsion Laboratory, NASA
LOCOS	: LOCal Oxidation of Silicon
LOFIC	: Lateral OverFlow Integration Capacitance
MIM	: Metal Insulator Metal
MTF	: Modulation Transfer Function
PIP	: Polysilicon Insulator Polysilicon
PPD	: Pinned PhotoDiode
PRNU	: PhotoResponse Non-Uniformity
RTS	: Random Telegraph Signal
SOC	: System On Chip
VNIR	: Visible and Near InfraRed



## INTRODUCTION

Depuis maintenant plus de 40 ans et l'invention des capteurs d'image à transfert de charge en 1969, nous utilisons quotidiennement des capteurs d'image. Leur complexité et leurs performances n'ont alors jamais cessé de croître. En effet, que cela soit pour les applications grand public en passant par les applications scientifiques ou médicales ou encore pour des applications en milieu hostile pour le secteur militaire ou spatial, les capteurs d'image sont devenus incontournables.

Dans un premier temps, les dispositifs à transfert de charge étaient majoritairement utilisés. Depuis une vingtaine d'années, ce monopole a été remis en question avec l'apparition des capteurs de type CMOS. Ces capteurs dit APS<sup>1</sup> sont réalisés sur des technologies de grande diffusion ce qui permet un coût de fabrication réduit. L'utilisation de ces technologies, contrairement à la technologie des dispositifs à transfert de charge, bénéficie du dynamisme des filières CMOS (diminution de la lithographie, diminution des tensions d'alimentations). Ceci permet d'intégrer au sein du pixel ou en périphérie des fonctions de plus en plus complexes (traitement d'image...) autorisant des architectures innovantes de capteurs suivant l'application visée. Nous voyons donc apparaître dorénavant des systèmes complets sur un même circuit (SOC<sup>2</sup>).

De plus, le marché de l'imagerie étant énorme, les fondeurs ont développé, voici une dizaine d'années, de nouveaux modules intégrés au procédé de fabrication afin d'optimiser la technologie CMOS pour l'imagerie : les modules CIS pour CMOS Image Sensor. Ceux-ci permettent, entre autres, d'améliorer les performances électro-optiques (rendement quantique, courant d'obscurité) et d'autoriser certaines techniques de post-traitement telles que la dépose de couche anti-reflet, la dépose de filtres colorés ou encore la dépose de micro-lentilles. Depuis peu, des capteurs éclairés par l'arrière, BSI CIS<sup>3</sup>, améliorant encore le rendement quantique, auparavant réservés aux applications spécifiques, sont fabriqués et diffusés à grande échelle.

Comme nous le voyons, la demande, toujours plus forte en terme de performances, nécessite l'amélioration continue des capteurs d'image. Le travail effectué durant cette thèse

---

<sup>1</sup> Active Pixel Sensor

<sup>2</sup> System On Chip

<sup>3</sup> BackSide Illuminated CMOS Image Sensor

a permis de contribuer à l'optimisation de la dynamique linéaire des capteurs d'image pour des applications spécifiques. En effet, de part les domaines d'activité de l'ISAE et la collaboration entre l'équipe de recherche CIMI de l'ISAE et la société EADS-Astrium, nous avons concentré ce travail sur des applications spécifiques du domaine spatial avec notamment l'utilisation de capteurs d'image spécifiques ayant des pas de pixels importants par rapport à l'état de l'art et utilisant des types de pixels particuliers.

Le premier chapitre permet de définir de façon générale la dynamique d'un système d'imagerie et de comprendre le fonctionnement d'un imageur CMOS, de l'architecture de celui-ci jusqu'à sa chaîne de lecture en passant par les principaux types de pixels. Les paramètres clés de ceux-ci sont explicités, ce qui permet d'évaluer les performances d'un imageur CMOS. Les voies d'amélioration de la dynamique linéaire des capteurs d'image sont données à l'issue de ce chapitre.

Une définition détaillée de la dynamique en fonction des paramètres constituant le capteur est donnée dans le chapitre 2. Une analyse précise de l'impact des éléments constituant la dynamique d'un imageur CMOS est également réalisée. Ceci nous permet de dégager deux axes principaux d'optimisation de la dynamique des capteurs d'image CMOS pour des applications spécifiques. Le premier axe de travail concerne l'excursion en tension en sortie du capteur. Le second axe de travail concerne la réduction du bruit au sein de l'imageur.

Le troisième chapitre est consacré à l'optimisation de l'excursion en tension en sortie de l'imageur. Ce chapitre traite également de la limitation que peut introduire la photodiode d'un pixel photodiode de type 3T dans certains cas, du fait de la relation existant entre le pas du pixel et le facteur de conversion. Nous verrons donc, quels sont les éléments, dans le cas d'une chaîne de lecture classique, qui limitent l'excursion en tension en sortie de l'imageur. Ensuite, nous verrons les différents moyens mis en œuvre afin d'étendre cette excursion. Finalement, nous aborderons le cas où cette limitation peut provenir de la photodiode d'un pixel photodiode de type 3T.

Le deuxième axe de travail, le bruit de l'imageur, est exploré dans le quatrième chapitre. La première partie du chapitre traite du bruit de recharge présent dans tout type de pixel et plus particulièrement dans les pixels de type photodiode 3T. Ce type de pixel est encore très utilisé dans les applications spécifiques (domaine spatial et militaire), mais son mode de lecture natif ne permet pas l'élimination du bruit de recharge. Nous verrons l'origine de ce bruit, sa modélisation et les techniques de réduction existantes. Une technique de réduction simple mise en œuvre sur un circuit de test dans le laboratoire est présentée avec les

résultats de mesure correspondants. Cette réduction ou élimination du bruit de recharge permet de mettre en évidence le bruit basse fréquence et plus particulièrement le bruit de type RTS (Random Telegraph Signal) dont l'origine est étudiée. Là encore, des techniques de réduction sont présentées et certaines de ces techniques donnent lieu à des modèles de prédiction de la signature du bruit de type RTS dans les imageurs CMOS.

Finalement, nous concluons par un récapitulatif des différents points abordés et par les perspectives dégagées par ce travail.





# CHAPITRE 1

## 1 IMAGEURS CMOS : VERS LES IMAGEURS HAUTES PERFORMANCES

Les capteurs d'image CMOS<sup>4</sup> proposent, depuis maintenant plus d'une quinzaine d'années, une alternative crédible aux capteurs CCD<sup>5</sup>. Ce type de capteurs profite en effet de la forte dynamique d'évolution des procédés de fabrication microélectronique CMOS. Ces technologies, largement répandues, sont destinées aux applications grand public telles que les microprocesseurs.

L'intérêt des capteurs d'image CMOS tient dans le fait qu'ils utilisent ces technologies avancées et profitent ainsi des dernières innovations comme la réduction des tensions d'alimentation amenant à la basse consommation et la réduction de la taille des transistors conduisant à une densité d'intégration élevée.

De plus, les fabricants de circuits microélectroniques CMOS, devant le marché très important de l'imagerie, ont réalisé des efforts importants afin d'améliorer les performances des imageurs. Les technologies CMOS optimisées pour l'imagerie (technologies CIS<sup>6</sup>) sont donc nées il y a moins de dix ans et cumulent les avantages des technologies CMOS et des performances electro-optiques intéressantes.

Aujourd'hui, les principaux domaines d'application des imageurs CMOS sont les suivants :

- Les applications « grand public » à faible coût telles que les « webcams », les appareils photographiques milieu et bas de gamme.
- Les systèmes nécessitant une faible consommation tels que les capteurs pour la téléphonie mobile.
- Les systèmes d'imagerie possédant un traitement de données important et des fonctionnalités avancées.
- Les applications spatiales et de détection de particules nécessitant une bonne tenue aux radiations.

---

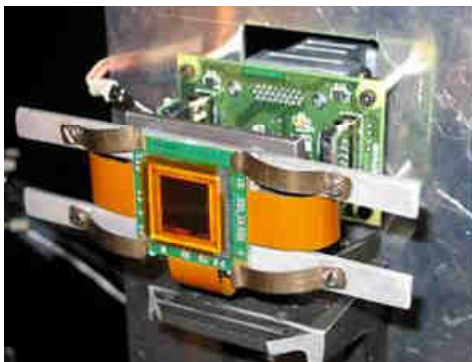
<sup>4</sup> Complementary Metal Oxyde Semiconductor

<sup>5</sup> Charge Coupled Devices : Dispositifs à transfert de charge

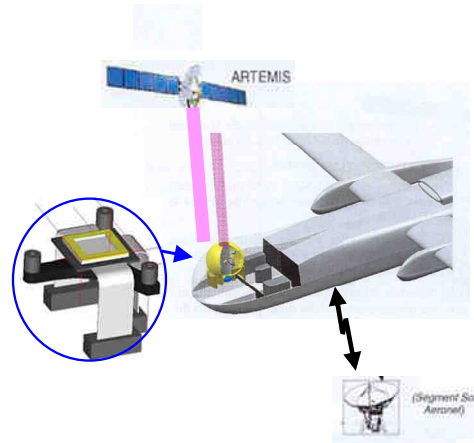
<sup>6</sup> CMOS Image Sensor

Les technologies CMOS, utilisant des substrats silicium, limitent ces applications à l'imagerie visible et proche infrarouge. Toutefois, les techniques d'hybridation permettent de changer le matériau de la couche de détection. Dans ce cas, seul le circuit de lecture est réalisé en technologie CMOS et ces capteurs ne sont plus monolithiques mais hybrides.

La Figure 1-1 montre un exemple de réalisation d'un imageur CMOS intégrant des fonctions de traitement et de séquençement spécifiques. Cet imageur a été réalisé en collaboration avec la société EADS Astrium et l'équipe de recherche CIMI de l'ISAE en 2005 dans le cadre du projet LOLA (Liaison Optique Laser Aéroportée) [1]. Cette liaison optique, entre un avion (Mystere 20) et un satellite géostationnaire (Artemis), permet de transmettre des données entre l'avion et le satellite par l'intermédiaire d'un laser (première mondiale). Le capteur utilise une technologie CMOS de lithographie  $0.5\mu\text{m}$  permettant un séquençement complet de l'imageur par un jeu de macro-commandes, une faible consommation et un accès fenêtré (« imageries »).



a) Capteur sur le banc de test



b) Synoptique de la liaison

**Figure 1-1 : Imageur CMOS LOLA : Capteur d'image incluant une fonction de séquençement et de traitement intégré**

L'utilisation des capteurs d'image CMOS dans le domaine du spatial amène à l'utilisation de tailles de pixel plus importantes que l'état de l'art actuel ( $1\mu\text{m}$  de pas). En effet, actuellement, les pas de pixel utilisés sont de l'ordre de  $7.5$  à  $15\ \mu\text{m}$  pouvant même atteindre  $50\mu\text{m}$  (valeurs dépendant fortement de l'application). Cette limitation est due à l'optique embarquée dans les instruments spatiaux. Cela implique l'utilisation de pixels adéquats pour ces pas de pixels d'où l'utilisation encore courante des pixels dit 3T qui seront décrits par la suite. De plus, les capteurs pour l'imagerie spatiale peuvent être soit matriciels, soit linéaires voire multilinéaires [2], [3], profitant ainsi pour ces derniers cas, lors de missions d'observation de la terre, du balayage réalisé par le satellite par rapport à la terre.

La première partie du chapitre est dédiée à la définition générale d'un système d'imagerie ainsi qu'à la dynamique de celui-ci. Dans un second temps, la description des différents types d'imageur CMOS et leurs principes de fonctionnement est réalisée. Dans un troisième temps, les paramètres clés de ces imageurs sont revus ce qui permet dans la dernière partie de définir les enjeux de l'augmentation de la dynamique opérationnelle des imageurs.

## 1.1 LE SYSTEME D'IMAGERIE

Le capteur d'image fait partie d'un système plus complet : le système d'imagerie. Il est l'un des éléments central du système qui a pour fonction la projection de l'image sur le capteur, la détection des photons, leur conversion en électrons et le traitement des informations d'une scène. Ce système complet d'imagerie est décrit sur la Figure 1-2.

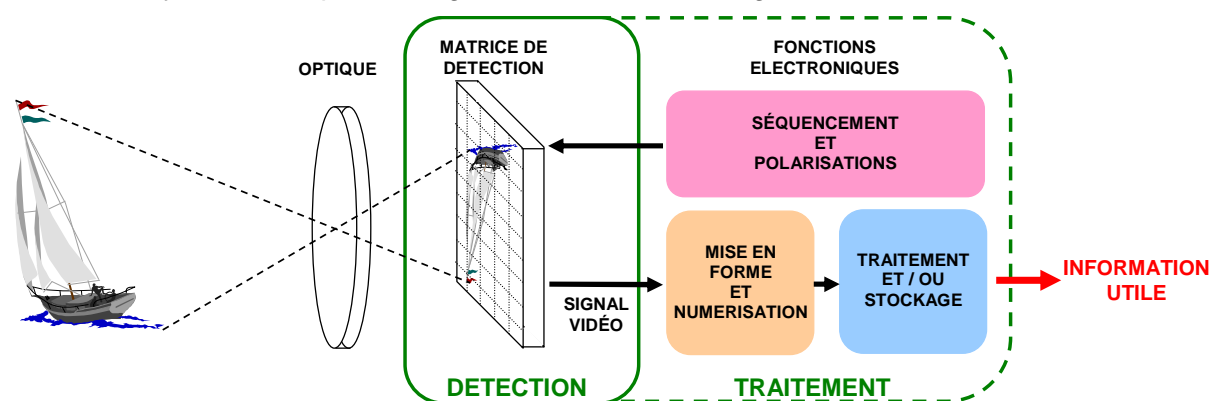
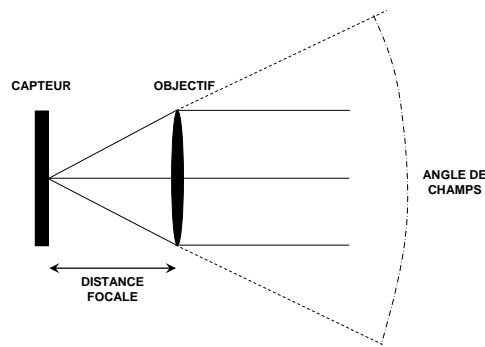


Figure 1-2 : Système d'imagerie complet comprenant une fonction de projection, de détection et de traitement de la scène.

Tous les composants du système d'imagerie sont importants afin de garantir une image de qualité c'est-à-dire sans perte d'information ou distorsion de celle-ci. Le capteur d'image peut, comme il est décrit sur la Figure 1-2, incorporer le séquençage, la génération des polarisations, la numérisation du signal vidéo et le traitement et stockage des informations. Toutefois, suivant les applications, ces fonctions peuvent également être réalisées à l'extérieur du capteur.

### 1.1.1 DESCRIPTION DU SYSTEME D'IMAGERIE

La fonction détection permet, à l'aide d'une optique, de projeter la scène visée sur le capteur d'image comme le montre la Figure 1-3. Les paramètres de réglage de l'objectif influent sur la scène projetée sur le capteur.



**Figure 1-3 : L'optique permettant la projection de la scène sur le capteur d'image**

Les paramètres de réglage de l'optique sont généralement :

- La focale : La focale représente la distance qui sépare le capteur du centre optique de l'objectif lorsque la mise au point est faite sur l'infini.
- L'angle de champ : C'est l'angle que va voir l'objectif. Cet angle est dépendant de la focale. Plus la focale sera faible, plus l'angle de champ sera grand et inversement.

Dans le cas d'un appareil photographique, deux autres paramètres importants se rajoutent :

- L'ouverture du diaphragme : L'éclairement reçu par le détecteur est maximal lorsque l'ouverture est maximale.
- La distance minimale de mise au point : Ce paramètre correspond à la distance minimale au dessous de laquelle l'image devient floue. Cette distance varie en fonction de la focale.

La fonction de détection permet de détecter et de collecter les photons arrivant sur le capteur d'image. L'effet photoélectrique est responsable de la photogénération de charges dans le matériau. La spécificité des imageurs CMOS réside dans le fait que les pixels n'abritent pas seulement en leur sein la photogénération et la collection des charges mais ils abritent également la conversion charge-tension et l'amplification éventuelle de cette tension.

Les fonctions de séquençage et de polarisation fournissent à la matrice de détection les signaux nécessaires à son bon fonctionnement. Les fonctions de mise en forme, de numérisation et de traitement permettent d'acheminer le signal électrique issu du flux photonique intégré vers la sortie du capteur et ainsi délivrer l'information utile.

### **1.1.2 RÔLE DU SYSTÈME D'IMAGERIE**

Le rôle du système d'imagerie est de retranscrire sans perte d'information ni distorsion, pour un temps de pose donné (temps d'intégration), la scène vue par celui-ci. La dynamique d'une scène vue par le système d'imagerie peut être représentée par la Figure 1-4.

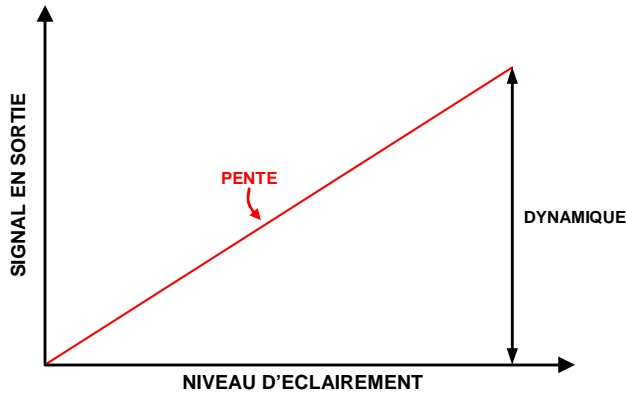


Figure 1-4 : Représentation de la dynamique d'une scène

En théorie, dans le cas d'un système parfait, la dynamique d'une scène peut être infinie car le flux photonique peut être infini. La pente de la Figure 1-4 représente la sensibilité du système d'imagerie. La sensibilité traduit la capacité du système à convertir le flux photonique en un signal électrique utile.

### 1.1.3 LES FACTEURS LIMITANT LA DYNAMIQUE

Le système d'imagerie étant imparfait, plusieurs de ses éléments vont limiter sa dynamique. Dans ce cas, nous pouvons d'hors et déjà définir une expression générale décrivant la dynamique.

$$\text{Dynamique} = \frac{\text{Signal maximal en sortie}}{\text{Bruit du capteur dans l'obscurité}} \quad 1-1$$

Cette équation montre que la dynamique est dépendante du signal maximal en sortie mais également du niveau de bruit en obscurité du système.

La dynamique s'exprime généralement en decibel (dB) ce qui se traduit par l'équation 1-2.

$$\text{Dynamique(dB)} = 20 * \text{Log} \frac{\text{Signal maximal en sortie}}{\text{Bruit du capteur dans l'obscurité}} \quad 1-2$$

#### 1.1.3.1 Facteurs liés au signal limitant la dynamique

Le signal permettant de définir la dynamique est influencé par plusieurs éléments du système. En effet, le signal peut être défini de façon générale par l'équation suivante :

$$\text{Signal (V)} = \eta(\lambda) \cdot \phi_e \cdot G_{C\_GLOBAL} \quad 1-3$$

Avec  $\phi_e$  : Flux photonique en entrée

$\eta(\lambda)$  : Rendement de conversion photons/électrons global  
(rendement quantique)

$G_{C\_GLOBAL}$  : Gain de conversion charge/tension

Le rendement de conversion photons/électrons prend en compte la transmission de l'objectif ainsi que le rendement quantique interne du capteur qui sera explicité au §1.3.1 dans le cas

d'un imageur CMOS. Le gain de conversion charge/tension permet de décrire la capacité du détecteur à convertir les charges en tension. Il est affecté par le gain de la chaîne de lecture du capteur. Il est à noter que ce signal est contraint par l'excursion en tension du détecteur et de sa chaîne de lecture associée. De plus, la détection s'opérant sur un substrat silicium (dans le cas des longueurs d'onde du visible), un signal d'obscurité apparaît. Ce signal, dû à la génération thermique de porteurs dans le substrat, est fortement dépendant de la température. Celui-ci vient se soustraire au signal utile. Cela conduit donc à l'équation suivante :

$$Signal (V) = (\eta(\lambda) \cdot \phi_e + N_{OBSC}) \cdot G_{C\_GLOBAL} \quad 1-4$$

Avec  $N_{OBSC}$  : Nombre d'électrons d'obscurité

### 1.1.3.2 Facteurs liés au bruit limitant la dynamique

Comme le montre l'équation 1-1, le terme de bruit du capteur dans l'obscurité est un facteur limitant la dynamique. Dans la définition de la dynamique, seul le bruit du capteur dans l'obscurité est à prendre en compte. En effet, l'utilisation d'un détecteur en éclairement va introduire un bruit dit photonique.

C'est la source de bruit fondamentale lorsque le capteur est soumis à un flux photonique. En effet, c'est un bruit associé à l'arrivée aléatoire des photons sur la surface du capteur. Dans le cas où le capteur est éclairé par une source lumineuse parfaitement uniforme, l'arrivée des photons sur le capteur obéit à la loi de Poisson. Cela implique, au niveau du photoélément et durant la période d'intégration, que le bruit photonique est égal à la racine carrée du nombre moyen d'électrons collectés. Exprimé en électrons, cela donne :

$$n_{PHOTONIQUE} = \sqrt{N_{SIGNAL}} \quad 1-5$$

Avec  $n_{PHOTONIQUE}$  : bruit de photons

$N_{SIGNAL}$  : Nombre moyen d'électrons intégrés et collectés durant la période d'intégration

Contrairement aux autres sources de bruit, c'est la seule source de bruit en relation avec l'illumination du capteur.

Les principales sources de bruit, sans éclairement, proviennent donc essentiellement du photoélément et de sa chaîne de lecture associée. Ces sources de bruit seront explicitées en détail dans le §1.3.6.

Nous avons vu que la dynamique en sortie du système d'imagerie dépend fortement des éléments qui le composent et notamment du capteur d'image. Nous allons donc décrire les

spécificités des imageurs CMOS afin de dégager l'expression détaillée de la dynamique pour ce type de capteur.

## 1.2 APPLICATION AUX IMAGEURS CMOS

### 1.2.1 L'ARCHITECTURE GLOBALE D'UN IMAGEUR CMOS

Les imageurs CMOS sont le plus généralement agencés en deux dimensions, c'est-à-dire en matrice de pixels. Cependant, certaines applications nécessitent un agencement une dimension et nous parlerons dans ce cas de composants linéaires (voire multilinéaires).

L'architecture classique d'un capteur d'image CMOS matriciel se présente comme illustré sur la Figure 1-5. Seules les fonctions principales sont représentées.

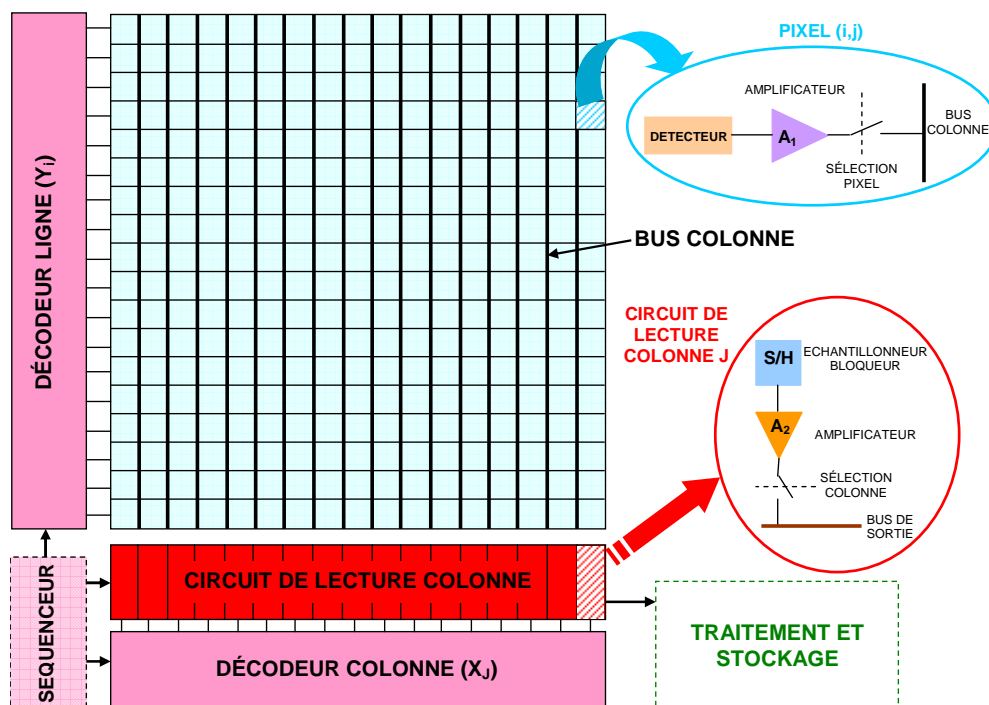


Figure 1-5 : Architecture classique d'un imageur CMOS

Cette architecture est composée :

- D'un pixel réalisant les fonctions de détection et de conversion des photons, de collection des charges, de conversion charge-tension et de lecture intra-pixel.
- D'un bus colonne véhiculant le signal électrique représentatif du flux photonique intégré.
- D'un circuit de lecture colonne permettant d'échantillonner et de stocker les valeurs du signal électrique d'une ligne de pixel avant lecture de celle-ci.
- D'un bus horizontal de sortie nécessaire pour d'acheminer les signaux stockés dans la circuiterie colonne vers la sortie.
- D'un décodeur d'adresse ligne permettant l'adressage des lignes du capteur.



- D'un décodeur colonne réalisant l'adressage des colonnes.
- D'un séquenceur permettant la génération des commandes nécessaires au séquençage du détecteur. Ce bloc n'est pas nécessairement sur le même circuit silicium.
- D'un bloc de traitement et de stockage si l'application le nécessite (optionnel). Ce bloc, comme le précédent, n'est pas nécessairement sur le même circuit silicium.

Le pixel, qui réalise les fonctions de détection allant de la détection jusqu'à la lecture du signal, est donc l'élément principal de l'imageur. Ces fonctions sont décrites dans les paragraphes suivants.

## 1.2.2 LE PIXEL

### 1.2.2.1 Photogénération des charges

Lorsqu'un photon pénètre dans un matériau et que son énergie ( $h\nu$ ) est suffisante, il peut être absorbé et donner la possibilité à un électron de passer de la bande de valence à la bande de conduction, comme l'illustre la Figure 1-6 : c'est l'effet photoélectrique. Les paires électrons-trous ainsi générées permettent de créer un signal électrique si elles sont collectées. Dans le cas du silicium, la différence d'énergie entre la bande de conduction et la bande de valence,  $E_G$ , est de 1.12eV, ceci implique que la longueur d'onde de coupure du silicium est de 1100nm. Ce matériau permet donc de détecter les photons dans le domaine des longueurs d'onde du visible.

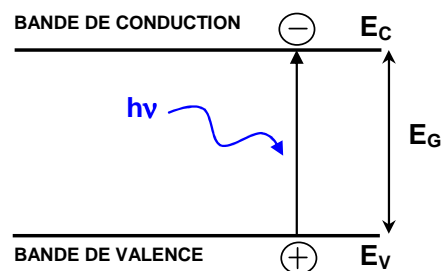
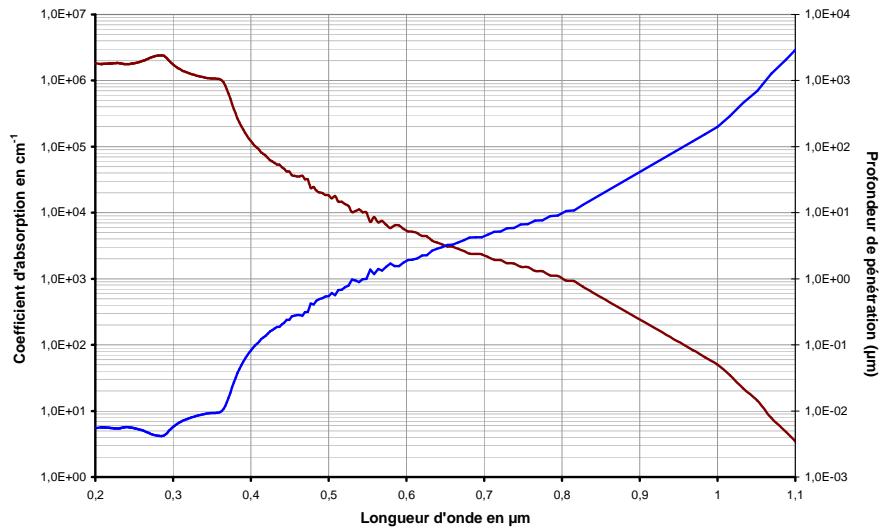


Figure 1-6 : L'effet photoélectrique dans un matériau

Le coefficient d'absorption et la profondeur de pénétration selon la longueur d'onde des photons dans le silicium sont montrés sur la Figure 1-7. La profondeur de pénétration du matériau est définie comme la profondeur à laquelle 63% des photons sont absorbés. Elle dépend du coefficient d'absorption du matériau, et donc de la longueur d'onde du rayonnement incident.



**Figure 1-7 : Coefficient d'absorption et profondeur de pénétration des photons dans le silicium en fonction de leur longueur d'onde.**

Si l'on veut détecter d'autres longueurs d'onde, il suffit dans ce cas de sélectionner le matériau adéquat.

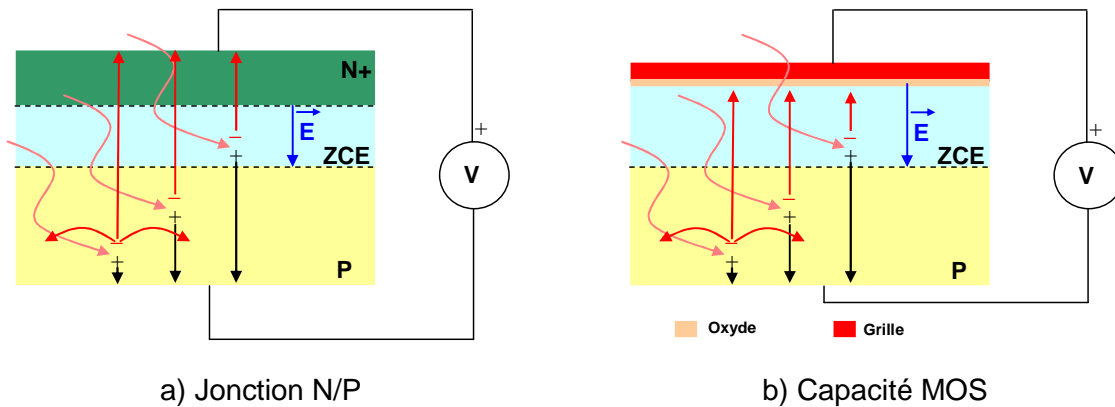
#### 1.2.2.2 Collection des charges

Une fois les paires électrons-trous générées, il convient de collecter celles-ci. Il existe deux types de dispositifs permettant la collection : la jonction N/P et la capacité MOS.

La jonction N/P, aussi appelée photodiode dans le cas d'un imageur, peut être séparée en trois zones : la zone quasi-neutre N, la zone quasi neutre P et la zone dépeuplée (zone de charge d'espace). Les charges générées dans la zone dépeuplée sont directement collectées. La largeur de la zone dépeuplée dépend directement de la tension appliquée aux bornes de la diode et des dopages des régions N et P. Les électrons générés dans les zones quasi neutres doivent diffuser vers la zone de charge d'espace pour être collectés. Cependant, aux courtes longueurs d'ondes, ils vont en grande partie se recombinaison en surface alors qu'aux grandes longueurs d'ondes, ils vont en partie diffuser dans le substrat et se recombinaison.

Lorsque la jonction est polarisée en inverse, comme illustré sur la Figure 1-8 a, deux fonctionnements distincts apparaissent : le mode de lecture en courant et le mode auto intégration. Dans le cas du mode de lecture en courant, la photodiode reste polarisée en inverse à une tension constante et le courant généré par les photocharges est lu par un dispositif de lecture adapté. Dans le cas du mode auto intégration, la photodiode est « rechargée » à la tension de polarisation au début de la phase d'intégration et ensuite elle est laissée flottante. Ainsi, durant l'intégration des charges, la tension aux bornes de la

photodiode décroît. A la fin de l'intégration, la lecture de la tension aux bornes de la photodiode donne un signal proportionnel au nombre de charges collectées.



**Figure 1-8 : Principe de collection des charges**

Durant l'auto-intégration de la photodiode, la tension aux bornes de la photodiode décroît ce qui a pour effet de réduire la zone dépeuplée et ainsi réduire le nombre de charges directement collectées. Le rendement quantique, défini comme le rapport entre le flux de photons reçus par le capteur et le nombre d'électrons participant au signal, peut alors s'en trouver diminué.

Dans d'un détecteur à base de capacité MOS, (Figure 1-8 b), la grille de la capacité MOS est maintenue à une tension positive durant l'intégration. Ceci permet aux électrons générés d'être accumulés sous la grille. A la fin du temps d'intégration, la tension sur la grille est abaissée et les charges accumulées sous la grille sont transférées au circuit de lecture intra-pixel.

### 1.2.2.3 Conversion des charges

Quelque soit le type de photodétecteur (jonction N/P ou capacité MOS), le principe de conversion reste le même. Les charges sont converties en tension par l'utilisation d'une capacité. Cette capacité peut être soit simplement la capacité de la photodiode ou, si il y a transfert de charge, une capacité déportée aussi appelée diode de lecture car généralement réalisée par une jonction N/P.

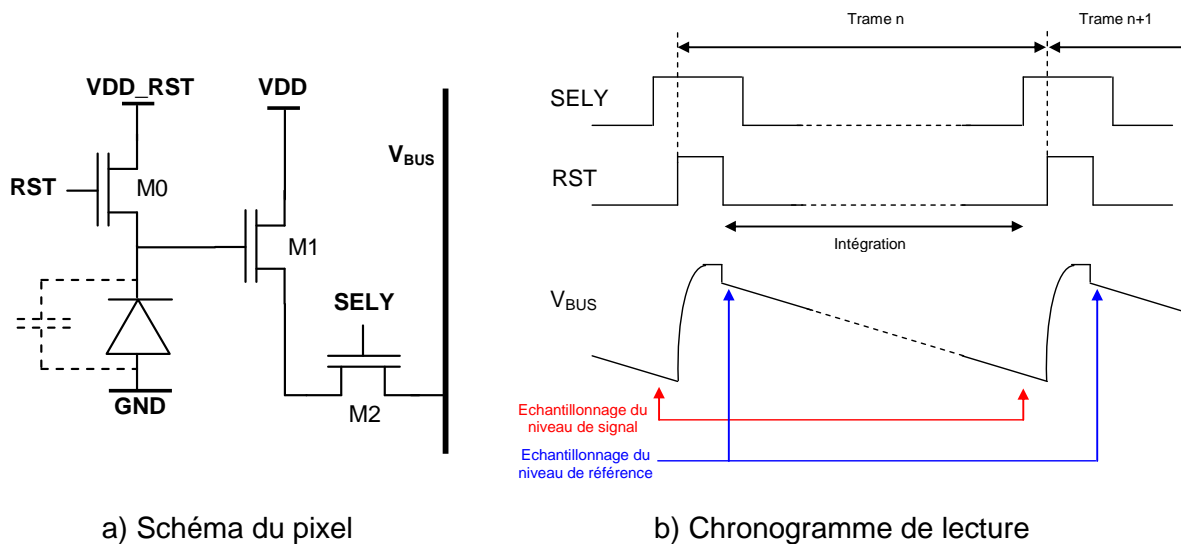
La valeur de cette capacité va directement déterminer la valeur du gain de conversion charge-tension. Dans le cas d'une photodiode fonctionnant en auto-intégration et sans transfert de charge, la capacité de la photodiode réalise cette conversion. Cette capacité est directement dépendante de la jonction N/P. Cela se traduit par une dépendance du facteur de conversion à la taille du pixel. Dans le cas d'un détecteur réalisant un transfert de charge au sein du pixel, la diode de lecture peut être dimensionnée, dans la limite de la technologie et de la taille du pixel, aux besoins de l'application.

### 1.2.2.4 La lecture intra-pixel

L'utilisation des détecteurs précédemment cités amènent, pour les imageurs CMOS, à trois principaux types de pixel : le pixel à lecture en tension dit « 3T » (trois transistors), le pixel photomos et le pixel photodiode totalement déplétée à transfert de charge dit « 4T ».

#### 1.2.2.4.1 Le pixel photodiode à lecture en tension

Le premier type de pixel est celui communément appelé photodiode 3T. Le principe de ce pixel a été pour la première fois décrit en 1968 par Noble [4] et implanté de façon efficiente en 1995 par le JPL<sup>7</sup>. Comme le montre la Figure 1-9 a, la photodiode est constituée d'une jonction N/P associée à trois transistors. La photodiode de ce pixel, fonctionnant en auto intégration, est rechargée à chaque début d'intégration par l'intermédiaire du transistor de recharge (M0). Comme la conversion charge tension est réalisée au sein de la photodiode (le gain de conversion est déterminé par la capacité de celle-ci), la tension est lue directement à ses bornes en fin d'intégration par le transistor M1 monté en source suiveuse. Le transistor M2 permet, quant à lui, de sélectionner le pixel.



**Figure 1-9 : Le pixel photodiode 3T**

Le chronogramme de lecture (Figure 1-9 b) montre que le transistor de recharge M0 est déconnecté durant l'intégration. La tension aux bornes de la photodiode décroît du fait de l'intégration des charges. L'intégration finit lorsque le transistor de recharge M0 est remis passant par l'intermédiaire du signal de commande RST. Avant et après que la photodiode soit rechargée, le signal est échantillonné ce qui permet d'obtenir un niveau de référence et un niveau de signal représentatif du flux de photon intégré. Ce double échantillonnage permet de s'affranchir des tensions de décalage dues à l'utilisation de transistors dans le

<sup>7</sup> Jet Propulsion Laboratory, NASA

pixel (FPN<sup>8</sup> pixel). En effet, en soustrayant le signal de référence au signal vidéo, nous obtenons une tension proportionnelle à l'intensité lumineuse.

#### 1.2.2.4.2 Le pixel photomos

Le second type de pixel, appelé photomos ou « photogate » utilise un détecteur de type capacité MOS. Son schéma électrique est donné en Figure 1-10 a. Les charges (électrons) sont stockées sous la grille de la capacité MOS puis transférées dans une diode de lecture. Durant la phase d'intégration, la tension de la photogrille est mise à une tension positive permettant le stockage des charges sous celle-ci. De plus, le transistor de recharge de la diode de lecture (M0) reste actif, maintenant une tension fixe aux bornes de celle-ci durant cette phase. A la fin de la phase d'intégration, le transistor de recharge devient bloqué et la commande de la photogrille passe à un niveau bas permettant, via un réglage correct de la tension VTX, un transfert des charges intégrées dans la diode de lecture, réalisant ainsi la conversion charge-tension. Les transistors M1 et M2 réalisent les mêmes fonctions que ceux du pixel 3T.

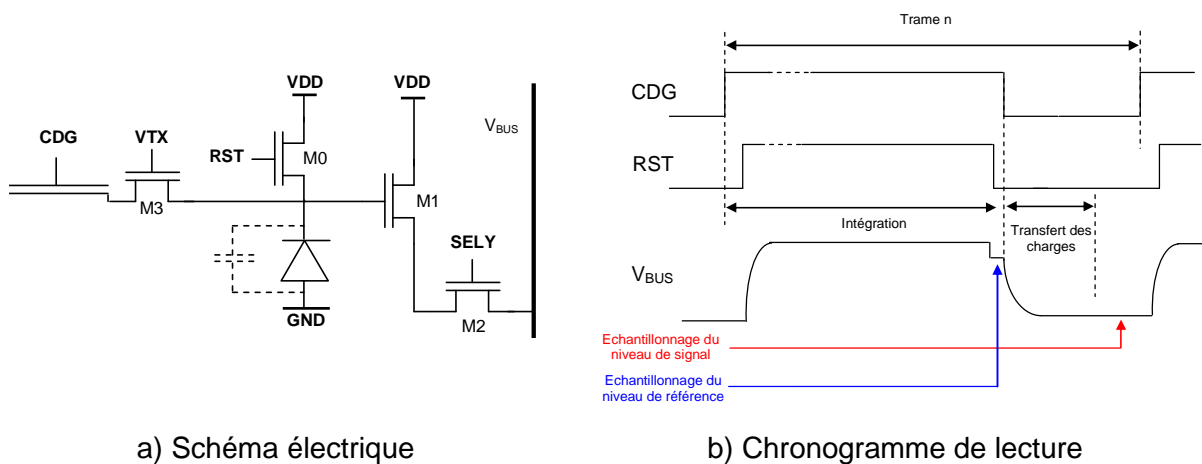


Figure 1-10 : Le pixel photomos

Comme le montre le chronogramme Figure 1-10 b, la phase d'intégration débute lorsque la commande de la photogrille est active (CDG au niveau haut). Durant l'intégration, le transistor de recharge M0 est actif ce qui permet à la diode (capacité) de lecture d'être réinitialisée. Avant la fin de l'intégration, le transistor de recharge est bloqué, ce qui permet de réaliser l'échantillonnage du signal de référence. L'échantillonnage réalisé, la commande CDG repasse au niveau bas. Durant cette phase, les charges stockées sous la grille de la capacité MOS sont transférées dans la diode de lecture à travers le transistor M3 à la condition d'un réglage adéquat de VTX. Les charges sont alors converties en tension; celle-ci est ensuite lue par le transistor suiveur M1 et est mise sur le bus colonne lorsque la commande SELY est activée.

<sup>8</sup> Fixed Pattern Noise

Là encore, le double échantillonnage réalisé permet de s'affranchir des tensions de décalage dues à l'utilisation de transistors dans le pixel (disparités du procédé de fabrication).

#### 1.2.2.4.3 Le pixel photodiode à transfert de charge

La photodiode totalement déplétée à transfert de charge (PPD<sup>9</sup>) dit « 4T » a été pour la première fois utilisée dans les imageurs CCD afin d'éviter les transferts incomplets de charges [5]. Cette structure a ensuite été implantée dans les capteurs d'image CMOS en 1997 [6]. La Figure 1-11 a illustre une vue schématique de ce type de pixel comprenant le détecteur, la grille du transistor de transfert et la diode de lecture.

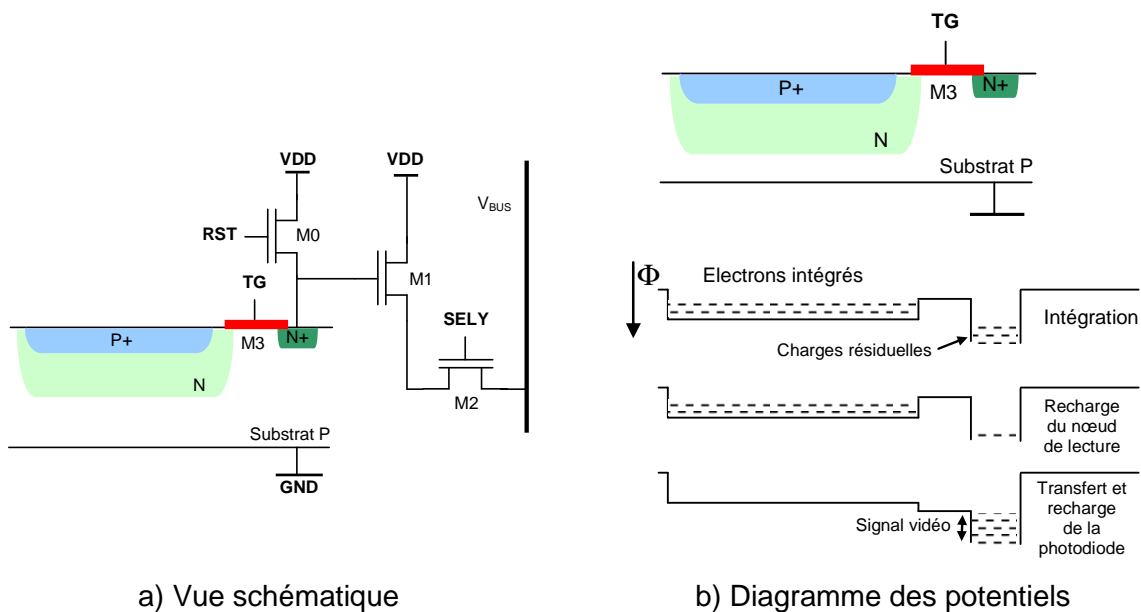


Figure 1-11 : Le pixel 4T ou PPD

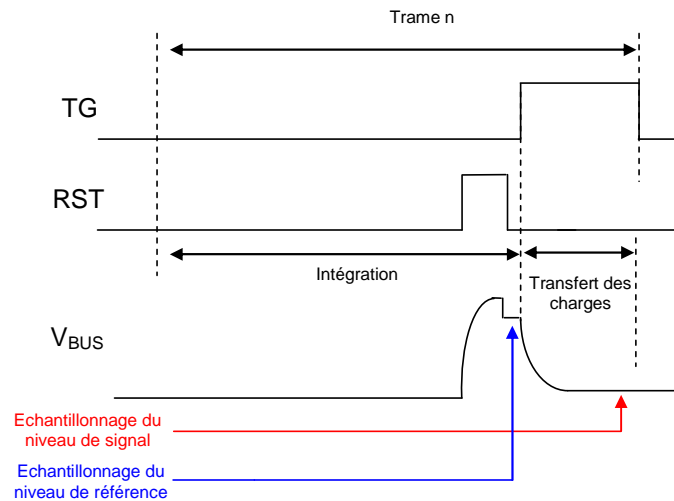
L'élément photosensible est composé de deux jonctions PN : une jonction P/N près de la surface et une jonction N/P dans le substrat silicium. Le mode de lecture de ce type de pixel est plus complexe que pour le cas de la photodiode 3T et mérite une attention particulière.

La Figure 1-11 b montre le diagramme des potentiels durant les différentes étapes. Durant l'intégration, les charges photogénérées sont collectées dans les jonctions. Ensuite, la diode de lecture est rechargée afin d'enlever les charges résiduelles. Après cette phase de recharge, le transistor de transfert est mis en mode passant pour transférer les charges de la photodiode vers la diode de lecture. De cette façon, si le transfert est efficace, la photodiode est rechargée et est prête pour une nouvelle intégration.

Le niveau de tension de recharge de la photodiode (tension de « pinning ») est déterminé par la photodiode elle-même. Cela impose une contrainte forte sur la fabrication de celle-ci.

<sup>9</sup> Pinned-PhotoDiode

En effet, pour obtenir un niveau de tension de recharge correctement contrôlé et éviter un mauvais transfert des charges, la photodiode doit être totalement déplétée ce qui signifie que la zone déplétée de la jonction P/N doit atteindre la zone déplétée de la jonction N/P. Cela demande une optimisation précise des profils de dopage des diffusions P et N. Il convient également d'optimiser le niveau de la tension de recharge de la diode de lecture pour obtenir un transfert optimal. En effet, si le niveau de la tension de recharge de la diode de lecture est plus faible que celui de la photodiode, les charges, à la fin du transfert, peuvent refluer vers la photodiode. Ainsi, ce niveau de tension doit être le plus élevé possible.



**Figure 1-12 : chronogramme de lecture du pixel 4T**

La Figure 1-12 montre le chronogramme de lecture de ce type de pixel. Dans un premier temps, la photodiode intègre les charges. Avant la fin de l'intégration, la diode de lecture est rechargée par l'intermédiaire du transistor de recharge. Le niveau de référence est alors échantillonné. A la fin de l'intégration, le transistor de transfert devient actif et les charges sont transférées de la photodiode vers la diode de lecture. Lorsque toutes les charges sont transférées, le niveau de signal sur la diode de lecture est échantillonné. La soustraction du niveau de référence et du niveau de signal permet d'obtenir le signal représentatif du flux intégré en éliminant les tensions de décalage dues aux transistors intra-pixel.

### 1.2.3 LE CIRCUIT DE LECTURE COLONNE

Comme nous l'avons vu lors de la revue des principaux pixels des imageurs CMOS, deux signaux doivent être échantillonnés et acheminés, soit vers la sortie dans le cas d'un imageur à sorties analogiques, soit vers un numériseur dans le cas d'un imageur à sortie numérique. Cette fonction est en partie réalisée par le circuit de lecture colonne. La Figure 1-13 illustre la chaîne de lecture complète d'un imageur CMOS classique sur laquelle nous pouvons distinguer le circuit de lecture colonne.

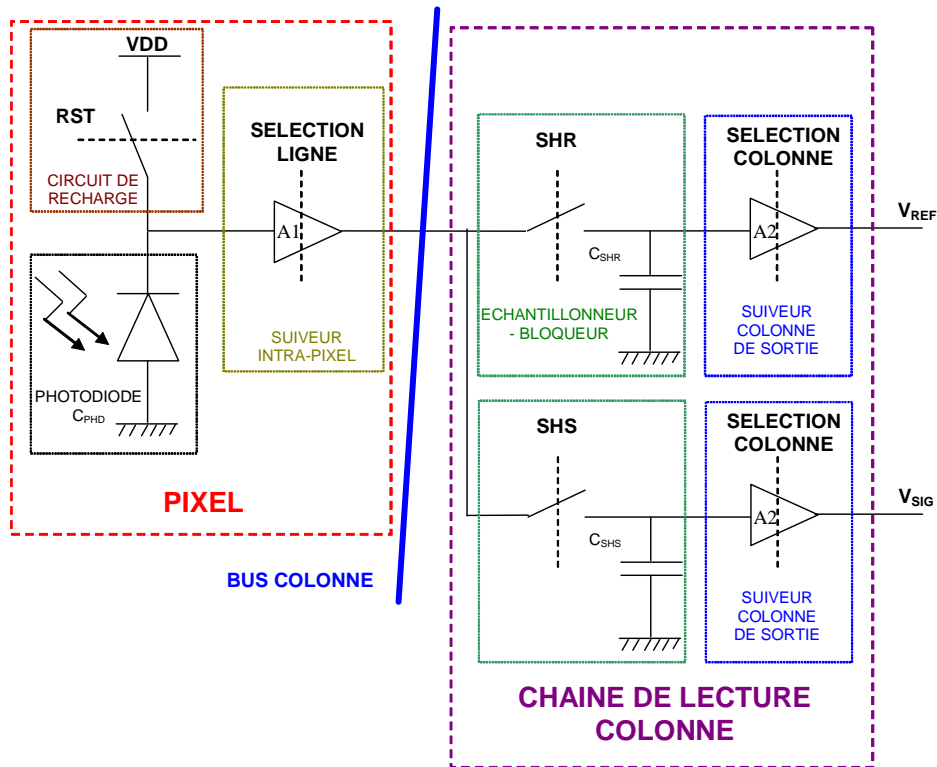
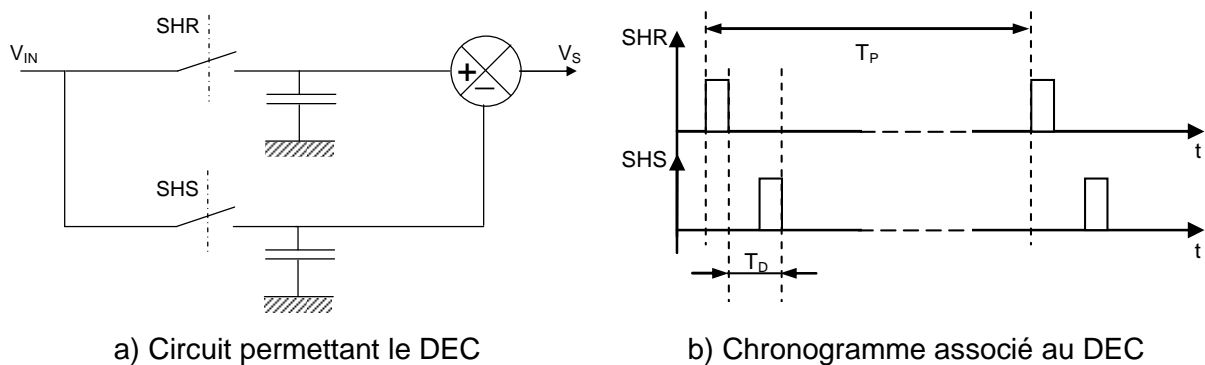


Figure 1-13 : Chaîne de lecture complète d'un imageur CMOS

La circuiterie de lecture colonne des capteurs d'image CMOS est constituée d'éléments permettant la lecture à double échantillonnage corrélé (DEC en français ou CDS<sup>10</sup>). Ce mode de lecture possède une triple utilité pour le cas des capteurs d'image :

- Eliminer le bruit de recharge (dans le cas d'un pixel photomos ou 4T).
- Eliminer les offsets (FPN pixel) dus aux disparités des tensions de seuil des transistors.
- Réduire le bruit basse fréquence.

Le synoptique d'un circuit permettant la lecture DEC ainsi que son chronogramme associé sont décrits en Figure 1-14.



a) Circuit permettant le DEC

b) Chronogramme associé au DEC

Figure 1-14 : Circuit de lecture DEC et chronogramme associé



La réponse temporelle du DEC, pour un temps entre les prises d'échantillons égal à  $T_D$  et dans le cas où l'échantillonnage est réalisé par une impulsion de Dirac, est la suivante :

$$V_S(t) = V_{IN}(t) \cdot [\delta(t) - \delta(t - T_D)] \quad 1-6$$

Ce qui donne la fonction de transfert :

$$h_{DEC}(t) = \delta(t) - \delta(t - T_D) \quad 1-7$$

Le passage dans le domaine fréquentiel amène à la fonction de transfert du DEC :

$$H_{DEC}(f) = 1 - e^{-j2\pi f T_D} \quad 1-8$$

Il vient finalement le module au carré :

$$|H_{DEC}(f)|^2 = 4 \cdot \sin^2(\pi f T_D) \quad 1-9$$

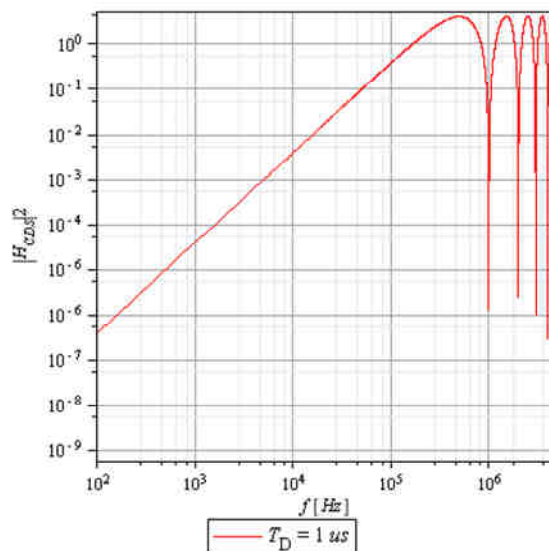


Figure 1-15 : Réponse fréquentielle du DEC

La réponse fréquentielle de la Figure 1-15 montre l'atténuation possible, que produit le circuit DEC, sur un signal basse fréquence. Cette réponse est équivalente à un filtre passe haut. Le temps entre les deux prises d'échantillons,  $T_D$ , permet d'ajuster la fréquence de coupure du filtre.

#### 1.2.4 LES FONCTIONS D'ADRESSAGE

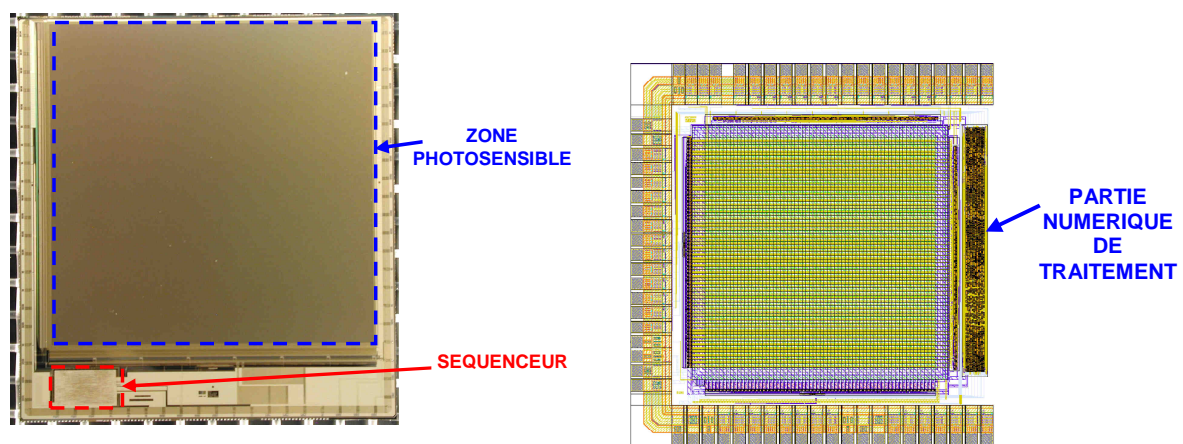
Les imageurs CMOS possèdent deux fonctions d'adressage : l'adressage ligne et l'adressage colonne.

<sup>10</sup> Correlated Double Sampling

Ces fonctions permettent de sélectionner les lignes et les colonnes. Elles sont généralement réalisées par des décodeurs d'adresse ce qui permet de réaliser simplement une lecture aléatoire des pixels ou du fenêtrage. Cependant, pour des applications ne nécessitant pas ce type de lecture, les décodeurs d'adresse peuvent être tout simplement remplacés par des registres à décalage.

### 1.2.5 LES FONCTIONS DE SEQUENCEMENT ET DE TRAITEMENT

L'utilisation des technologies CMOS permet l'ajout de fonctions numériques complexes sur le même circuit silicium que le capteur d'image. Ainsi, des fonctions de séquençage et de traitement sont généralement intégrées afin de miniaturiser le système de prise d'image comme l'illustre la Figure 1-16.



a) Séquenceur réalisé en 2005 par l'équipe CIMI en technologie AMIS 0.5µm      b) Partie numérique de traitement implantée pour la détection d'événement [7]

Figure 1-16 : Exemples de partie numérique associée à la matrice photosensible

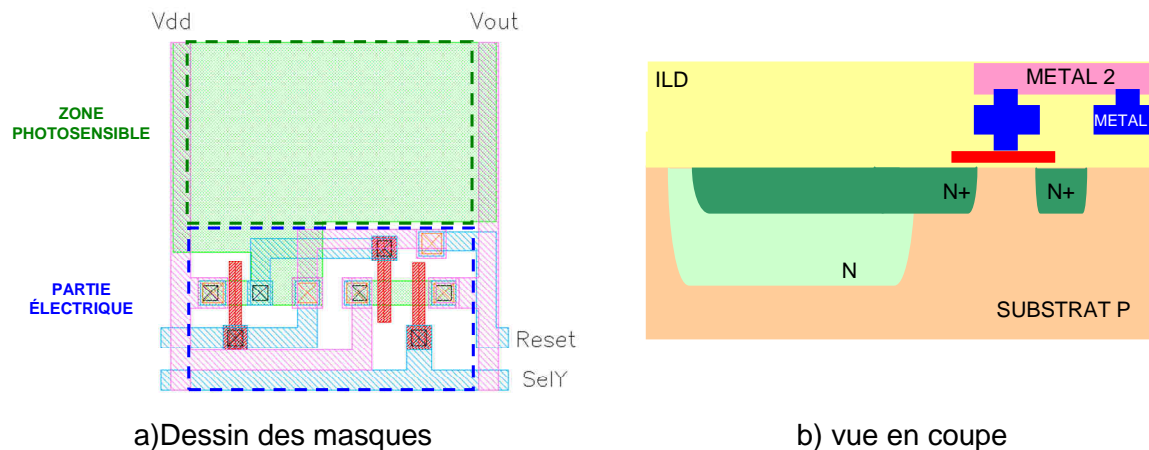
## 1.3 LES PARAMETRES CLES DES IMAGEURS CMOS

Il existe un certain nombre de paramètres déterminant le niveau de performance d'un imageur CMOS. Certains d'entre eux sont limités par le type de pixel utilisé, d'autres par la circuiterie de lecture. Cette section détaille chacun de ces paramètres.

### 1.3.1 L'EFFICACITE DE DETECTION SPECTRALE

Le rendement quantique est défini comme le rapport entre le nombre d'électrons participant au signal de sortie et le nombre de photons arrivant sur le pixel. Les pixels des imageurs CMOS ont la particularité de ne pas être exclusivement dédiés à la photodétection. Comme le montre la Figure 1-17 a, celui-ci se décompose en deux zones : une zone consacrée à la photodétection et une zone pour les transistors. Cela nous amène donc à définir le facteur

de remplissage qui est le rapport entre la zone consacrée à la photodétection et la surface complète du pixel.



**Figure 1-17 : Exemple d'un pixel photodiode 3T**

Il est donc plus judicieux, pour les imageurs CMOS, de définir l'efficacité de détection spectrale qui est :

$$EDS = QE_{x}FF = \frac{N_{SIGNAL}(\lambda)}{N_{PHOTONS}(\lambda)} x FF \quad 1-10$$

Avec QE : Rendement quantique

FF : Facteur de remplissage

$N_{SIGNAL}$  : Nombre d'électrons participant au signal de sortie

$N_{PHOTONS}$  : Nombre de photons incidents sur la surface du pixel

$\lambda$  : longueur d'onde

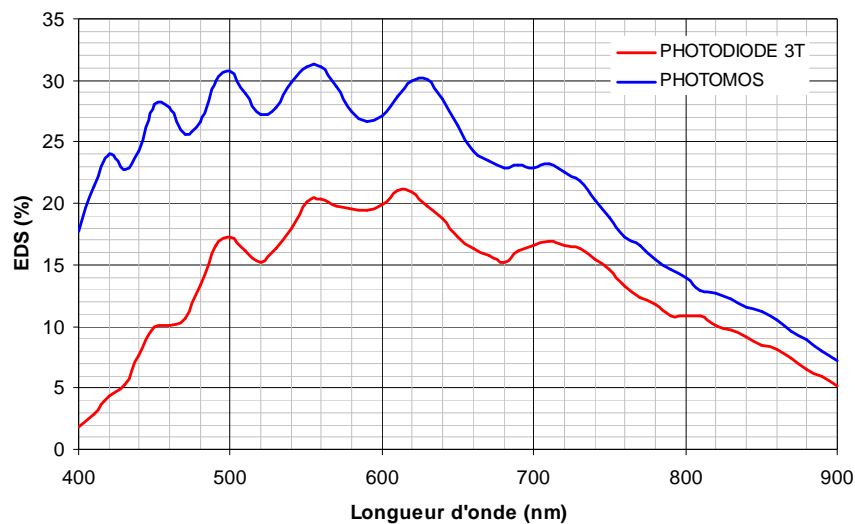
Naturellement, l'efficacité de détection spectrale doit être la plus grande possible dans un imageur. Cependant, elle souffre de plusieurs limitations.

La première de ces limitations est due au facteur de remplissage. En effet, plus il sera élevé, meilleure sera l'efficacité de détection spectrale. Cependant, pour des pixels complexes embarquant un traitement spécifique [7] [8], il est très difficile d'atteindre des facteurs de remplissage importants même en utilisant des technologies fortement submicroniques. L'utilisation de microlentilles permet dans ce cas de pallier le problème en concentrant le flux de photons vers la zone photosensible du pixel et ainsi se rapprocher d'un facteur de remplissage équivalent optimal.

La seconde limitation vient du fait que les photons ne vont pas tous atteindre le silicium puisqu'ils doivent traverser les couches superficielles (Figure 1-17 b) du capteur ce qui introduit des pertes de rendement. Des techniques de dépôt de couches anti-réfléctives, optimisées généralement selon les longueurs d'onde visées tendent à minimiser ces pertes.

La troisième limitation provient de la collection imparfaite des charges générées par les photons comme cela a été vu dans le paragraphe §1.2.2.2.

La Figure 1-18 donne un exemple d'efficacité de détection pour les pixels de type photodiode 3T et photomos de même taille dans la technologie AMIS 0.35µm. Nous pouvons remarquer que le pixel photomos possède, relativement au pixel de type photodiode, une réponse dans les courtes longueurs d'onde plus faible. Ceci s'explique par le fait que la zone photosensible du pixel photomos est recouverte de la photogrille en polysilicium. Ce matériau filtre particulièrement les courtes longueurs d'onde du visible. Ce problème n'est pas présent pour les photodiodes. De plus, le facteur de remplissage étant plus élevé dans le cas du pixel 3T photodiode, l'efficacité de détection spectrale est plus importante. En effet, le pixel photomos contient un transistor MOS supplémentaire ce qui réduit la surface de la zone dédiée à la photosensitivité.



**Figure 1-18 : Exemple d'efficacité de détection spectrale pour les pixels de type photodiode 3T et photomos en technologie AMIS 0.35µm**

Pour le cas des photodiodes 4T ou PPD, la réponse aux courtes longueurs d'onde est même améliorée par le fait que nous avons une zone de collection directe proche de la surface (zone dépletée P/N).

### 1.3.2 LE FACTEUR DE CONVERSION

Le facteur de conversion, appelé aussi gain de conversion, définit le gain engendré lors de la conversion charge-tension. Le facteur de conversion exprime généralement la variation de tension produite par un électron. Ce gain est soit réalisé directement sur le nœud de détection (pixel 3T), soit sur le nœud de lecture (pixel 4T ou photomos).

$$G_C = \frac{q}{C_{GC}} [V / e^-] \quad 1-11$$

Avec  $q$  : charge élémentaire

$C_{GC}$  : Capacité du nœud de détection ou du nœud de lecture

Le facteur de conversion est l'un des paramètres les plus importants d'un imageur CMOS. En effet, il intervient dans la sensibilité au flux photonique et dans le bruit rms ramené à l'entrée.

Suivant le type de pixel utilisé, il est contraint par les caractéristiques technologiques. Dans le cas d'une photodiode 3T, le facteur de conversion est réalisé directement par la capacité de la photodiode. Celle-ci dépendant de la taille et du facteur de remplissage du pixel, la valeur du gain de conversion est fixée par ces paramètres. Pour le cas des pixels 4T et photomos, le facteur de conversion est réalisé par la capacité du nœud de lecture. Cette capacité peut être ajustée selon l'application. Pour les applications faible flux où un maximum de gain de conversion est souhaité, la capacité du nœud de lecture devra être la plus faible possible tout en restant dans les limites du procédé technologique utilisé. A contrario, lorsque l'application demande plutôt une capacité de stockage de charge importante, la capacité du nœud de lecture pourra être ajustée pour atteindre cette valeur.

### 1.3.3 LE SIGNAL D'OBSCURITE

Le signal d'obscurité, aussi appelé courant d'obscurité, définit le signal généré lorsque le photodétecteur se trouve dans l'obscurité. Celui-ci est issu d'un processus complexe de génération de porteurs dans les différentes zones d'une photodiode ou d'une capacité MOS [9]. L'énergie thermique, dépendant de la température, génère des porteurs pouvant être collectés sous l'effet du champ électrique du détecteur. Ce courant d'obscurité est très fortement dépendant des défauts de la structure cristalline et par conséquent, dépend des caractéristiques du dessin du pixel [10] ainsi que de celles de la technologie utilisée (densité de défaut, champ électrique présent dans le photosite, température).



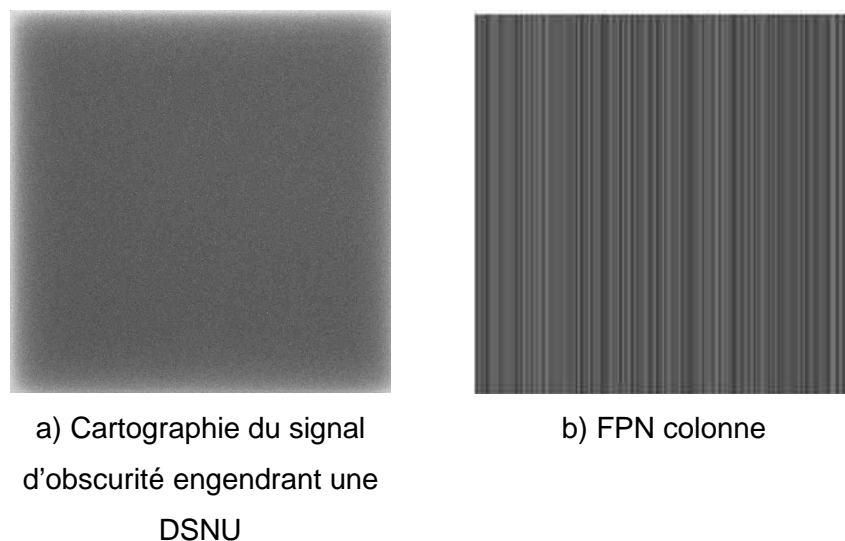
**Figure 1-19 : Exemple de pixels sujets à un courant d'obscurité élevé issu d'un capteur CMOS en technologie 0.35µm**

La Figure 1-19 illustre l'impact du courant d'obscurité sur une image. En effet, pour certains pixels où des défauts de la structure cristalline sont plus prononcés, le niveau de signal dans l'obscurité devient anormalement élevé ce qui amène des pixels dits « chauds ».

#### 1.3.4 LES NON UNIFORMITES SPATIALES DE REPONSE

Comme nous l'avons vu, la réponse des pixels au signal photonique est dépendante du procédé de fabrication. Etant donné que les procédés de fabrication sont sujets à des disparités spatiales, cela induit une variation spatiale de réponse des pixels. Trois types de disparités sont identifiés :

- La non uniformité de photoréponse ou PRNU<sup>11</sup> incluant les variations d'efficacité de détection spectrale, les variations de facteur de conversion et les variations de gain de chaîne de lecture.
- La non uniformité de courant d'obscurité ou DSNU<sup>12</sup> traduisant la variation du signal d'obscurité de pixel à pixel. Celle-ci dépend du procédé de fabrication, du dessin du pixel et des éléments adjacents à la matrice de pixel (effets de bord). La Figure 1-20 a montre une image d'obscurité entachée d'une non uniformité de courant d'obscurité notamment sur les bords de l'image.



**Figure 1-20 : Exemple de non uniformités spatiales**

- Le bruit spatial fixe ou FPN traduisant les disparités des tensions de seuil des transistors présents sur l'ensemble de la circuiterie intra-pixel et colonne. Deux types de FPN sont généralement définis : le FPN pixel et le FPN colonne.

---

<sup>11</sup> PhotoResponse Non-Uniformity

<sup>12</sup> Dark Signal Non-Uniformity

Le FPN pixel provenant de la circuiterie intra-pixel est éliminé par le double échantillonnage réalisé lors de la prise du niveau de référence et le niveau de signal du pixel.

$$\Delta V = V_{REF} + V_{OFF} - (V_{SIG} + V_{OFF}) = V_{REF} - V_{SIG} \quad \mathbf{1-12}$$

Avec  $V_{REF}$  : signal de référence

$V_{SIG}$  : signal photonique

$V_{OFF}$  : tension de décalage

Le FPN colonne provient de la circuiterie colonne. Il peut être éliminé par un système équivalent au double échantillonnage en réalisant la soustraction des échantillons utiles et des échantillons contenant la tension de décalage. Cela implique une réduction importante (d'un facteur 2) de la vitesse de lecture des colonnes et l'implantation d'un système réalisant la prise d'échantillons des tensions de décalage et de soustraction des échantillons.

### 1.3.5 LA FONCTION DE TRANSFERT DE MODULATION

La fonction de transfert de modulation (FTM ou MTF<sup>13</sup>) définit le facteur d'atténuation en sortie du capteur pour chaque fréquence spatiale de la scène. Elle permet de quantifier la capacité du capteur à restituer les détails d'une prise de vue. Elle dépend des paramètres de conception du pixel (pas du pixel, forme de la zone photosensible) mais aussi des paramètres technologiques influant sur la diffusion des charges photogénérées (dopages...) [11].



a) FTM satisfaisante



b) FTM dégradée

---

<sup>13</sup> Modulation Transfer Function

**Figure 1-21 : Exemple d'image (site de l'ISAE) avec différentes FTM capteur**

### 1.3.6 LES SOURCES DE BRUIT DANS LES CAPTEURS CMOS

Ce paragraphe présente les différentes sources de bruit que nous pouvons rencontrer dans un imageur CMOS possédant une architecture classique. Certaines sources de bruit telles que le bruit de recharge et le bruit basse fréquence feront l'objet d'un chapitre particulier.

#### 1.3.6.1 Le bruit de signal d'obscurité

Comme nous l'avons vu précédemment, des paires électron-trou sont générées dans le photoélément même en l'absence d'illumination ce qui donne le signal d'obscurité. De la même façon que le bruit photonique, cette génération de paires électron-trou, qui est issue d'un processus thermique, obéit elle aussi à la loi de poisson. Cela se traduit par le fait que le bruit de signal d'obscurité est égal à la racine carrée du nombre moyen d'électrons issus de cette génération et collectées durant l'intégration.

$$n_{DS} = \sqrt{N_{DS}} \quad \mathbf{1-13}$$

Avec  $n_{DS}$  : bruit de signal d'obscurité

$N_{DS}$  : Nombre moyen d'électrons intégrés et collectés durant la période d'intégration du signal d'obscurité

Ce bruit ne peut être minimisé que par la réduction du signal d'obscurité donc la réduction de la génération de ces paires électron-trou. Le bruit de courant d'obscurité dépend, comme le signal d'obscurité, de la technologie, de la topologie de la zone photosensible et de la taille du pixel. Des travaux effectués sur la topologie du pixel et sa taille sont disponibles dans [6] et [12]. D'autre part, le courant d'obscurité a été l'objet d'intenses travaux de la part des fonderies afin de l'améliorer dans les capteurs d'image (technologies CIS) [13].

#### 1.3.6.2 Le bruit de recharge

La revue des principaux types de pixel nous a permis de constater que le détecteur, dans le cas de la photodiode 3T, ou la diode de lecture, dans le cas de la photodiode 4T ou du photomos, doit être rechargé. Le circuit de recharge et son circuit équivalent sont illustrés sur la Figure 1-22. La commande RST permet de recharger la capacité de la photodiode ou de la diode de lecture. Lors de la recharge, le transistor MOS est équivalent à une résistance,  $R_{TMOS}$  (régime linéaire). Dans ce cas, le bruit thermique du transistor MOS est équivalent au bruit thermique d'une résistance. La densité spectrale de puissance unilatérale du bruit du transistor s'exprime par :  $4kTR_{TMOS}$ , avec  $k$  la constante de Boltzman et  $T$  la température en Kelvin. La tension de bruit induite par la résistance du transistor dans le circuit de recharge, appelée tension de bruit de recharge est donc donné par :



$$V_{RECHARGE} (V_{rms}) = \sqrt{\int_0^{+\infty} 4kTR_{TMOS} |H(f)|^2 df} \quad 1-14$$

Avec H(f) : Fonction de transfert du circuit de recharge

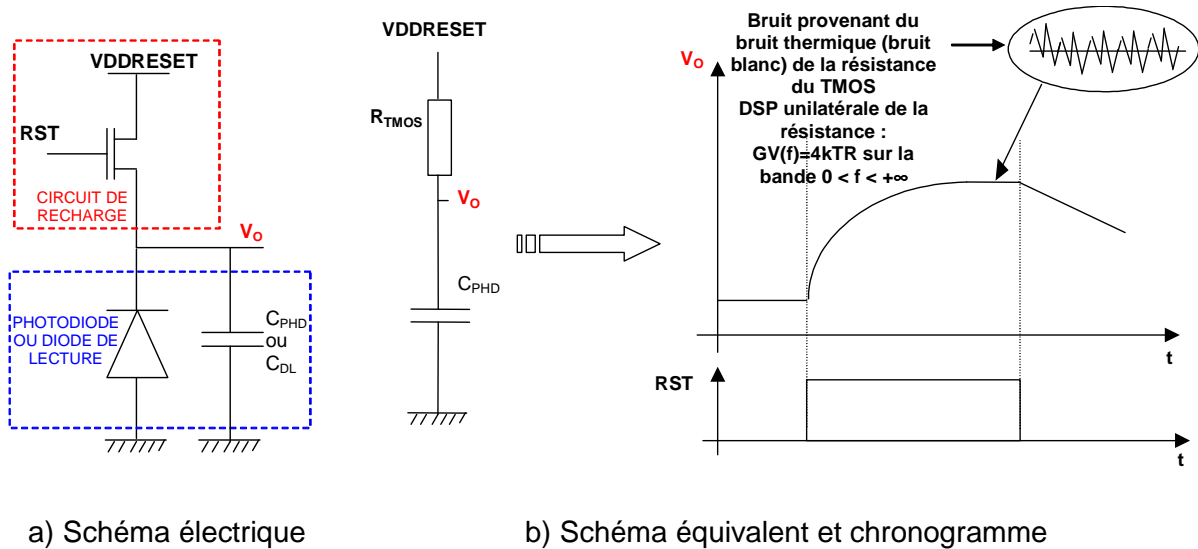


Figure 1-22 : Circuit de recharge

Comme  $H(f) = \frac{1}{1 + j2\pi f R_{TMOS} C_{PHD}}$ , il vient :

$$V_{RECHARGE} = \sqrt{\int_0^{+\infty} 4kTR_{TMOS} \frac{1}{1 + (2\pi f R_{TMOS} C_{PHD})^2} df} = \sqrt{\frac{kT}{C_{PHD}}} \quad (V_{rms}) \quad 1-15$$

Ce résultat est étonnant à première vue car il signifie que le bruit de recharge n'est pas dépendant de la valeur de la résistance donc des paramètres du transistor MOS. Dans les faits, ce n'est pas exact car la résistance, source de bruit thermique, intervient également dans la fonction de transfert du circuit qui, pour notre cas est un filtre du premier ordre du type passe-bas. On s'aperçoit alors que, lorsque  $R_{TMOS}$  augmente, la densité spectrale de puissance du bruit de la résistance augmente et la fréquence de coupure du filtre diminue et inversement. Ces deux effets se compensent, cela amène le bruit de recharge à être indépendant de  $R_{TMOS}$ .

Ce résultat n'est valable que lorsque le transistor de recharge est en régime linéaire, or ce n'est pas le cas sur la totalité de la charge. En effet, si le niveau de tension de la commande est égal au niveau de tension sur le drain du transistor alors, à la fin de la charge, le transistor passera en régime de fonctionnement sous le seuil et le bruit du transistor ne sera plus équivalent à la source de bruit d'une résistance. Sa densité spectrale de puissance

unilatérale sera alors égale à  $2qI_D$  (bruit de grenaille) avec  $I_D$  : courant traversant le transistor MOS et  $q$  la charge élémentaire.

Il a été montré par Tian dans [14] et [15] que le bruit de recharge sur la photodiode ou le nœud de lecture a pour valeur :

$$V_{RECHARGE} = \sqrt{\frac{kT}{nC_{PHD}}} \quad (V_{rms}) \quad \text{Avec } n \approx 2 \quad \mathbf{1-16}$$

Valable pour  $V_{DDRESET} = V_{DD}$

(pour un niveau de tension de la commande de recharge à VDD)

Ce mode de recharge est appelé « soft reset ».

Lorsque la tension de drain du transistor de recharge est inférieure à VDD d'au moins la tension  $V_{GS}$  et que la tension de commande de recharge est égale à VDD, alors le transistor de recharge reste en régime linéaire. Ce mode de recharge est appelé « hard reset » et le bruit de recharge sur la photodiode ou le nœud de lecture a donc pour valeur [16]:

$$V_{RECHARGE} = \sqrt{\frac{kT}{C_{PHD}}} \quad (V_{rms}) \quad \mathbf{1-17}$$

Valable pour  $V_{DDRESET} < V_{DD} - V_{GS}$

(pour un niveau de tension de la commande de recharge à VDD)

Nous pouvons constater que pour les deux modes de recharge, le bruit de recharge est directement dépendant de la capacité de la photodiode ou de la diode de lecture. Concernant le pixel à photodiode 3T, cela se traduit par le fait que ce bruit de recharge est dépendant du pas du pixel. Pour les pixels de type photodiode 4T et photomos, la capacité de la diode de lecture est indépendante de la zone photosensible et donc du pas du pixel. Cela permet après ajustement de la taille de la diode de lecture d'avoir un bruit de recharge indépendant du pas du pixel.

Ce bruit de recharge peut être éliminé par l'application d'un double échantillonnage corrélé. Malheureusement, ce double échantillonnage corrélé ne peut être réalisé que pour les pixels ayant un nœud de lecture et un nœud de détection séparé, c'est-à-dire les pixels de type 4T et photomos. Les chronogrammes de lecture des pixels étudiés lors de la revue des pixels montrent que les échantillons de référence et de signal pris pour la photodiode 3T ne sont pas de la même trame. Outre le fait que l'on n'élimine pas le bruit de recharge dans ce cas, on s'aperçoit que l'on double la densité spectrale de puissance de bruit ce qui signifie qu'avec ce mode de lecture, un facteur racine de deux doit être appliqué au bruit de recharge.

Les deux modes de recharge possèdent l'un et l'autre des avantages et des inconvénients. Concernant le mode « soft reset », le bruit est réduit d'un facteur racine de deux comparé au

mode « hard reset » mais ce type de recharge engendre une recharge de la capacité du photoélément incomplète et dépendant de la tension de départ. Ce phénomène est appelé « LAG ». Pour le cas du mode « hard reset », la tension de recharge étant réduite, cela amène une excursion de la tension aux bornes de la photodiode réduite.

Ce bruit, sera repris plus en détail dans le chapitre 4.

### 1.3.6.3 *Le bruit de chaîne de lecture*

Ce terme de bruit regroupe tous les bruits, d'origine thermique ou basse fréquence, des différents éléments du circuit de lecture (intra-pixel ou colonne). Le chapitre 2 nous permettra d'analyser en détail ce bruit et d'analyser l'impact des paramètres du capteur sur celui-ci. En général, le bruit induit par l'étage amplificateur intra-pixel est celui qui domine. En effet, du fait des contraintes topologiques pouvant s'avérer sévères, il est difficile d'optimiser la conception de celui-ci.

## 1.4 **LES ENJEUX DE L'AUGMENTATION DE DYNAMIQUE**

### 1.4.1 **LES EFFETS D'UNE DYNAMIQUE LIMITEE**

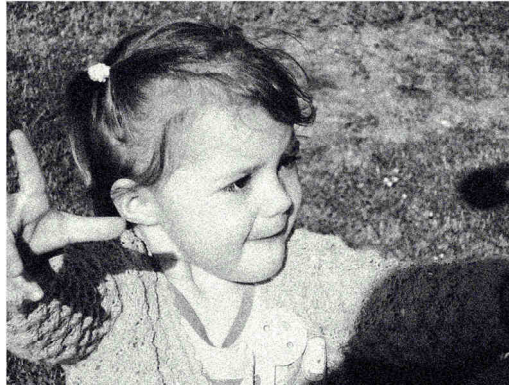
La dynamique d'un capteur d'image peut se traduire simplement par la capacité d'un capteur d'image à rendre compte d'une scène, de sa partie la plus claire à celle la plus sombre, sans introduire d'éléments parasites tel que le bruit. Cela influe donc directement sur la qualité de l'image. La Figure 1-23 montre l'impact de la dynamique sur une photographie.



a) Image originale



b) Image souffrant de saturation



c) Image souffrant de bruit de type gaussien

**Figure 1-23 : Impact de la dynamique sur une photographie**

La Figure 1-23 a montre une image originale avec une zone à fort éclairement (visage) et une zone de faible éclairement (bras). La Figure 1-23 b décrit la même image mais cette fois avec une excursion en tension limitée ce qui implique une saturation au niveau du visage (zone à fort éclairement). La Figure 1-23 c, quant à elle, illustre toujours la même image mais avec cette fois un niveau de bruit de type gaussien important influençant très fortement les zones peu éclairées et réduisant le rapport signal sur bruit.

Ces phénomènes se traduisent par le diagramme représentant le niveau de signal en sortie en fonction de l'éclairement (Figure 1-24). Le signal en sortie se compose du signal issu du flux photonique, du signal d'obscurité, du bruit photonique, du bruit de lecture et du bruit du signal d'obscurité (les deux derniers bruits étant générés par le capteur). Il apparaît donc clairement deux zones dépendantes du niveau d'éclairement : la zone de faible flux et la zone de fort flux. La zone de faible flux est définie comme la zone où le bruit photonique se situe sous le plancher de bruit du capteur. La zone de fort éclairement est, elle, définie comme la zone où le bruit photonique est le contributeur principal de bruit. Nous pouvons aussi noter la zone de saturation qui apparaît lorsque le signal en sortie atteint l'excursion maximale en tension du capteur. La saturation du capteur est dépendante de l'excursion maximale aux bornes du photoélément ainsi que de l'excursion en tension de la chaîne de lecture associée au photoélément.

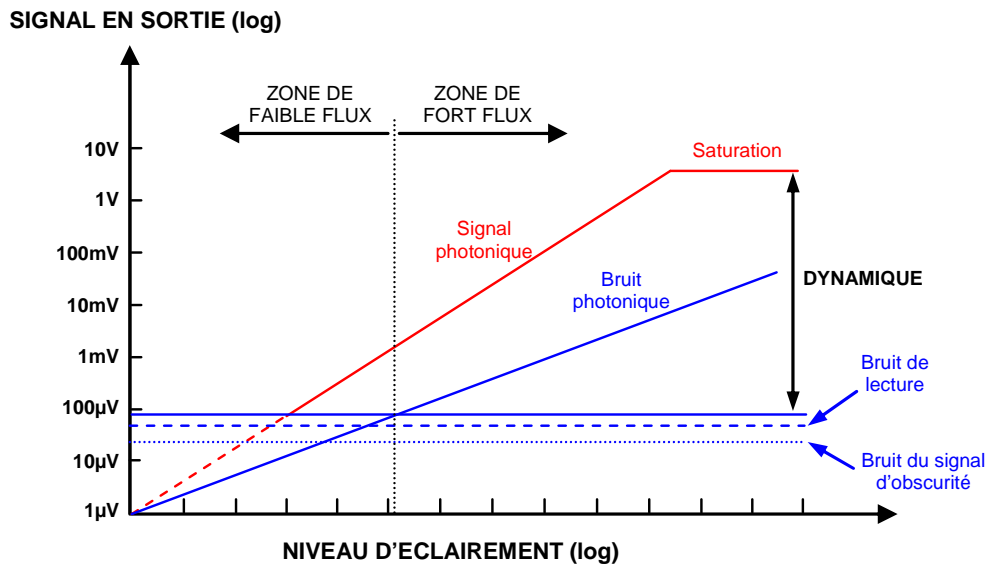


Figure 1-24 : Niveau de signal en sortie en fonction de l'éclairement

Dans la zone de faible flux, la limitation provient du niveau de bruit du capteur d'où l'intérêt de minimiser celui-ci afin d'augmenter le rapport signal à bruit. Dans la zone de fort flux, c'est le bruit photonique qui limite le rapport signal à bruit. Afin d'augmenter le rapport signal à bruit, le bruit photonique ne pouvant être éliminé ou réduit, il faut optimiser le niveau de saturation.

#### 1.4.2 ETAT DE L'ART DES VOIES D'AMELIORATION

La dynamique d'un imageur peut être augmentée de deux façons différentes : la réduction du niveau plancher de bruit et l'extension de la dynamique vers les hautes intensités lumineuses.

La première voie d'amélioration consiste à minimiser le bruit du capteur par l'utilisation de pixels et de chaînes de lecture optimisés tels que les pixels autorisant la lecture DEC (photodiode « pinned »...) et un dimensionnement adéquat des transistors MOS les composant [17][18], [19].

Plusieurs voies d'amélioration de l'extension de la dynamique vers les hautes intensités existent. Celles-ci peuvent être regroupées en six catégories générales [20]. Nous allons décrire brièvement celles-ci en mettant en avant leurs spécificités et leurs limites.

- Les capteurs à compression

Ce type de capteur permet de compresser la courbe de réponse par l'intermédiaire d'une relation logarithmique entre le courant photonique intégré et la tension en sortie. La dynamique peut aller au-delà de 100 dB [21][22]. Les limitations de ce type de capteurs viennent du fait de la compression qui engendre un faible contraste et une perte de détail mais également un bruit spatial fixe (FPN) non linéaire.

- Les capteurs multi- modes : linéaires et logarithmiques

Ce type de capteur possède une réponse linéaire pour les faibles flux photoniques et logarithmique pour les forts flux photoniques. Le pixel décrit dans [23] peut fonctionner dans un mode d'intégration conventionnel et dans un mode de lecture en courant. Dans ce cas, la conversion logarithmique du courant en tension est réalisée à l'extérieur du pixel. Une dynamique de 200dB peut être atteinte. Une autre conception possible, présentée dans [24], utilise un pixel passant automatiquement du mode linéaire au mode logarithmique durant la trame. Du fait de la compression logarithmique, les capteurs multi-modes souffrent des mêmes limitations que les capteurs à compression.

- Les capteurs à ajustement de la charge stockable

Dans ce type de capteur, la capacité d'intégration peut être augmentée suivant le temps d'intégration. Une solution de conception est l'utilisation d'un pixel permettant l'ajout d'une capacité d'intégration latérale (LOFIC<sup>14</sup>) [25], [26]. L'idée est de pouvoir collecter les charges ne pouvant être collectées dans la capacité d'intégration de la photodiode (car déjà remplie), dans une capacité ajoutée au pixel par l'intermédiaire d'un transistor MOS laissant passer celles-ci. Ceci permet donc d'atteindre des dynamiques de l'ordre de 100dB. Cependant, l'ajout d'une capacité supplémentaire ainsi qu'un transistor MOS réduit le facteur de remplissage du pixel.

- Les capteurs basés sur la conversion fréquentielle

Ces imageurs convertissent l'intensité lumineuse en impulsions fréquentielles [27], [28]. La dynamique peut aller au delà de 100dB. Cependant, l'architecture du pixel peut devenir complexe, réduisant ainsi fortement le facteur de remplissage mais augmentant également la consommation du pixel.

- Les capteurs à détection temporelle

Dans ce type de capteurs, l'information est encodée au moment où le pixel est détecté comme saturé [29], [30]. La connaissance du niveau de référence et de l'information encodée permet d'atteindre des dynamiques allant jusqu'à 120dB. Cependant, l'imageur nécessite une électronique de traitement complexe à la périphérie du circuit.

---

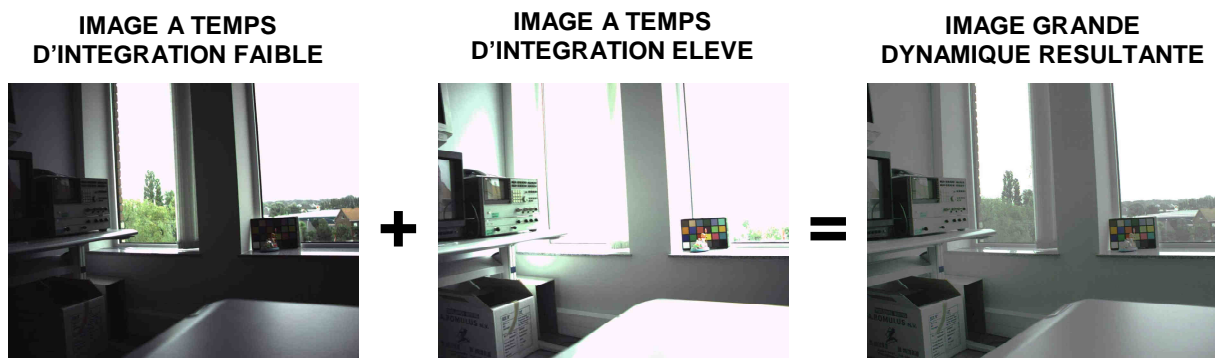
<sup>14</sup> Lateral OverFlow Integration Capacitance

- Les capteurs à contrôle du temps d'intégration

Le concept de ce type d'imageur est de partager le temps d'intégration en plusieurs portions afin de prendre, pour chaque portion de temps d'intégration, la valeur la plus proche de la saturation sans être saturé. Cependant, ce type de pixel requiert une certaine complexité mais également un espace mémoire afin de stocker les valeurs intermédiaires des pixels avant reconstruction de l'image finale [31], [32] ce qui se traduit là encore par une perte de facteur de remplissage et une grande complexité de la séquence de lecture.

Ces six types d'imageurs permettent d'augmenter la dynamique du capteur. Cependant, pour la plus grande partie, la dynamique n'est plus linéaire ce qui les rend inutilisables pour les applications de type radiométrique. Néanmoins, les capteurs basés sur la conversion fréquentielle possèdent une dynamique linéaire. Malheureusement, la complexité du pixel pour ce type de capteur réduit très fortement le facteur de remplissage et augmente la consommation ce qui les rend inadaptés pour des applications hautes performances.

La Figure 1-25 illustre une image réalisée avec un capteur mélangeant deux catégories, à savoir la compression lin-log et le contrôle du temps d'intégration [8]. La fonction de transfert, linéaire pour les faibles éclairagements devient logarithmique pour les forts éclairagements. Ainsi, nous pouvons observer une scène où des zones peuvent être fortement éclairées tout en voyant des détails au niveau des zones faiblement éclairées. L'image à faible temps d'intégration permet d'acquérir et de compresser les éléments de l'image fortement éclairés tandis que l'image à temps d'intégration élevé permet d'acquérir les éléments de la scène faiblement éclairés sans leur appliquer de compression.



**Figure 1-25 : Exemple d'image grande dynamique [8]**

Ce type de capteur présente un intérêt évident dans les applications de vision comme, par exemple, des capteurs pour l'automobile où l'on croise en pleine nuit d'autres véhicules qui nous éblouissent. Dans ce cas, l'image produite par le capteur aide le conducteur à

distinguer des détails dans les parties sombres de l'image (personnes marchant le long d'une route) tout en voyant l'éclairage du véhicule croisé.

Ce chapitre a permis de définir de façon générale la dynamique d'un système d'imagerie et de comprendre le fonctionnement d'un imageur CMOS, de l'architecture jusqu'à la chaîne de lecture en passant par les principaux types de pixels qui sont la photodiode 3T, la photodiode 4T et le photomos. Les paramètres clés permettant d'évaluer les performances d'un imageur CMOS ont été passés en revue. Les applications de type radiométrique nécessitant une dynamique linéaire ne peuvent donc pas utiliser les principes précédemment cités pour augmenter la dynamique ce qui restreint fortement les voies d'optimisation de celle-ci. Le chapitre suivant présente la dynamique détaillée d'un imageur CMOS en identifiant précisément les paramètres influençant celle-ci et en identifiant les voies d'optimisation.



## REFERENCES

- [1] Michel Bréart de Boisanger, Ludovic Vaillon, Jérôme Billy, Frank Larnaudie, Phillipe Martin-Gonthier, "Développement d'un senseur d'acquisition et de poursuite (ATS) pour un terminal de liaison optique", conférence OPTRO 2005
- [2] O. Saint-Pe, M. Tulet, R. Davancens, F. Larnaudie, P. Magnan, P. Martin-Gonthier, F. Corbiere, and M. Estribeau, "Space optical instruments optimisation thanks to CMOS image sensor technology", Sensors, Systems, and Next-Generation Satellites IX, Proc. SPIE 5978, 597811 (2005)
- [3] M. Breart de Boisanger, O. Saint-Pe, F. Larnaudie, S. Guiry, P. Magnan, P. Martin-Gonthier, F. Corbiere, and N. Guyatt, "A visible and NIR multilinear array dedicated to Sentinel 2 Multi Spectral Imager", Sensors, Systems, and Next-Generation Satellites XIII, Proc. SPIE 7474, 74741A (2009).
- [4] P. Noble, « Self-Scanned Silicon Image Detector Arrays », IEEE Transactions on Electron Devices, Vol. 14, pp. 202-209, 1968.
- [5] N. Teranishi et al., "No Image Lag Photodiode Structure in the Interline CCD Image Sensor", Technical Digest IEDM, pp. 324-327, San Francisco, US, 1982.
- [6] R.M. Guidash et al., « A 0.6µm CMOS Pinned Photodiode Color Imager Technology », Technical Digest IEDM, pp. 927-929, Washington DC, US, 1997.
- [7] S. Rolando and al, «CMOS image sensor combining event detection, localization and intensity measurement», XXI Conference on Design of Circuits and Integrated Systems, DCIS, Barcelone 22-24 Nov. 2006.
- [8] A. Guilvard and al, « A High Dynamic Range Digital Linlog CMOS Image Sensor Architecture Based on Event Readout of Pixels and Suitable for Low Voltage Operation », 2007 International Image Sensor Workshop, June 6-10, 2007 Ogunquit, ME, USA.
- [9] S.Maëstre, « Etude de courants parasites dans les imageurs CMOS à pixels actifs et de leurs effets induits », Thèse, Ecole Nationale Supérieure de l'Aéronautique et de l'Espace, 2003.

- [10] I. Shcherback and al, « Active-area shape influence on the dark current of CMOS imagers », Proc. SPIE Vol. 4669, p. 117-124, Sensors and Camera Systems for Scientific, Industrial, and Digital Photography Applications III, 04/2002
- [11] M. Etribeau, « Analyse et modélisation de la fonction de transfert de modulation des capteurs d'images à pixels actifs CMOS », Thèse, Thèse, Ecole Nationale Supérieure de l'Aéronautique et de l'Espace, 2004.
- [12] J. Y. Chen, C. R. Viswanathan, "Geometry dependence of dark current in CCD's," *IEEE Trans. Electron Devices*, vol. 31, no. 12, pp. 1914-1916, Dec. 1984
- [13] Ikuko Inoue and al, "Low dark current pinned photodiode for CMOS image sensor", Toshiba Corporation-Semiconductors Company, IEEE/IEDM Workshop on CCD and AIS, Nagano 1999
- [14] H. Tian and al, « Analysis of temporal noise in CMOS APS », in Proc. SPIE, San Jose, CA, Jan.1999, vol.3649
- [15] H. Tian, « Noise analysis in CMOS image sensors », PhD thesis, August 2000
- [16] T. Lulé and al, « Accurate Simulation and modelling of reset noise in 3T CMOS active pixels », 2005 IEEE Workshop on CCD and AIS, June-9-11, 2005, Nagano, Japan.
- [17] K. Mizobuchi, S. Adachi, J. Tejada, H. Oshikubo, N. Akahane, and S. Sugawa, "A low-noise wide dynamic range CMOS image sensor with low and high temperatures resistance," *Proc. SPIE*, vol. 6816, pp. 681 604-1–681 604-8, 2008.
- [18] E. Stevens, H. Komori, H. Doan, H. Fujita, J. Kyan, C. Parks, G. Shi, C. Tivarus, and J. Wu, "Low-crosstalk and low-dark-current CMOS image-sensor technology using a hole-based detector," in *Proc. ISSCC— Image Sensors and Technology*, 2008, p. 60 595.
- [19] I. Shcherback, A. Belenky, and O. Yadid-Pecht, "Empirical dark current modeling for complementary metal oxide semiconductor active pixel sensor," *Opt. Eng.—Special Issue on Focal Plane Arrays*, vol. 41, no. 6, pp. 1216–1219, Jun. 2002.
- [20] Spivak, A.; Belenky, A.; Fish, A.; Yadid-Pecht, O., "Wide-Dynamic-Range CMOS Image Sensors—Comparative Performance Analysis," *Electron Devices, IEEE Transactions on*, vol.56, no.11, pp.2446-2461, Nov. 2009

- [21] S. G. Chamberlain and J. P. Lee, "Silicon imaging arrays with new photoelements, wide dynamic range and free from blooming," in *Proc. Custom Integr. Circuits Conf.*, Rochester, NY, 1984, pp. 81–85.
- [22] Kavadias, S.; Dierickx, B.; Scheffer, D.; Alaerts, A.; Uwaerts, D.; Bogaerts, J., « A logarithmic response CMOS image sensor with on-chip calibration », *Solid-State Circuits, IEEE Journal of* , vol.35, no.8, pp.1146-1152, Aug 2000
- [23] N. Akahane, R. Ryuzaki, S. Adachi, K. Mizobuchi, and S. Sugawa, "A 200 dB dynamic range iris-less CMOS image sensor with lateral overflow integration capacitor using hybrid voltage and current readout operation," in *Proc. IEEE Int. Solid-State Circuits Conf.*, Feb. 2006, pp. 1161–1170
- [24] C. E. Fox, J. Hyncek, and D. R. Dykaar, "Wide-dynamic-range pixel with combined linear and logarithmic response and increased signal swing," *Proc. SPIE*, vol. 3965, pp. 4–10, May 2000
- [25] N. Akahane, S. Sugawa, S. Adachi, K. Mori, T. Ishiuchi, and K. Mizobuchi, "A sensitivity and linearity improvement of a 100-dB dynamic range CMOS image sensor using a lateral overflow integration capacitor," *IEEE J. Solid-State Circuits*, vol. 41, no. 4, pp. 851–858, Apr. 2006
- [26] L. Woonghee, N. Akahane, S. Adachi, K. Mizobuchi, and S. Sugawa, "A high S/N ratio and high full well capacity CMOS image sensor with active pixel readout feedback operation," in *Proc. IEEE ASSCC*, Nov. 2007, pp. 260–263
- [27] K. P. Frohmader, "A novel MOS compatible light intensity-to-frequency converter suited for monolithic integration," *IEEE J. Solid-State Circuits*, vol. SSC-17, no. 3, pp. 588–591, Jun. 1982.
- [28] X.Wang,W.Wong, and R. Hornsey, "A high dynamic range CMOS image sensor with inpixel light-to-frequency conversion," *IEEE Trans. Electron Devices*, vol. 53, no. 12, pp. 2988–2992, Dec. 2006.
- [29] C. Shoushun and A. Bermak, "Arbitrated time-to-first spike CMOS image sensor with on-chip histogram equalization," *IEEE Trans. Very Large Scale Integr. (VLSI) Syst.*, vol. 15, no. 3, pp. 346–357, Mar. 2007.

- [30] D. Stoppa, A. Vatteroni, D. Covi, A. Baschiroto, A. Satori, and A. Simoni, "A 120-dB dynamic range CMOS image sensor with programmable power responsivity," *IEEE J. Solid-State Circuits*, vol. 42, no. 7, pp. 1555–1563, Jul. 2007.
- [31] M. Sasaki, M. Mase, S. Kawahito, and Y. Tadokoro, "A wide-dynamic-range CMOS image sensor based on multiple short exposure-time readout with multiple-resolution column-parallel ADC", *IEEE Sensors J.*, vol. 7, pp. 2787-2795, Jan. 2007
- [32] S. Kavusi and A. El Gamal, "Folded multiple-capture: An architecture for high dynamic range disturbance-tolerant focal plane array", in *Proc. SPIE Infrared Technol. App.*, Orlando, FL, Apr. 2004, vol. 5406, pp. 351-360



# CHAPITRE 2

## 2 ANALYSE ET MODELISATION DE LA DYNAMIQUE D'UN IMAGEUR CMOS

La dynamique d'un capteur d'image CMOS est un des paramètres clé définissant les performances de celui-ci. Elle est définie par le rapport entre le niveau de saturation du pixel et le plancher minimal de bruit en obscurité. Il convient donc de l'analyser et de définir chacun des paramètres la composant.

Dans un premier temps, nous donnerons une définition précise de la dynamique en fonction des différents paramètres constituant le capteur. L'influence de ces paramètres sera ensuite analysée afin de dégager les mécanismes d'optimisation de la dynamique.

### 2.1 LA DEFINITION DE LA DYNAMIQUE D'UN IMAGEUR CMOS

Dans un premier temps, nous allons rapeler la définition générale de la dynamique d'un imageur.

#### 2.1.1 DEFINITION GENERALE DE LA DYNAMIQUE D'UN IMAGEUR CMOS

La dynamique d'un imageur, qu'il soit CCD ou CMOS, exprime le rapport entre l'excursion de tension maximale atteignable en sortie et le bruit lorsque l'imageur n'est pas soumis à un flux photonique. Cela se traduit par l'équation 2-1.

$$\text{Dynamique}_{\text{IMAGEUR}} = \frac{\text{Excursion en tension maximale utile en sortie}}{\text{Bruit du capteur dans l'obscurité}} \quad 2-1$$

Afin de développer en détail la dynamique d'un imageur CMOS, il convient, dans un premier temps d'en définir la fonction de transfert.

#### 2.1.2 LA FONCTION DE TRANSFERT DETAILLEE D'UN IMAGEUR CMOS

Comme il a été vu dans le chapitre 1, un pixel d'un imageur CMOS classique matriciel associé à sa chaîne de lecture possède l'architecture illustrée en Figure 2-1 [1].

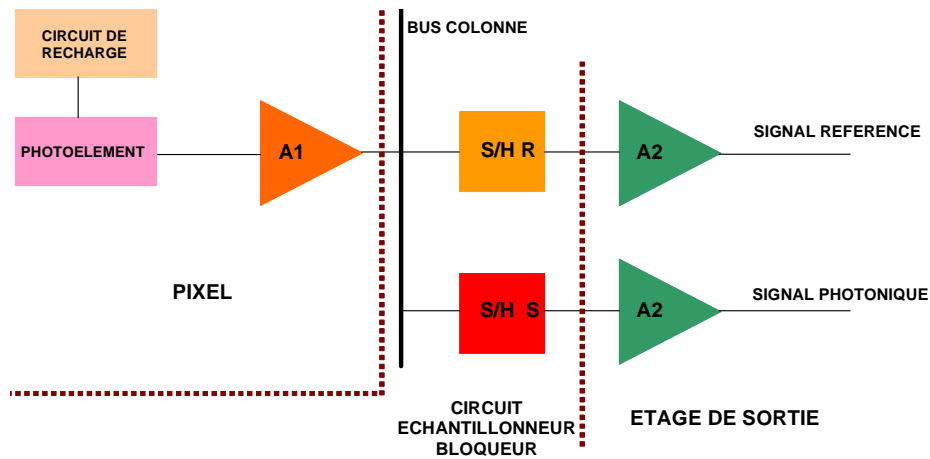


Figure 2-1 : Architecture d'un pixel CMOS associé à sa chaîne de lecture

Celle-ci est composée :

- D'un photoélément associé au circuit de recharge (photodiode 3T ou 4T ou photomos)
- D'un amplificateur intra-pixel de gain A1
- D'un circuit échantillonneur bloqué
- D'un étage de sortie de gain A2

Le synoptique de cette architecture, illustré en Figure 2-2, permet de définir la fonction de transfert. Celle-ci est fonction de l'efficacité de détection spectrale ( $\eta(\lambda)$ ), du gain de conversion ( $G_C$ ), du gain du premier étage intra-pixel ( $A_1(f)$ ), de l'échantillonneur bloqué ( $SH(f)$ ), du gain de l'étage de sortie ( $A_2(f)$ ) et du signal d'obscurité ( $N_{DC}$  ici exprimé en électrons).

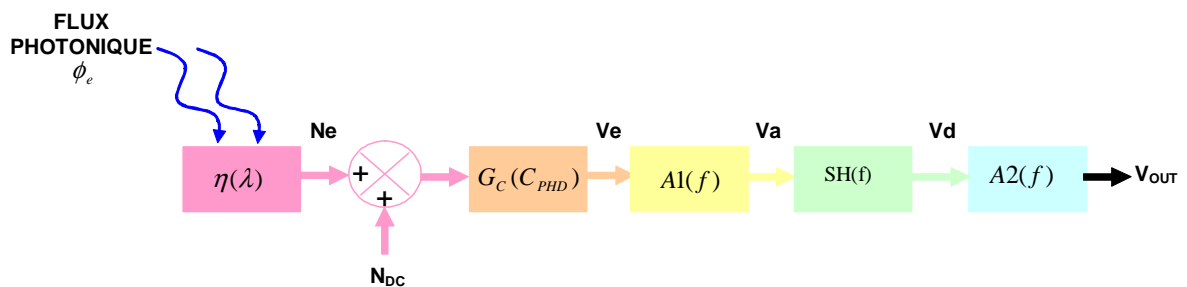
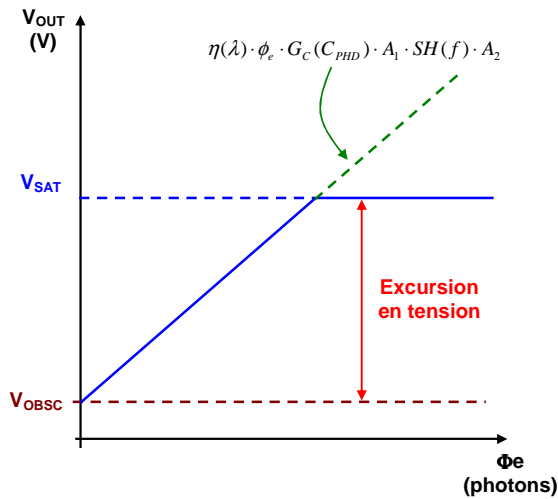


Figure 2-2 : Synoptique d'un pixel CMOS associé à sa chaîne de lecture

L'équation 2-2 donne la tension en sortie de l'imageur correspondante pour un flux photonique d'entrée  $\Phi_e$  dans le cas idéal ou la chaîne de lecture ne limite pas l'excursion de tension.

$$V_{OUT} = (\eta(\lambda) \cdot \phi_e + N_{DC}) \cdot G_C(C_{PHD}) \cdot A_1 \cdot SH(f) \cdot A_2 \quad 2-2$$



**Figure 2-3 : Tension en sortie de l'imageur**

Ces limitations se traduisent par le niveau de saturation ( $V_{SAT}$ ) et le niveau minimum ( $V_{OBSC}$ ) que peut atteindre la tension de sortie de l'imageur  $V_{OUT}$  comme le montre la Figure 2-3. Cette limitation définit donc l'excursion en tension en sortie de l'imageur donnée par l'équation 2-3, avec  $V_{SAT}$  la tension de saturation haute et  $V_{OBSC}$  le signal d'obscurité.

$$Excursion\ en\ tension\ (V) = V_{SAT} - V_{OBSC} \quad 2-3$$

Ce qui donne encore, en définissant  $N_{SAT}$  comme le nombre d'électrons maximum à la saturation :

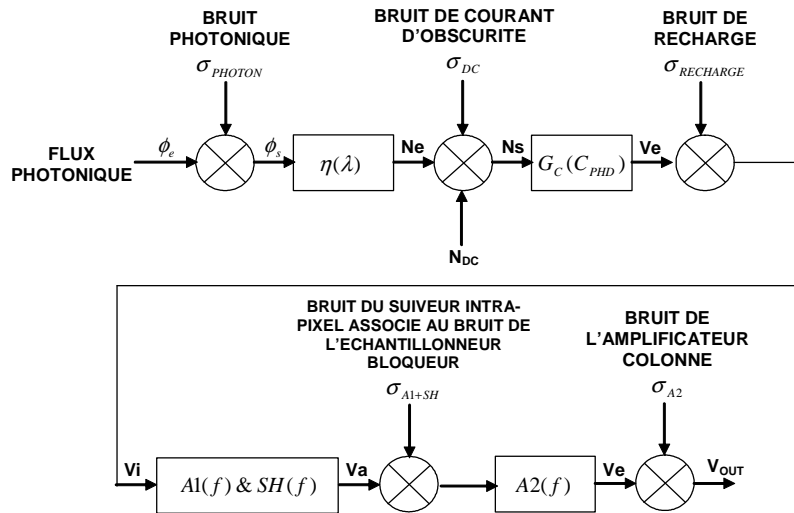
$$Excursion\ en\ tension\ (V) = (N_{SAT} - N_{DC}) \cdot G_C(C_{PHD}) \cdot A_1 \cdot SH(f) \cdot A_2 \quad 2-4$$

L'excursion en tension en sortie de l'imageur sera donc maximale lorsque la tension de saturation sera elle-même maximale et la tension du signal d'obscurité minimale.

### 2.1.3 DEFINITION DETAILLEE DE LA DYNAMIQUE D'UN IMAGEUR CMOS

La fonction de transfert précédemment calculée va nous permettre de définir la dynamique du capteur d'image en y ajoutant les sources de bruit. C'est ce qui est précisément réalisé sur la Figure 2-4.





**Figure 2-4 : Synoptique d'un pixel CMOS associé à sa chaîne de lecture incluant les sources de bruit**

Dans ce cas, le bruit associé au signal en sortie est donné par l'équation 2-5:

$$\sigma_{IMAGEUR} = \sqrt{\eta^2 \cdot G_C^2 \cdot A_1^2 \cdot A_2^2 \cdot \sigma_{PHOTONIQUE}^2 + G_C^2 \cdot A_1^2 \cdot A_2^2 \cdot \sigma_{DC}^2 + 2 \cdot A_1^2 \cdot A_2^2 \cdot \sigma_{RECHARGE}^2 + 2 \cdot A_2^2 \cdot \sigma_{A1+S/H}^2 + 2 \cdot \sigma_{A2}^2} \quad \mathbf{2-5}$$

- AVEC  $\sigma_{PHOTONIQUE}$  : Bruit photonique  
 $\sigma_{DC}$  : Bruit de courant d'obscurité  
 $\sigma_{RECHARGE}$  : Bruit de recharge  
 $\sigma_{A1+SH}$  : Bruit de l'amplificateur A1 associé au bruit de l'échantillonneur bloqueur  
 $\sigma_{A2}$  : Bruit de l'amplificateur A2

Du fait de la nature différentielle de la chaîne de lecture (double échantillonnage), les densités spectrales de puissance de bruit relatives au bruit de recharge, au bruit de l'amplificateur associé à l'échantillonneur bloqueur et au bruit de l'amplificateur colonne sont doublées ce qui correspond au facteur 2 dans l'équation précédente.

Nous cherchons à décrire les sources de bruit entrant en jeu dans le calcul de la dynamique. Nous devons donc éliminer le terme de bruit photonique car nous ne prenons en compte que les sources de bruit de l'imageur en obscurité. Dans ce cas l'équation 2-6 devient :

$$\sigma_{IMAGEUR} = \sqrt{G_C^2 \cdot A_1^2 \cdot A_2^2 \cdot \sigma_{DC}^2 + 2 \cdot A_1^2 \cdot A_2^2 \cdot \sigma_{RECHARGE}^2 + 2 \cdot A_2^2 \cdot \sigma_{A1+S/H}^2 + 2 \cdot \sigma_{A2}^2} \quad \mathbf{2-6}$$

Deux cas de figure peuvent alors se dégager : le cas du pixel photodiode 3T où le bruit de recharge n'est pas éliminé par le mode de lecture et le cas des pixels photodiode 4T et photomos où le bruit de recharge est éliminé par le double échantillonnage corrélé.

La dynamique d'un imageur CMOS peut alors s'écrire :

$$Dynamique_{IMAGEUR} = \frac{V_{SAT} - V_{OBSC}}{\sqrt{G_C^2 \cdot A_1^2 \cdot A_2^2 \cdot \sigma_{DC}^2 + 2 \cdot A_1^2 \cdot A_2^2 \cdot \sigma_{RECHARGE}^2 + 2 \cdot A_2^2 \cdot \sigma_{A1+S/H}^2 + 2 \cdot \sigma_{A2}^2}} \quad \mathbf{2-7}$$

L'équation 2-7 permet de dégager les paramètres influençant la dynamique qui seront étudiés dans les paragraphes suivants. Dans la suite du chapitre, les bruits de l'amplificateur associé à l'échantillonneur bloqueur et de l'amplificateur colonne seront dénommés bruit de chaîne de lecture.

## 2.2 INFLUENCES DES PARAMETRES DE LA DYNAMIQUE

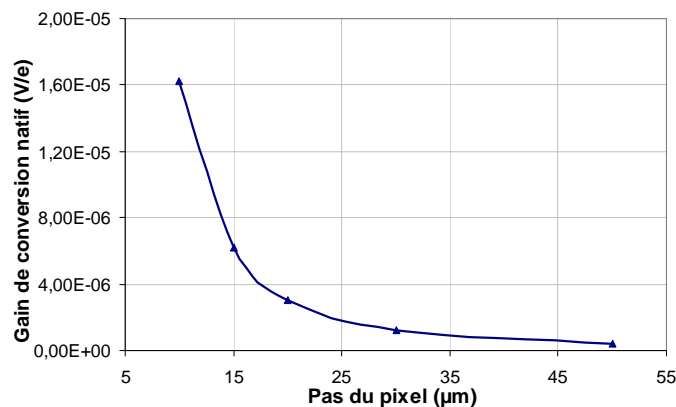
### 2.2.1 IMPACT DE LA TENSION DE SATURATION EN SORTIE

La tension de saturation en sortie dépend de la tension de saturation aux bornes de la photodiode, et de la tension de saturation des deux amplificateurs présents dans la chaîne de lecture (intra-pixel et étage de sortie) [1].

Il convient dans un premier temps de définir qui du photoélément ou de la chaîne de lecture limite la tension de saturation en sortie et cela pour chaque type de pixel utilisé dans les imageurs CMOS.

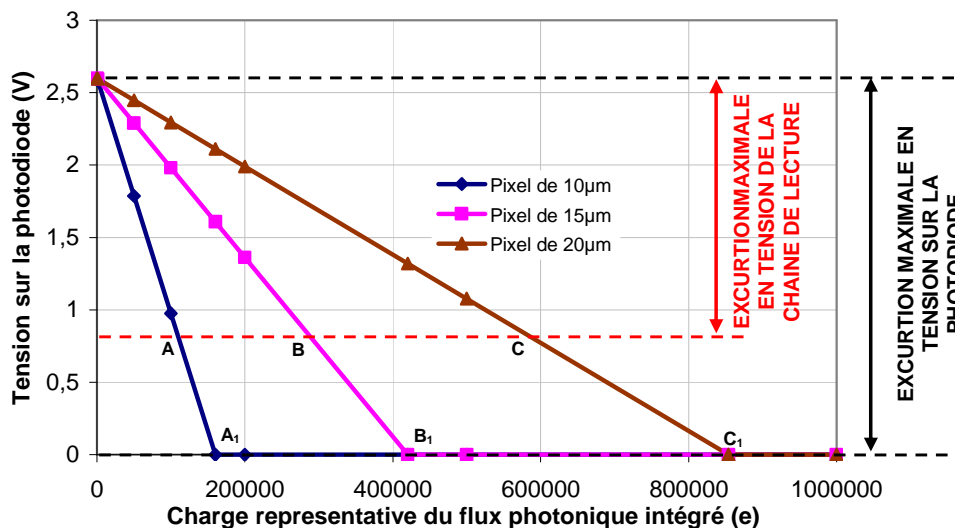
#### 2.2.1.1 Cas du pixel photodiode lu en tension

Comme nous l'avons vu dans le Chapitre 1, la photodiode 3T a la particularité d'avoir un gain de conversion sur la photodiode dépendant du pas du pixel. La Figure 2-5 montre cette évolution pour un procédé CIS de génération 0.35 $\mu\text{m}$ . Pour de faibles pas de pixel, le gain de conversion devient élevé.



**Figure 2-5 : Evolution du gain de conversion natif (sur la photodiode) en fonction du pas du pixel pour un procédé CIS de génération 0.35 $\mu\text{m}$**

La photodiode peut intégrer des charges sur une plage de tension comprise de son niveau de référence jusqu'à 0V. Le niveau de référence dans ce cas est pris à 2.6V en considérant une recharge de la photodiode en mode « soft reset », soit à  $V_{DD\_RESET}=3.3V$ . Ceci est représenté sur la Figure 2-6 pour différents gains de conversion donc pour différents pas de pixels.



**Figure 2-6 : Evolution de la tension sur la photodiode en fonction du nombre d'électrons collectés**

Nous pouvons donc distinguer sur cette figure l'excursion maximale en tension sur la photodiode ainsi que l'excursion maximale en tension de la chaîne de lecture. Les points A1, B1 et C1 représentent respectivement les charges stockables sur la photodiode. Cependant, l'excursion en tension de la chaîne de lecture étant plus faible que celle sur la photodiode, les points A, B et C reflètent respectivement la charge stockable maximale effectivement atteignable pour les trois gains de conversion étudiés. Pour un imageur possédant une chaîne de lecture classique, la limitation de l'excursion de tension en sortie de l'imageur provient de la chaîne de lecture dans le cas où l'on désire une dynamique maximale du capteur par rapport à la dynamique de la scène. Néanmoins, si nous utilisons une chaîne de lecture optimisée pour sortir l'excursion en tension sur la photodiode, la charge stockable maximale sera limitée par la photodiode.

Il est à noter que l'utilisation du pixel photodiode ne permet pas un ajustement de la dynamique en sortie de capteur à la dynamique de la scène car le gain de conversion est fixé par le pas du pixel. Prenons, par exemple, une scène vue par l'imageur fournissant un flux photonique maximum de 200000 photons intégrés durant un temps de pose donné. En considérant une efficacité de détection spectrale de 50%, la photodiode pourra donc intégrer 100000 charges. Dans ce cas, la dynamique de l'imageur sera limitée soit par la photodiode, soit par l'excursion en tension de la chaîne de lecture et cela en fonction du pas du pixel. La Figure 2-7 illustre ce phénomène.

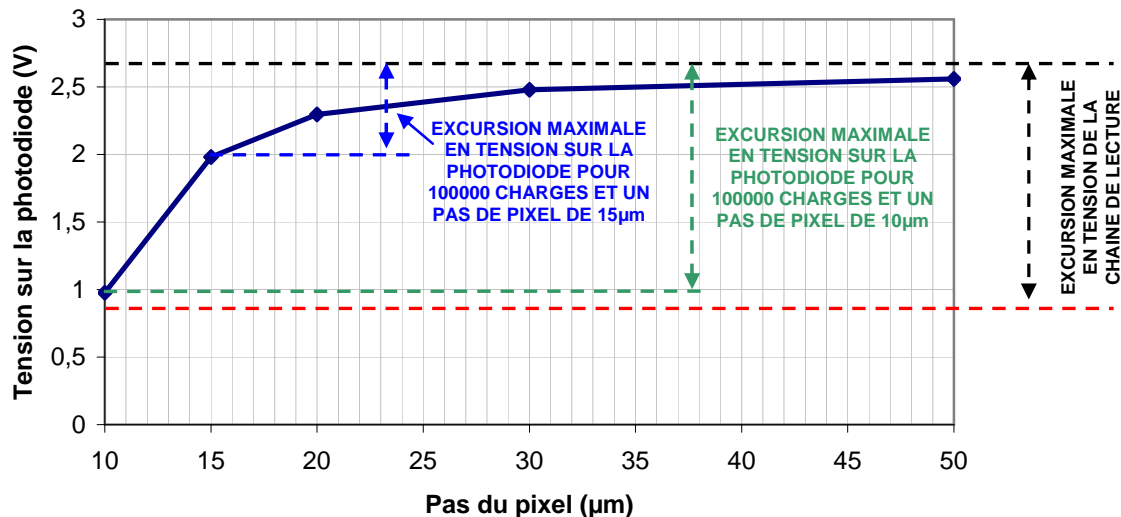
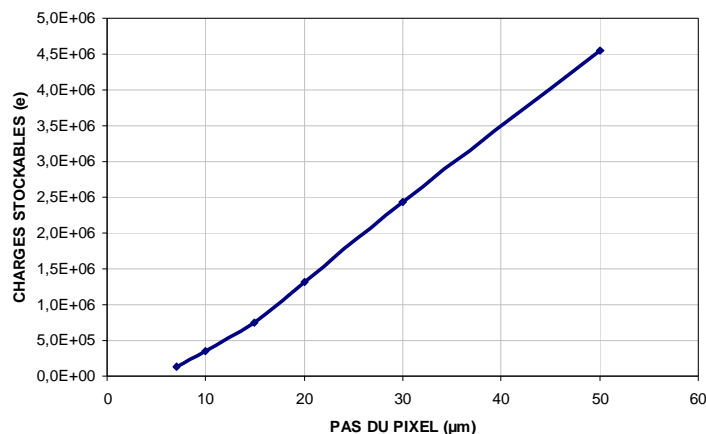


Figure 2-7 : Limitation de la dynamique de l'imageur pour une photodiode 3T en fonction du pas du pixel

Cette figure permet de mettre en évidence le rôle du gain de conversion dans l'adaptation de la dynamique en sortie du capteur à la dynamique de la scène. Des travaux ont été réalisés sur un procédé CIS de génération 0.35µm afin de s'affranchir de cette limite. Ils seront présentés dans le chapitre 3.

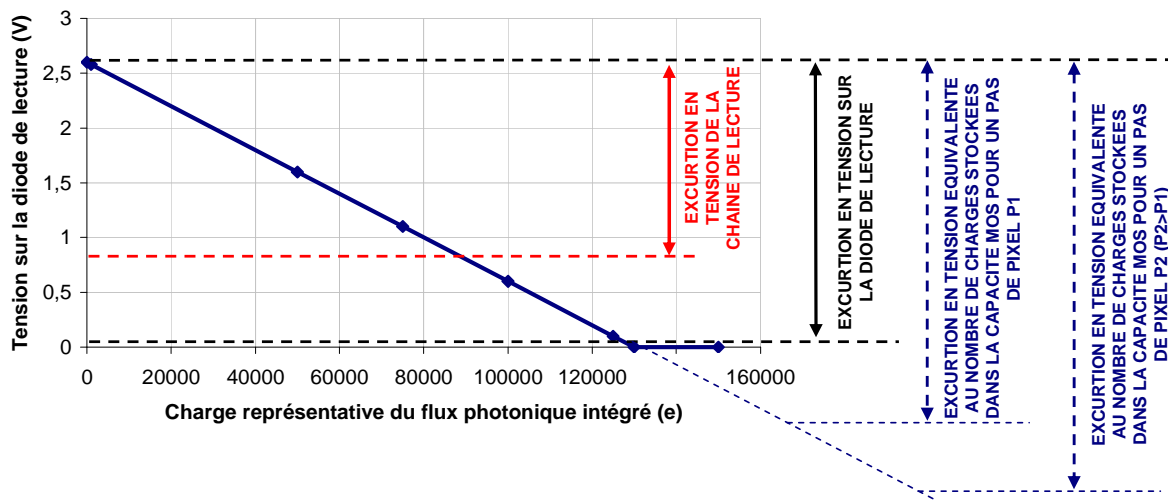
### 2.2.1.2 Cas du pixel photomos

Le pixel photomos possède la particularité d'avoir un photodétecteur composé d'une capacité MOS. Le gain de conversion est réalisé à travers une jonction qui tient lieu de diode de lecture. La valeur de la capacité de cette diode de lecture peut donc être ajustée à la valeur voulue dans la limite de ce que la technologie et le pas du pixel permettent. Cela permet de s'affranchir, contrairement au cas de la photodiode 3T, du problème d'adaptation de la dynamique du capteur à la dynamique de la scène vue par un réglage judicieux du gain de conversion. La charge stockable au sein du détecteur (capacité MOS) est dépendante de la valeur de la capacité MOS. Nous pouvons donc définir une charge stockable maximale de la capacité MOS en fonction du pas du pixel. La Figure 2-8 illustre celle-ci, dans le cas d'une technologie 3.3V.



**Figure 2-8 : Evolution de la charge stockable sur la capacité MOS en fonction du pas du pixel**

Les charges stockées dans la capacité MOS sont ensuite transférées sur le nœud de lecture. Celui-ci étant rechargé à la tension de référence par l'intermédiaire du transistor de recharge, les charges transférées vont abaisser la tension sur le nœud de lecture à partir de cette tension de référence. Comme pour le cas de la photodiode, la tension de référence est prise à 2.6V. La Figure 2-9 illustre l'évolution de la tension sur la diode de lecture en fonction du nombre de charges intégrées pour un gain de conversion fixé à  $20\mu\text{V}/e^-$ .

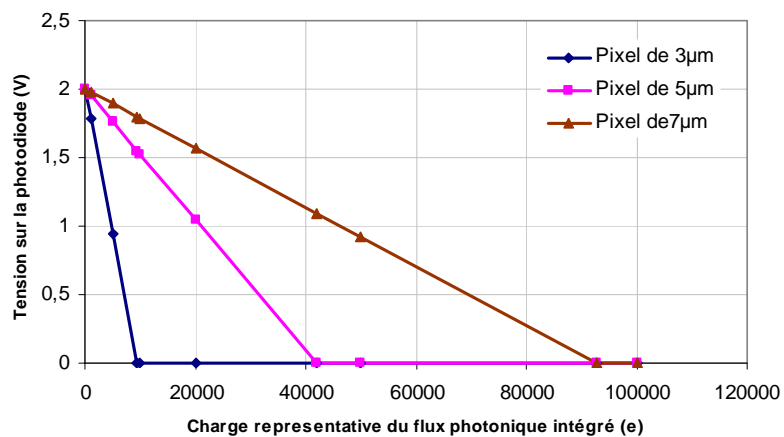


**Figure 2-9 : Tension sur la diode de lecture en fonction du nombre d'électrons collectés**

La capacité MOS utilisée pour la détection étant généralement plus grande que la capacité du nœud de lecture fixant le gain de conversion, le nombre de charges est limité par cette dernière. La tension sur ce nœud de lecture pouvant descendre jusqu'à 0V, là encore, comme pour la photodiode 3T, c'est l'excursion en tension de la chaîne de lecture qui fixe la charge stockable dans le cas où l'on désire une dynamique du capteur maximale par rapport à la dynamique de la scène.

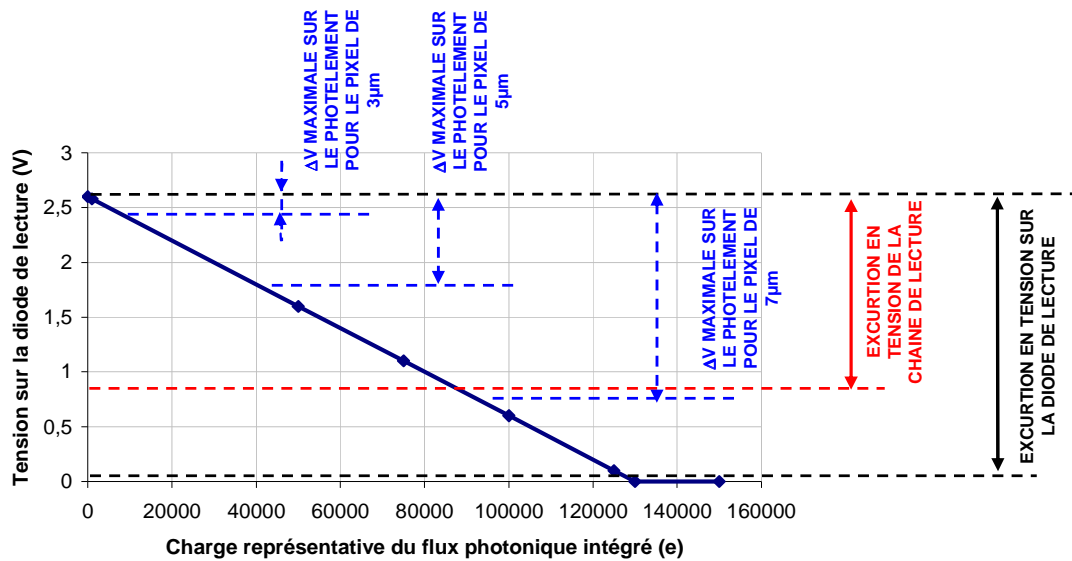
### 2.2.1.3 Cas du pixel photodiode à transfert de charge

Le pixel photodiode 4T comporte un photoélément constitué de deux jonctions P/N et N/P ainsi qu'un nœud de lecture séparé. C'est ce dernier qui fixe le gain de conversion. La charge stockable du photoélément est fixée par l'excursion en tension aux bornes du photoélément et la valeur de la capacité de celui-ci donc du pas du pixel. L'excursion en tension est fixée par la tension de recharge de la photodiode qui est dans ce cas la tension de « pinning ». Celle-ci est déterminée par la photodiode elle-même par un contrôle précis des profils de dopage des deux jonctions la constituant. La Figure 2-10 illustre l'évolution de la tension sur le photoélément pour une tension de « pinning » de 2V et pour différents pas de pixel induisant différents gains de conversion. La charge stockable sur le photoélément peut être très faible si le pas du pixel est faible et si la tension de « pinning » est faible. En général, cette charge stockable se situe aux alentours de 50ke.



**Figure 2-10 : Evolution de la tension sur le photoélément pour une tension de « pinning » de 2V et pour différents pas de pixel induisant différents gains de conversion**

Si la diode de lecture est rechargée à 2.6V, les charges transférées sur celle-ci abaisseront la tension à partir de cette tension de référence. Là encore, le gain de conversion induit par la diode de lecture peut être très important (quelques dizaines de  $\mu\text{V}/e^-$ ). La Figure 2-11 montre l'évolution de la tension sur la diode de lecture en fonction des charges intégrées sur le photoélément. Dans ce cas, le gain de conversion de la diode de lecture est égal à  $20\mu\text{V}/e^-$ .



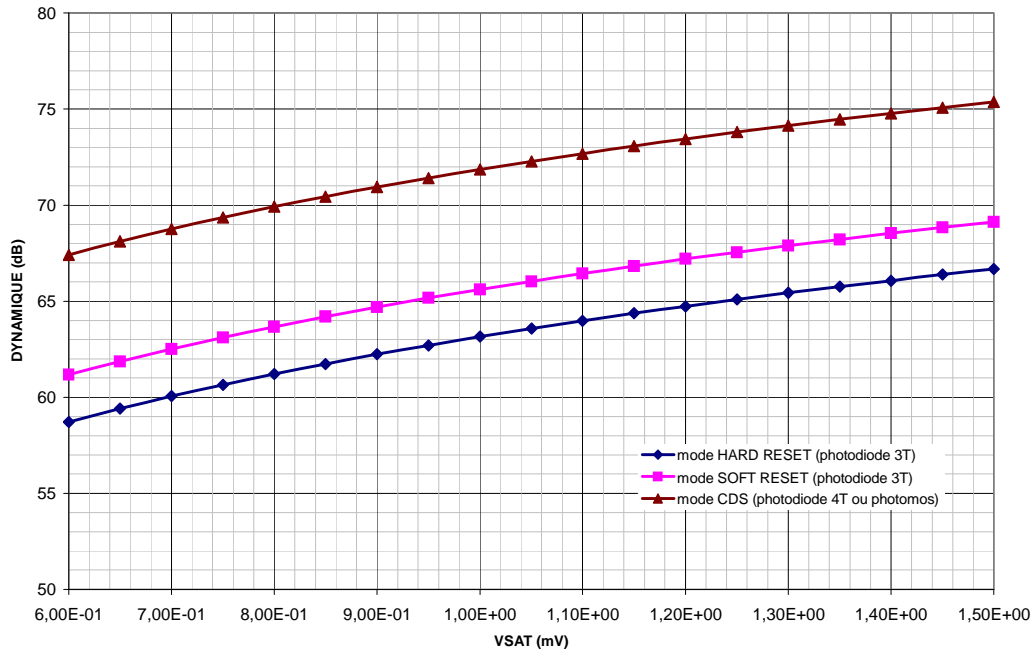
**Figure 2-11 : Evolution de la tension sur la diode de lecture en fonction d'électrons intégrés sur le photoélément**

Comme le montre cette figure, dans certains cas, l'excursion en tension à la sortie de l'imageur peut être limitée par la charge stockable sur le photoélément. Cela dépendra du pas du pixel, de la tension de « pinning » mais également du gain de conversion sur la diode de lecture. Il faut donc porter une attention particulière sur la conception de ces éléments.

Cette analyse, sur les trois types de pixel des imageurs CMOS, nous permet de montrer que dans la plupart des cas, c'est l'excursion en tension de la chaîne de lecture qui limite l'excursion en tension de l'imageur.

Nous pouvons maintenant analyser l'impact de cette excursion en tension de la sortie de l'imageur sur la dynamique. Pour cela, nous avons utilisé un procédé CIS de génération 0.35µm pour trois cas : mode « soft reset », mode « hard reset » (correspondants à l'exploitation des données d'un pixel 3T photodiode) et mode DEC permettant l'élimination du bruit de recharge (correspondant à l'exploitation des données d'un pixel de type photodiode 4T ou photomos). Les autres paramètres sont fixés :

- le temps d'intégration  $T_{INT}=10\text{ms}$
- le gain cumulé des amplificateurs  $A_1.A_2=0.6$
- le bruit de chaîne de lecture  $2.A_2^2.\sigma_{A1+S/H}^2 + 2.\sigma_{A2}^2 = 150\mu\text{V rms}$
- la densité de courant d'obscurité  $J_{DARK}=200\text{pA/cm}^2$
- le pas du pixel  $P_{PIXEL}=13\mu\text{m}$
- Le facteur de remplissage est estimé à environ 60% pour ce pas de pixel



**Figure 2-12 : Evolution de la dynamique en fonction de la tension maximale de sortie**

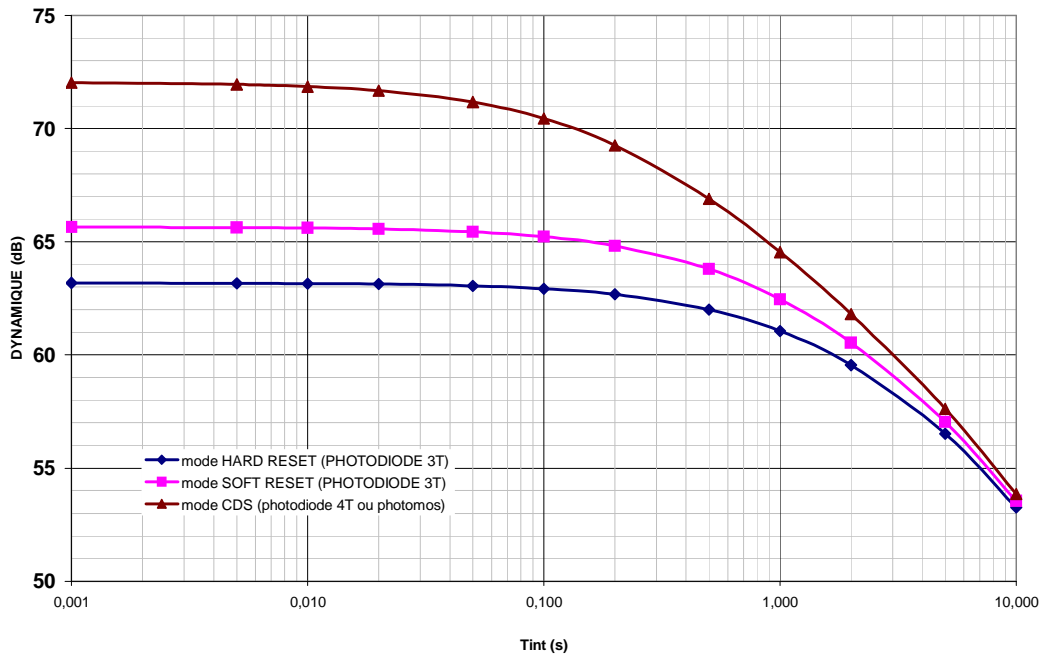
La Figure 2-12 montre l'évolution de la dynamique en fonction de la tension maximale de sortie pour le cas d'un pixel photodiode 3T en mode « soft » et « hard reset » et pour le cas d'un pixel photodiode 4T ou photomos permettant la lecture CDS éliminant le bruit de recharge. Comme attendu, la dynamique augmente fortement avec la tension maximale de sortie. Celle-ci peut aller jusqu'à 75dB pour les pixels photodiode 4T ou photomos avec une tension maximale en sortie de 1.5V. Il est aussi à noter l'écart important de dynamique avec un pixel de type 3T en mode « soft reset », 6dB, et en mode « hard reset », 8.5dB par rapport à la lecture DEC.

### 2.2.2 IMPACT DU SIGNAL D'OBSCURITE

Deux causes différentes peuvent amener à la variation du signal d'obscurité : la variation de la densité de courant d'obscurité ( $J_{\text{DARK}}$ ) ou bien la variation du temps d'intégration ( $T_{\text{INT}}$ ).

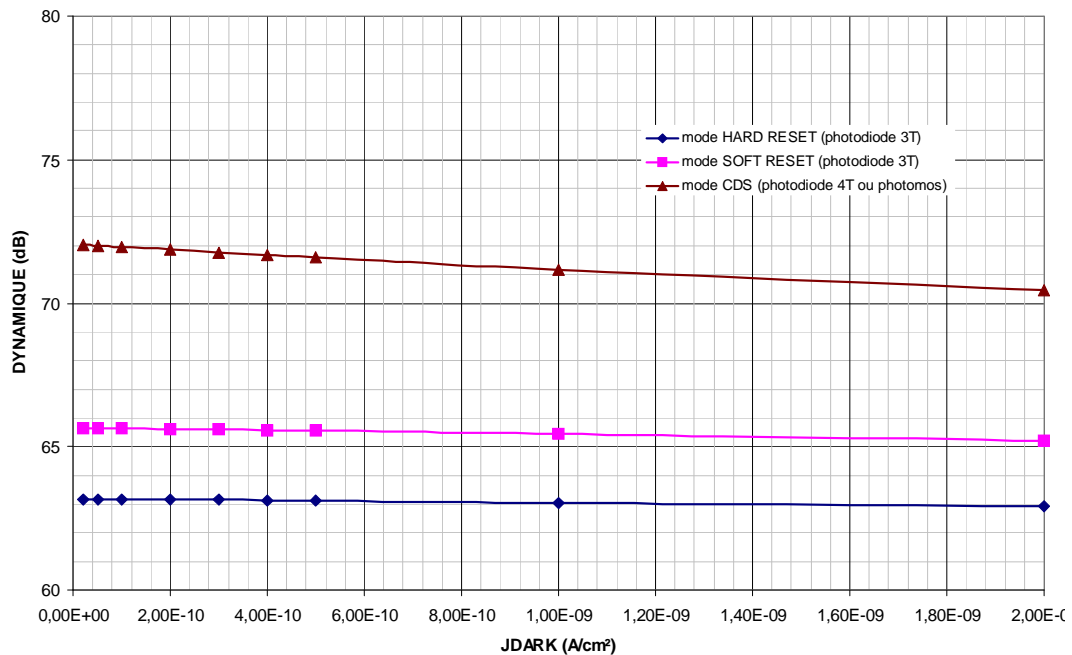
Etudions dans un premier temps le cas où le signal d'obscurité varie du fait de la variation du temps d'intégration. En reprenant les conditions du §2.2.1 avec la tension maximale en sortie  $V_{\text{SAT}}=1\text{V}$ , la Figure 2-13 décrit l'évolution de la dynamique en fonction du temps d'intégration du capteur.





**Figure 2-13 : Evolution de la dynamique en fonction du temps d'intégration**

Comme nous pouvons le voir, la dégradation de la dynamique ne devient importante que lorsque le temps d'intégration du capteur devient grand (supérieur à 100ms). Celle-ci est due à l'augmentation du signal d'obscurité qui réduit l'excursion en tension en sortie et qui augmente le bruit d'obscurité. Lorsque le signal d'obscurité est trop grand, il devient le contributeur majoritaire et la dynamique devient indépendante du type de pixel ou du mode de lecture.

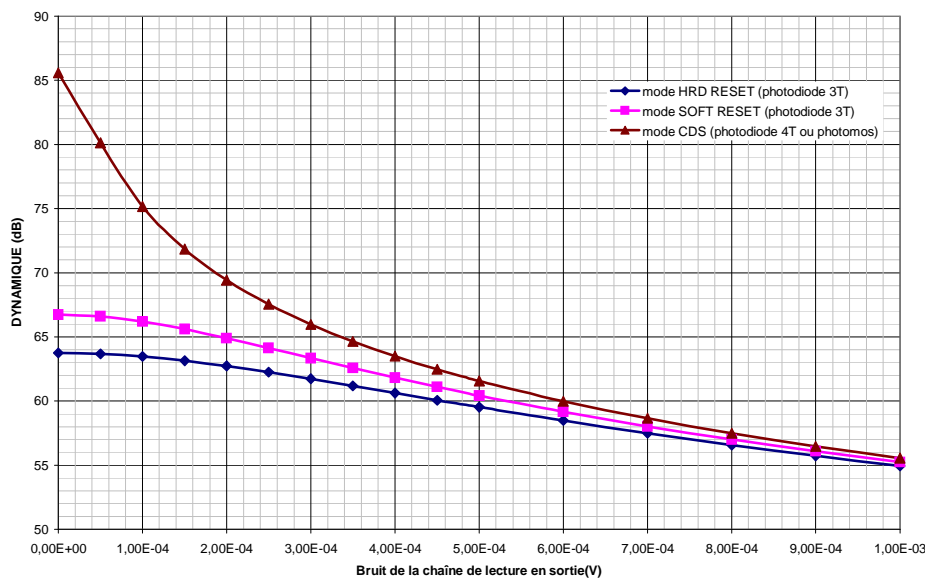


**Figure 2-14 : Evolution de la dynamique en fonction de la densité de courant d'obscurité**

La Figure 2-14 illustre l'évolution de la dynamique en fonction de la densité de courant d'obscurité ( $J_{\text{DARK}}$ ) pour un temps d'intégration fixe de 10ms. Nous remarquons que l'impact de ce paramètre est très faible à ce temps d'intégration. La dynamique en dB reste quasiment constante et cela pour les trois types de lecture.

### 2.2.3 IMPACT DU BRUIT DE LA CHAÎNE DE LECTURE

Ce bruit provient des différents étages constituant la chaîne de lecture. Dans le cas classique, la chaîne de lecture est constituée d'un premier étage amplificateur associé à un échantillonneur bloqueur et d'un étage de sortie permettant de piloter la charge en sortie avec les performances souhaitées. La Figure 2-15 illustre l'impact de ce bruit sur la dynamique en se replaçant dans les conditions du §2.2.1 avec un temps d'intégration de 10ms.



**Figure 2-15 : Evolution de la dynamique en fonction du bruit de la chaîne de lecture**

Comme attendu, l'impact est important et cela quelque soit le type de détecteur. Dans le cas de la photodiode 4T ou du photomos, la diminution de la dynamique est plus importante dès les faibles valeurs de bruit de chaîne de lecture. Lorsque le bruit de chaîne de lecture augmente, il devient majoritaire et les dynamiques des trois types de détecteur se rejoignent. Ce bruit de chaîne de lecture a un impact prépondérant sur la dynamique du capteur d'image. Nous allons analyser ce bruit afin de définir les éléments le dimensionnant.

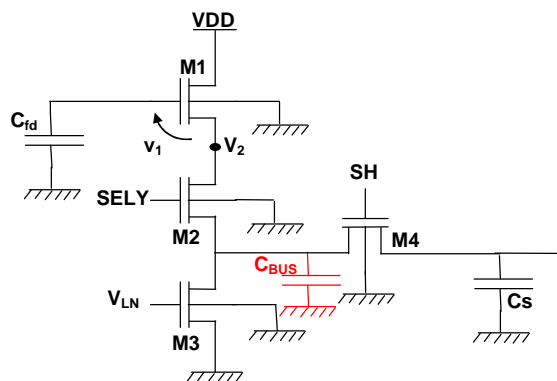
La chaîne de lecture classique d'un imageur CMOS est illustrée en Figure 2-1 du §2.1.2. Dans un premier temps, nous allons étudier le bruit du premier amplificateur associé à l'échantillonneur bloqueur et ensuite nous étudierons le bruit de l'étage de sortie en prenant en compte les différents paramètres constituant ces deux étages.

### 2.2.3.1 Le bruit de l'amplificateur intra-pixel couplé à l'échantillonneur bloqueur

Ce bruit est généré par l'amplificateur intra-pixel (pour les imageurs 2D) couplé à l'échantillonneur bloqueur présent dans chaque colonne [2], [3].

#### 2.2.3.1.1 Calcul théorique

Les structures d'amplificateur intra-pixel dans les capteurs d'image CMOS sont généralement très simples. La Figure 2-16 montre la structure classique implantée. Cette structure servira d'exemple pour le calcul théorique du bruit de ce bloc. Elle est constituée d'un transistor M1 monté en suiveur, d'un transistor M2 permettant la sélection du pixel et d'un transistor M3 monté en source de courant. La partie échantillonneur bloqueur est réalisée par le transistor M4 et la capacité de stockage  $C_S$ . Les transistors utilisés sont de type NMOS.

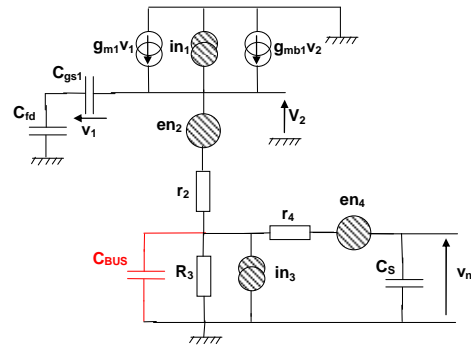


**Figure 2-16 : Schéma électrique de l'amplificateur couplé à l'échantillonneur bloqueur**

Il est considéré pour ce circuit que l'état stationnaire est atteint lors des phases d'échantillonnage (les grilles des transistors M2 et M4 sont à la tension VDD). La capacité  $C_{BUS}$  représente la capacité parasite de la colonne (ligne métallique et capacité de la source des transistors de sélection désélectionnés).

Le schéma équivalent petits signaux de la Figure 2-16 est donné en Figure 2-17. Les termes  $i_n$  représentent les courants de bruit des transistors et  $R3$  ( $1/g_{ds3}$ ) représente la résistance équivalente de la source de courant M3. Le transistor de sélection M2 et le transistor de l'échantillonneur bloqueur M4 sont représentés par leurs résistances équivalentes  $r2$  ( $1/g_{ds2}$ ) et  $r4$  ( $1/g_{ds4}$ ) et leurs sources de tension de bruit  $e_{n2}$  et  $e_{n4}$ . Pour alléger les calculs, les courants des jonctions substrat-drain ( $g_{bd}$ ) et substrat-source ( $g_{bs}$ ) ainsi que les résistances d'accès dynamiques des transistors sont négligés. Les capacités  $C_{ds}$  (capacité drain-source) et  $C_{sb}$  (capacité source-substrat) du transistor M1 sont aussi négligées.

Les transistors M2 et M4 sont fermés durant la phase d'échantillonnage. La contribution de chaque source de bruit doit être calculée afin d'obtenir la tension de bruit en sortie du système ( $v_n$ ). Les sources de bruit sont considérées décorrélées entre elles.



**Figure 2-17 : Schéma équivalent en bruit de la chaîne de lecture NMOS + échantillonneur bloqueur**

Afin de se placer dans un cas réel, la technologie AMS0.35 $\mu$ m OPTO a été prise en compte pour calculer la contribution de bruit. Les dimensions des transistors, les valeurs de capacité et la polarisation sont décrites ci-après.

<b>M1</b>	W/L=1.1 $\mu$ m/0.45 $\mu$ m
<b>M2</b>	W/L=1.1 $\mu$ m/0.35 $\mu$ m
<b>M3</b>	W/L=60 $\mu$ m/2.5 $\mu$ m
<b>M4</b>	W/L=4 $\mu$ m/0.35 $\mu$ m
<b>VLN</b>	650 mV
<b>Cs</b>	1.5pF
<b>CBUS</b>	1pF
<b>C<sub>FD</sub></b>	5fF

**Tableau 1 : Taille des transistors et polarisations de la chaîne de lecture NMOS + SH**

Cela donne pour les paramètres petits signaux et les courants :

<b>PARAMETRES</b>	<b>M1</b>	<b>M2</b>	<b>M3</b>	<b>M4</b>
<b>IDS</b>	38.4 $\mu$ A	38.4 $\mu$ A	38.4 $\mu$ A	0.7 pA
<b>gm</b>	120.4 $\mu$ S	22.5 $\mu$ S	460.6 $\mu$ S	0.29 pS
<b>gmb</b>	22.6 $\mu$ S	5.1 $\mu$ S	134 $\mu$ S	67 fS
<b>gDS</b>	1.7 e-6	347 e-6	0.72 e-6	1.52 e-3
<b>rDS</b>	588 k $\Omega$	2.88 k $\Omega$	1.39 M $\Omega$	657 $\Omega$
<b>C<sub>GS</sub></b>	1.48 fF	0.94 fF	517 fF	3.4 fF

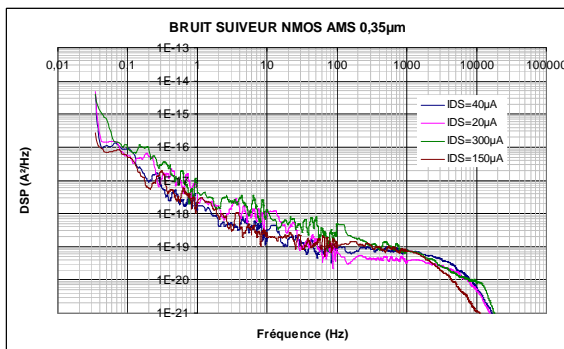
**Tableau 2 : Paramètres de transistors pour la technologie AMS 0.35 $\mu$ m**

Ces paramètres vont être utilisés lors de l'analyse des différentes sources de bruit afin d'évaluer l'impact de chacune. L'équation suivante donne le modèle de bruit utilisé pour les différentes sources de bruit [5]. Il est constitué d'un modèle de bruit thermique et d'un modèle de bruit basse fréquence d'après le modèle SPICE 2 du transistor MOS [6], [7].

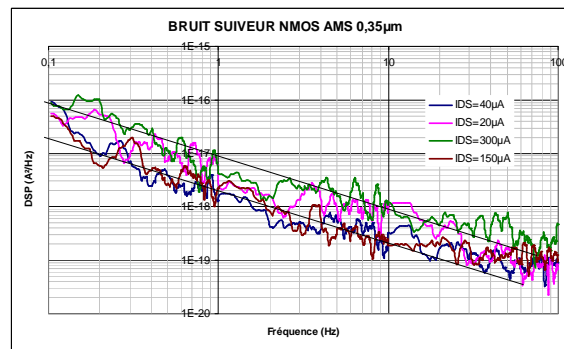
$$in_i = \underbrace{\frac{8}{3}kT(gm + gds + gmb)}_{\text{Bruit thermique}} + \underbrace{\frac{KF \cdot I_{DS}^{AF}}{COX \cdot L_{EFF}^2 \cdot f^{EF}}}_{\text{Bruit Basse fréquence}}$$

Pour le bruit basse fréquence (Flicker noise), le modèle de type SPICE 2 a été utilisé.  $L_{EFF}$  correspond à la longueur effective du canal,  $C_{OX}$  à la capacité de l'oxyde de grille et les paramètres EF, AF, KF caractérisent le bruit basse fréquence.

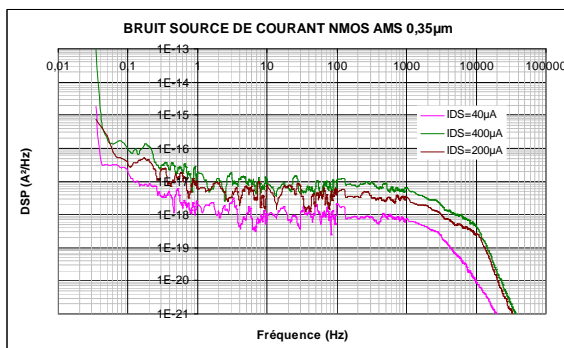
N'ayant pas les paramètres de bruit basse fréquence de la technologie AMS0.35µm, une extraction de ces paramètres EF, KF et AF a été réalisée à partir du relevé des spectres de puissance de chaque transistor. Ces relevés ont été effectués avec un banc de caractérisation de bruit basse fréquence mis en œuvre au sein du groupe de recherche. Des dispositifs isolés (TMOS) sont présents sur certains véhicules de test ce qui nous a permis de faire cette extraction. Ces dispositifs représentent les transistors suiveur (M1) et source de courant (M3) implantés dans la chaîne de lecture de l'imageur. Les paramètres EF, AF et KF pour les transistors de sélection (M2) et de l'échantillonneur bloqueur (M4) sont considérés comme égaux à ceux du transistor suiveur qui possède des dimensions voisines. La Figure 2-18 montre ces spectres ainsi que la zone d'intérêt permettant d'extraire les paramètres de bruit.



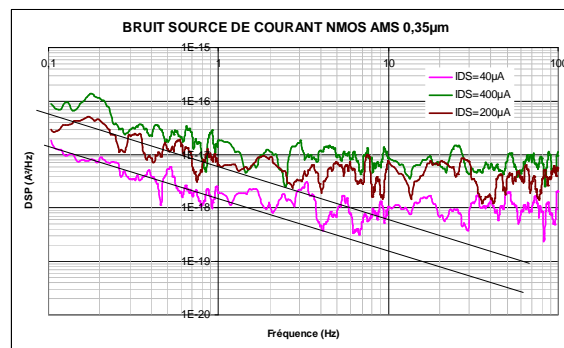
a) DSP transistor suiveur NMOS



b) Zoom sur DSP transistor suiveur NMOS



c) DSP transistor source de courant NMOS



d) Zoom sur DSP transistor source de courant NMOS

Figure 2-18 : DSP de bruit des différents transistors NMOS pour différents courants

L'extraction a permis de trouver les paramètres suivants :

Technologie AMS0.35µm	Transistor Suiveur	Transistor source de courant
EF	1	1
AF	0.746	0.904
KF	3.53e-30	3.77e-28

**Tableau 3 : Paramètres de bruit extraits**

Ayant maintenant tous les éléments, nous pouvons effectuer le calcul du bruit pour cet étage. Les sources de bruit présentes dans cet étage ne sont pas corrélées. Cela permet de calculer indépendamment la contribution de chacune et d'additionner leurs densités spectrales de puissance.

En effet, la fonction d'autocorrélation d'un signal aléatoire est donnée par :

$$\mathfrak{R}_{XX}(\tau) = E[x(t).x(t - \tau)] \quad \mathbf{2-9}$$

Dans notre cas, la tension de bruit en sortie est :

$$V_{TOT} = IN_1(t).h_{IN1}(t) + EN_2(t).h_{EN2}(t) + IN_3(t).h_{IN3}(t) + EN_4(t).h_{EN4}(t) \quad \mathbf{2-10}$$

Etant donné que les sources de bruit ne sont pas corrélées et d'après le théorème de Wiener-Kintchine [8]:

$$\begin{cases} S(f) = \int_{-\infty}^{+\infty} \mathfrak{R}_{SS}(\tau).e^{-i2\pi f\tau} d\tau \\ \mathfrak{R}_{SS}(\tau) = \int_{-\infty}^{+\infty} S(f).e^{+i2\pi f\tau} df \end{cases} \quad \mathbf{2-11}$$

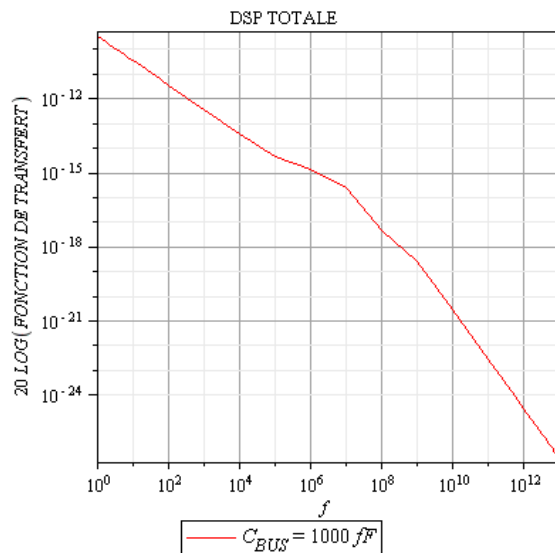
On obtient :

$$S_{TOT} = S_{IN1} \times |H_{SIN1}|^2 + S_{EN2} \times |H_{SEN2}|^2 + S_{IN3} \times |H_{SIN3}|^2 + S_{EN4} \times |H_{SEN4}|^2 \quad \mathbf{2-12}$$

D'après le schéma petits signaux donné Figure 2-17, cela donne la densité spectrale de puissance de bruit totale suivante :

$$S_{TOT} = \frac{(S_{EN1} \cdot \text{Re } q1^2 + S_{EN2} + S_{EN4}) \left| 1 + jw(\text{Re } q1 + r2) \cdot C_{BUS} + (jw)^2 \cdot r2 \cdot \text{Re } q1 \cdot C_{BUS} \cdot C_S \right|^2 + S_{EN3} \left| (r2 + \text{Re } q1) \cdot 1 + jw \frac{\text{Re } q1 \cdot r2}{\text{Re } q1 + r2} \cdot C_{eq1} \right|^2}{\left| 1 + jw \left[ (\text{Re } q1 + r2) \cdot C_{BUS} + (r4 + r2 + \text{Re } q1) \cdot C_S \right] + (jw)^2 \cdot r4 \cdot C_{BUS} \cdot C_S \cdot (\text{Re } q1 + r2) + (jw)^3 \cdot r4 \cdot r2 \cdot \text{Re } q1 \cdot C_{BUS} \cdot C_S \cdot C_{eq1} \right|^2} \quad \mathbf{2-13}$$

$$\text{Avec } R_{eq1} = \frac{1}{\left[ g_{mb1} + g_{m1} \frac{C_{fd}}{C_{fd} + C_{gs1}} \right]} \text{ et } C_{eq1} = \frac{C_{fd} \cdot C_{gs1}}{C_{fd} + C_{gs1}}$$



**Figure 2-19 : DSP totale de l'amplificateur intra-pixel couplé à l'échantillonneur bloqueur**

La Figure 2-19 donne la densité spectrale de puissance de bruit de l'amplificateur intra-pixel couplé à l'échantillonneur bloqueur pour la technologie AMS 0.35 $\mu$ m OPTO, pour une capacité d'échantillonnage de 1.5pF et une capacité parasite de bus colonne de 1pF.

Cette densité spectrale de puissance doit maintenant être intégrée afin de trouver le bruit. La borne supérieure d'intégration est l'infini alors que la borne inférieure est la fréquence correspondante à la durée d'activation du signal d'échantillonnage.

Cette borne inférieure est adaptée afin de réaliser un échantillonnage correct. Pour l'étude, il sera pris un temps d'échantillonnage de 500ns soit une fréquence de 2MHz.

$$Bruit_{TOTAL} = \sqrt{\int_{2e6}^{+\infty} S_n(f) df} \quad 2-14$$

Le bruit du circuit amplificateur associé à l'échantillonneur bloqueur, dans ces conditions est de 84.6 $\mu$ V rms.

#### 2.2.3.1.2 Influence des capacités d'échantillonnage et parasite (Cs et Cbus)

Il est intéressant d'évaluer le comportement des différents bruits en fonction de la valeur des capacités constituant le circuit. Ces capacités sont celles de stockage, contraintes dans le pas colonne (réduction de la capacité = réduction de la taille du circuit) et celles du bus colonne qui sont en fait des capacités parasites dont les valeurs dépendent de la taille de l'imageur. En effet, plus la taille de l'imageur est grande (nombre de pixels par colonne), plus la capacité du bus colonne sera élevée.

La Figure 2-20 montre l'évolution de la DSP globale en fonction des capacités d'échantillonnage (Cs) et parasites (Cbus) pour la technologie AMS 0.35 $\mu$ m.

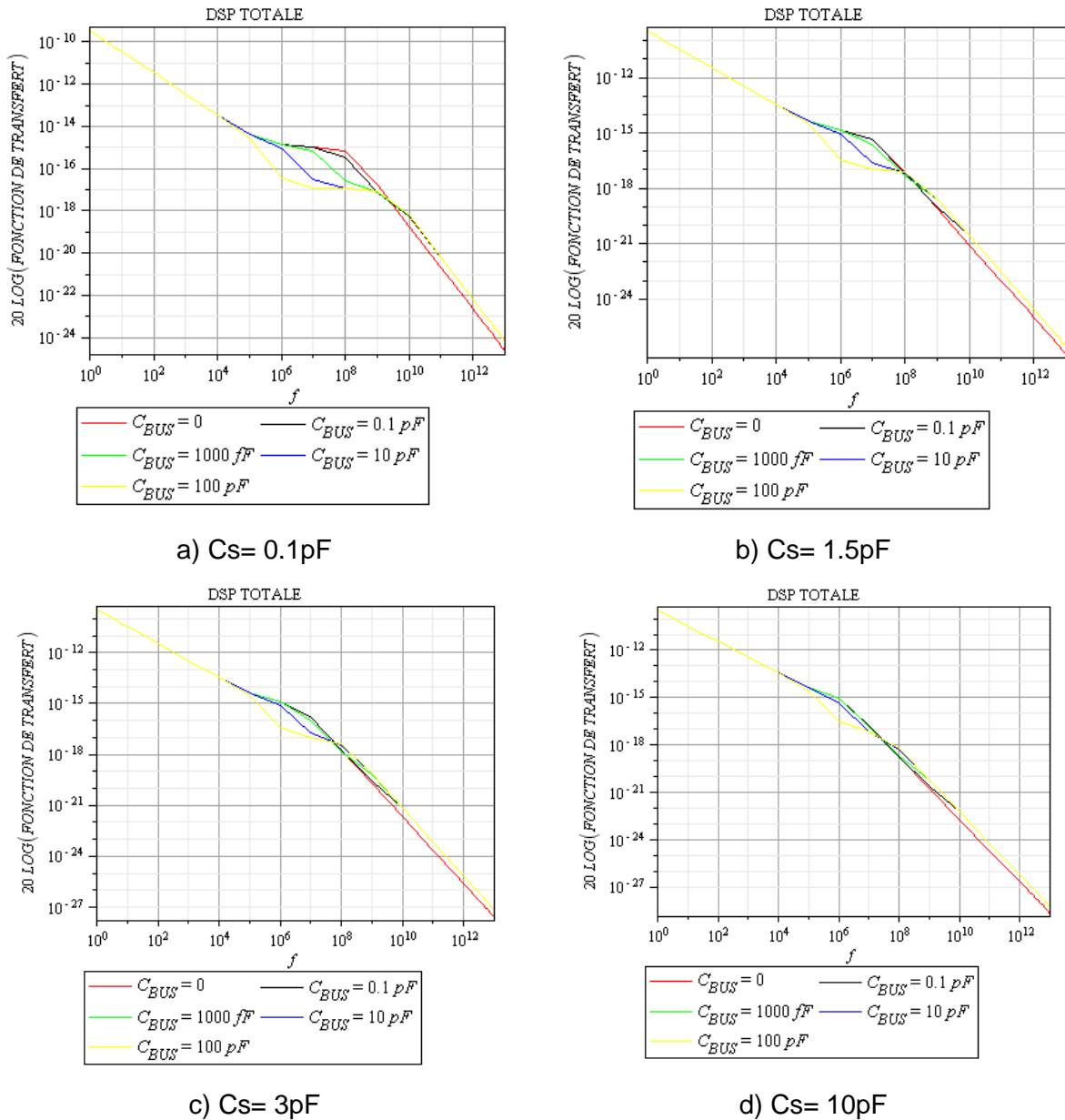


Figure 2-20 : DSP Totale en fonction de Cbus et Cs

La Figure 2-20 illustre l'impact sur la DSP de bruit total. Il faut noter que pour de fortes valeurs de capacités de stockage, l'impact de la capacité parasite (bus colonne) devient plus faible.

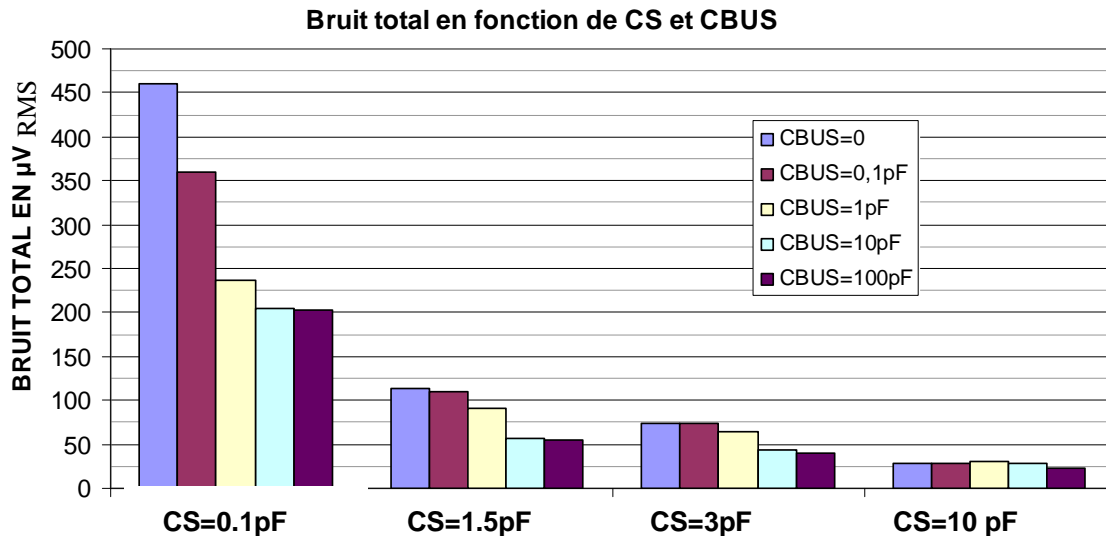
Le Tableau 4 et la Figure 2-21 donnent le résultat obtenu pour le calcul du bruit total en fonction des capacités  $C_s$  et  $C_{BUS}$  (pour les cas les plus communs).

BRUIT ETAGE AMPLI INTRA_PIXEL + SH ( $\mu\text{Vrms}$ )	CS = 0,1pF					CS = 1,5pF					CS = 3pF				
	CBUS					CBUS					CBUS				
	0pF	0,1pF	1pF	10pF	100pF	0pF	0,1pF	1pF	10pF	100pF	0pF	0,1pF	1pF	10pF	100pF
	461	359	237	205	203	113	110	91	57	54	74	73	64	43	39

Tableau 4 : Bruit total en  $\mu\text{V}$  en fonction de  $C_s$  et  $C_{BUS}$  pour la technologie AMS0.35 $\mu\text{m}$



Il faut noter, comme mentionné précédemment, que pour le calcul du bruit, la borne d'intégration inférieure est adaptée aux valeurs de capacités afin de réaliser un échantillonnage correct.



**Figure 2-21 : Bruit (V rms) total en fonction de  $C_S$  et  $C_{BUS}$  pour la technologie AMS0.35 $\mu$ m**

La Figure 2-21 montre très concrètement l'impact de la valeur de la capacité d'échantillonnage. Plus celle-ci est grande, plus le bruit sera faible ce qui est dû au filtrage passe bas du premier ordre. L'impact de la valeur de la capacité parasite du bus colonne est moindre quand la capacité d'échantillonnage est grande.

A ce stade, il devient nécessaire de connaître la contribution de chaque source de bruit lorsque les valeurs des capacités d'échantillonnage et parasites évoluent.

La Figure 2-22 montre la contribution relative de chaque source de bruit. Le niveau relatif sur cette figure est différent pour chaque cas que l'on peut identifier sur la Figure 2-21. Cette contribution en pourcentage, comme il peut être vu, ne dépend que très faiblement de la capacité d'échantillonnage  $C_S$ . En effet, l'allure des courbes semble être la même pour les différentes valeurs de  $C_S$ . En revanche, la contribution de chaque source devient différente lorsque la valeur de la capacité parasite évolue. Pour une capacité parasite de bus nulle (ou très faible), la contribution majoritaire est celle de la source de bruit de la source de courant (in3). La contribution de la source de bruit du suiveur est plus faible (10%). Quelques pourcents reviennent à la contribution des sources de bruit des transistors de sélection ligne et d'échantillonnage. Lorsque la capacité parasite du bus colonne augmente, la contribution de la source de bruit du transistor d'échantillonnage devient majoritaire alors que les autres contributions diminuent. Ceci s'explique par le fait que le bruit provenant des transistors en amont de l'échantillonneur bloqueur est filtré de façon plus efficace lorsque  $C_{BUS}$  est grand (fréquence de coupure faible).

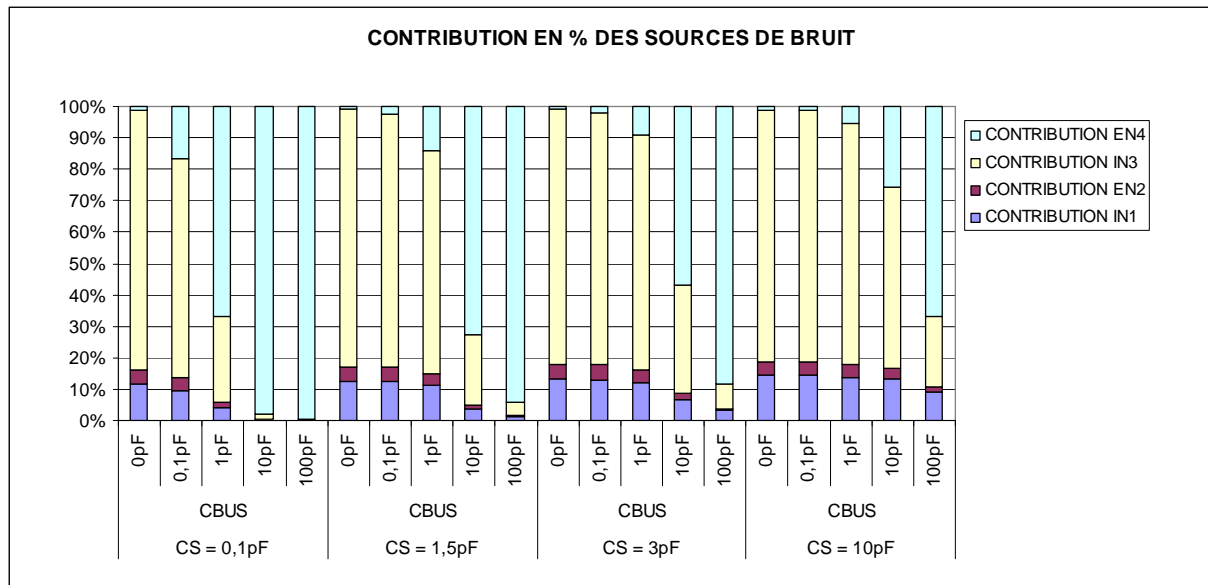


Figure 2-22 : Contribution des sources de bruit en fonction des capacités

Le Tableau 5 donne les valeurs numériques des différents contributeurs de bruit.

	CS = 0,1pF					CS = 1,5pF					CS = 3pF				
	CBUS					CBUS					CBUS				
	0pF	0,1pF	1pF	10pF	100pF	0pF	0,1pF	1pF	10pF	100pF	0pF	0,1pF	1pF	10pF	100pF
CONTRIBUTION IN1	156	111	48	11	6	40	39	30	11	6	27	26	22	11	7
CONTRIBUTION EN2	99	71	30	7	3	24	23	18	7	3	16	16	13	6	3
CONTRIBUTION IN3	419	300	125	27	10	102	99	76	27	11	67	65	55	25	11
CONTRIBUTION EN4	47	146	194	202	203	11	16,8	34	49	52	7	10	19	32	37

Tableau 5 : Contribution en  $\mu V$  des différentes sources de bruit

Pour conclure, il est donc préférable, comme le montre la Figure 2-21 d'avoir une capacité d'échantillonnage élevée et une capacité du bus parasite assez élevée. Il faut tout de même s'assurer du bon échantillonnage réalisé en s'assurant du bon établissement du signal à échantillonner.

Remarque :

Le calcul du bruit du suiveur intra-pixel et de l'échantillonneur se fait traditionnellement séparément. Ainsi, le bruit de l'amplificateur intra-pixel (incluant le suiveur intra-pixel, l'interrupteur de sélection ligne et la source de courant) est calculé sans l'échantillonneur bloqueur et le bruit de l'échantillonneur est calculé sans, en amont, le circuit équivalent à l'amplificateur. Ces deux bruits, une fois calculés, sont sommés quadratiquement.

Dans ce cas, le bruit de l'échantillonneur est égal au bruit de recharge de la capacité  $C_s$ .

Ceci correspond donc à  $\sigma_{SH} = \sqrt{\frac{kT}{C_s}}$ . Le Tableau 6 montre les valeurs de ce bruit pour

différentes valeurs de capacités d'échantillonnage.

$C_s$	0.1pF	1.5pF	3pF	10pF
$\sigma_{SH}$	204 $\mu$ V	53 $\mu$ V	38 $\mu$ V	21 $\mu$ V

**Tableau 6 : Bruit de recharge de l'échantillonneur bloqueur seul**

Ces valeurs sont donc à comparer avec les valeurs trouvées précédemment sur la contribution de la source de bruit en<sub>4</sub>. Celles-ci sont données dans le tableau suivant.

	CS = 0,1pF					CS = 1,5pF					CS = 3pF					CS = 10pF				
	CBUS					CBUS					CBUS					CBUS				
	0pF	0,1pF	1pF	10pF	100pF	0pF	0,1pF	1pF	10pF	100pF	0pF	0,1pF	1pF	10pF	100pF	0pF	0,1pF	1pF	10pF	100pF
CONTRIBUTION EN4	47	146	194	202	203	11	16,8	34	49	52	7	10	19	32	37	3	3	7	14	19

**Tableau 7 : Contribution de la source de bruit en4 pour la technologie AMS 0.35 $\mu$ m**

Il est à noter que pour de grandes valeurs de capacités parasites de bus ( $C_{BUS}=100pF$ ), la contribution de la source de bruit en<sub>4</sub> se rapproche de celle prise avec l'échantillonneur bloqueur seul. En revanche, lorsque cette capacité parasite du bus diminue, la contribution de la source de bruit en<sub>4</sub> diminue elle aussi. En conclusion, pour des imageurs de grande taille (capacités de bus élevées), l'impact du circuit en amont est moindre ce qui implique que l'on peut directement calculer l'impact de la contribution de la source de bruit en4 par la formule classique du bruit de recharge. Par contre, pour des imageurs de faible taille, ceci n'est plus vrai et il faut, dans ce cas là, inclure le circuit en amont.

### 2.2.3.2 Le bruit de l'amplificateur de sortie

L'amplificateur de sortie est conçu pour sortir les données au rythme désiré. De ce fait la limitation de la bande passante permettant de limiter l'impact du bruit de cet étage est liée à la vitesse de lecture de l'imageur.

#### 2.2.3.2.1 Calcul théorique

Les structures d'amplificateur de sortie dans les capteurs d'image CMOS sont là encore généralement simples.

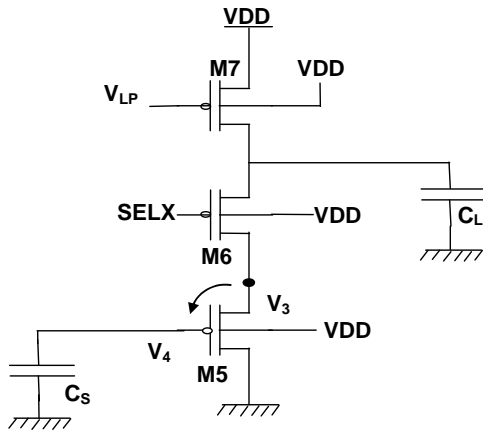


Figure 2-23 : Schéma électrique de l'amplificateur de sortie

La Figure 2-23 montre la structure classique implantée. Cette structure servira d'exemple pour le calcul théorique du bruit de ce bloc. Il est considéré pour ce circuit que l'état stationnaire est atteint lorsque le transistor de sélection colonne est actionné (M6). La capacité  $C_L$  représente la capacité de charge en sortie que peut piloter l'amplificateur.

Le schéma équivalent petits signaux de la Figure 2-23 est donné en Figure 2-24.

Les termes  $i_n$  représentent les courants de bruit des transistors et  $R7$  ( $1/g_{ds7}$ ) représente la résistance équivalente de la source de courant M7. Le transistor de sélection M6 est représenté par sa résistance équivalente  $r6$  ( $1/g_{ds6}$ ) et sa source de tension de bruit  $en6$ . Pour alléger les calculs, les courants des jonctions substrat-drain ( $g_{bd}$ ) et substrat-source ( $g_{bs}$ ) ainsi que les résistances d'accès dynamiques des transistors sont négligés. Les capacités  $C_{ds}$  et  $C_{sb}$  du transistor M5 sont aussi négligées.

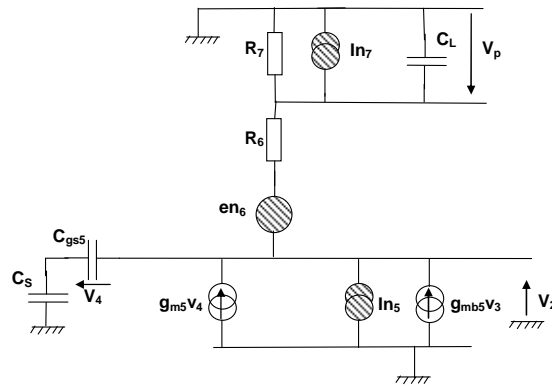


Figure 2-24 : Schéma équivalent en bruit de la chaîne de lecture PMOS

La contribution de chaque source de bruit doit être calculée afin d'obtenir la tension de bruit en sortie du système ( $v_n$ ). Comme précédemment, les sources de bruit sont considérées décorréliées les unes des autres et la technologie AMS0.35 $\mu$ m est prise en compte afin d'évaluer les contributions de bruit. Les tailles de transistors, les valeurs de capacités et la polarisation utilisées sont décrites ci-après.

TRANSISTORS	AMS0.35 $\mu$ m
M5	W/L=51 $\mu$ m/0.35 $\mu$ m
M6	W/L=60 $\mu$ m/0.35 $\mu$ m
M7	W/L=600 $\mu$ m/3 $\mu$ m
VLP	2.4 V
Cs	1.5pF
CL	10pF

Tableau 8 : Taille des transistors et polarisation de la chaîne de lecture PMOS

Cela donne les paramètres petits signaux et les courants suivants :

PARAMETRES	M5	M6	M7
$I_{DS}$	222 $\mu$ A	222 $\mu$ A	222 $\mu$ A
$G_m$	1619 $\mu$ S	81.2 $\mu$ S	1997 $\mu$ S
$G_{mb}$	250 $\mu$ S	19.1 $\mu$ S	531 $\mu$ S
$G_{DS}$	51 e-6	7735 e-6	4.8 e-6
$r_{DS}$	19.6 k $\Omega$	129 $\Omega$	208 k $\Omega$
$C_{GS}$	49.3 fF	.	.

Tableau 9 : Paramètres de transistors pour la technologie AMS 0.35 $\mu$ m

Ces paramètres vont être utilisés lors de l'analyse des différentes sources de bruit afin d'évaluer l'impact de chacune.

Comme précédemment, pour le bruit BF, les modèles de type SPICE 2 ont été utilisés (paramètres EF, AF, KF). Il a été réalisé une extraction des paramètres EF, KF et AF à partir du relevé des spectres de puissance de bruit de chaque transistor.

La Figure 2-25 montre ces spectres ainsi que la zone d'intérêt permettant d'extraire les paramètres de bruit.

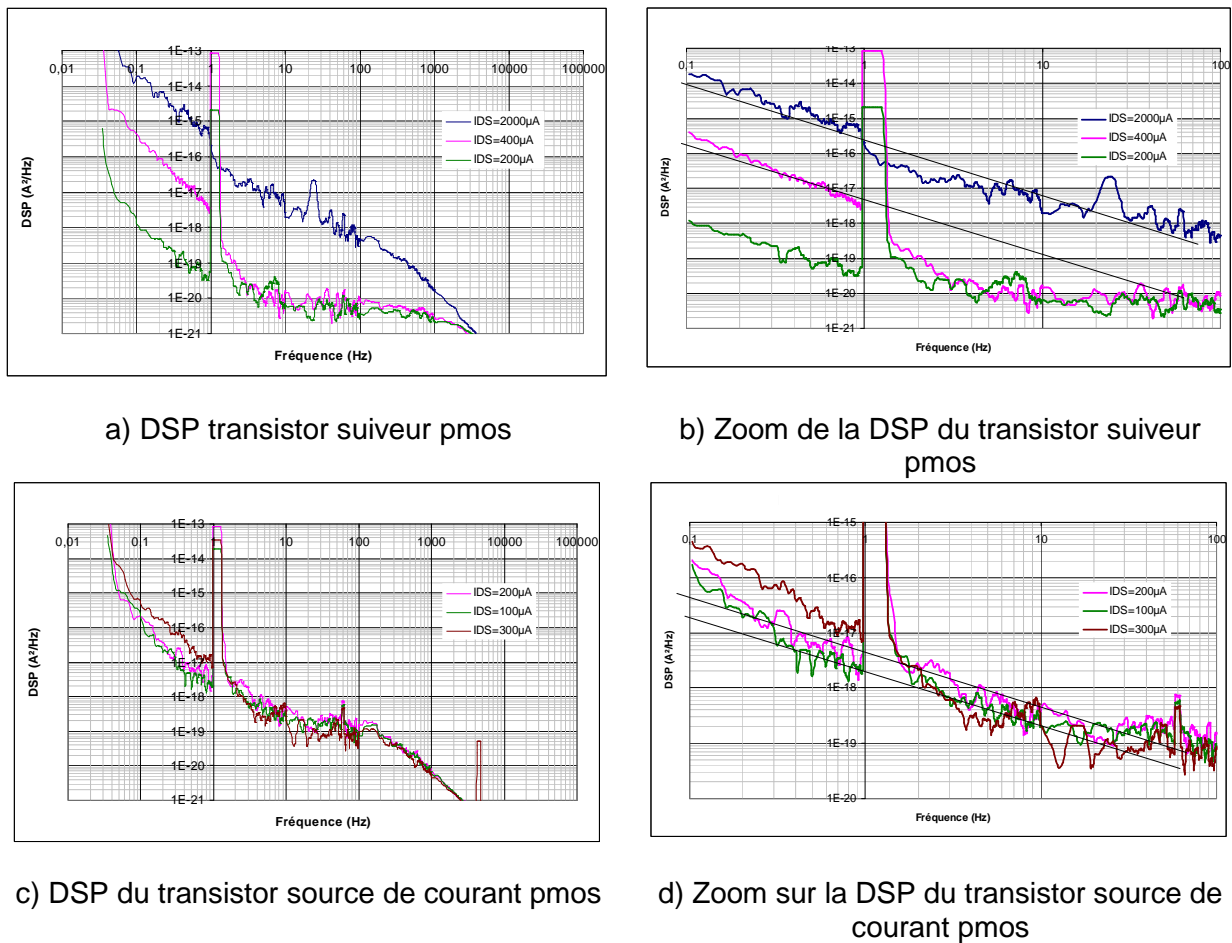


Figure 2-25 : DSP de bruit des différents transistors NMOS pour différents courants

L'extraction a permis de trouver les paramètres suivants :

Technologie AMS0.35µm	Transistor Suiveur	Transistor source de courant
EF	1	1
AF	2.43	1.14
KF	5.06e-25	2.9e-27

**Tableau 10 : Paramètres de bruit basse fréquence extraits**

Pour le transistor de sélection colonne, il sera pris les paramètres de bruit du transistor suiveur.

Les sources de bruit présentes dans cet étage ne sont pas corrélées. Cela permet de calculer indépendamment la contribution de chacune et d'additionner leurs densités spectrales de puissance :

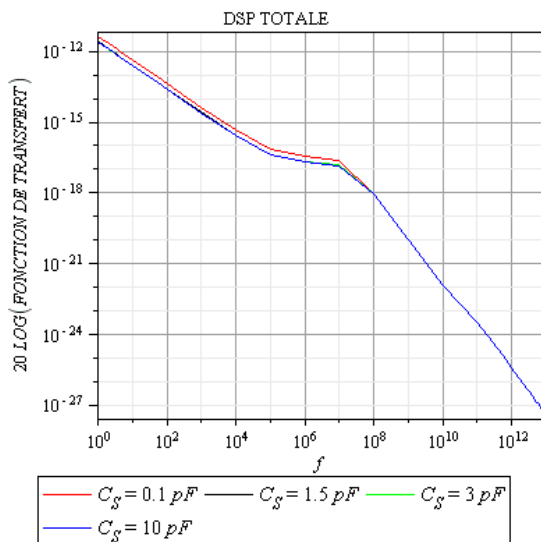
$$S_{TOT} = S_{IN5} \times |H_{SIN5}|^2 + S_{EN6} \times |H_{SEN6}|^2 + S_{IN7} \times |H_{SIN7}|^2 \quad \text{2-15}$$

D'après le schéma petits signaux donné en Figure 2-24, cela donne la densité spectrale de puissance de bruit totale suivante :

$$S_{TOT} = \frac{\left| \sin_5 \cdot \frac{Re\ q2.R7}{Re\ q2 + R7 + r6} \right|^2 + \left| \sin_6 \cdot \frac{R7}{Re\ q2 + R7 + r6} \cdot (1 + jw\ Re\ q2.Ceq2) \right|^2 + \left| \sin_7 \cdot \frac{R7}{Re\ q2 + R7 + r6} \cdot [Re\ q2 + r6 \cdot (1 + jw\ Re\ q2.Ceq2)] \right|^2}{\left| 1 + jw \left[ \frac{Re\ q2.R7}{Re\ q2 + R7 + r6} \cdot (C_L + Ceq2) + \frac{r6.R7}{Re\ q2 + R7 + r6} \cdot C_L + \frac{Re\ q2.r6}{Re\ q2 + R7 + r6} \cdot Ceq2 \right] + (jw)^2 \frac{Re\ q2.R7.r6}{Re\ q2 + R7 + r6} \cdot C_L.Ceq2 \right|^2} \quad \text{2-16}$$

### 2.2.3.2 Influence de la capacité d'échantillonnage du circuit

La Figure 2-26 donne la densité spectrale de puissance de bruit de l'amplificateur de sortie en fonction de la capacité d'échantillonnage.



Cette densité spectrale de puissance doit maintenant être intégrée afin de trouver le bruit.

Cela donne donc :

$$Bruit_{TOTAL} = \sqrt{\int_0^{+\infty} \sum S_n(f) df}$$

**Figure 2-26 : DSP totale de l'amplificateur de sortie**

La Figure 2-27 et le Tableau 11 illustrent les résultats de bruit obtenus pour la technologie AMS 0.35µm.

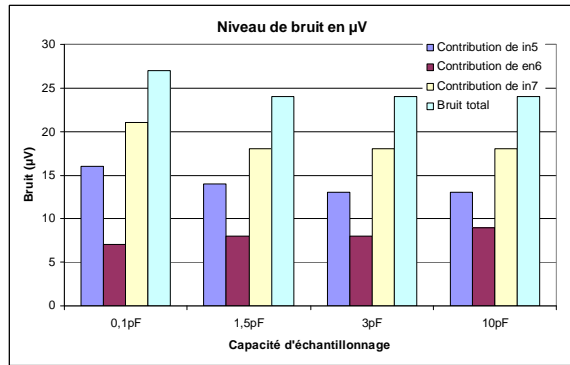


Figure 2-27 : Résultats de bruit total (V rms) pour l'amplificateur de sortie

Capacité d'échantillonnage	AMS0,35µm			
	0,1pF	1,5pF	3pF	10pF
Contribution de in5	16	14	13	13
Contribution de en6	7	8	8	9
Contribution de in7	21	18	18	18
Bruit total	27	24	24	24

Tableau 11 : Bruit en µV rms pour l'étage de sortie

La Figure 2-28 illustre l'influence des sources de bruit sur le bruit total.

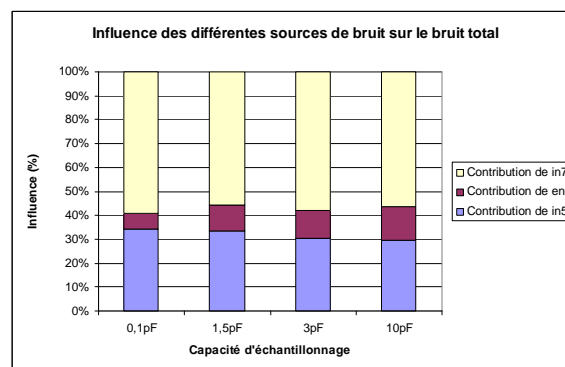


Figure 2-28 : Influence des postes de bruit sur le bruit total

Ces résultats nous montrent le faible impact de la capacité d'échantillonnage du circuit en amont sur le bruit de l'amplificateur de sortie. Globalement, ce bruit ne dépend presque exclusivement que des contributions des transistors suiveur et source de courant. Leurs contributions peuvent être minimisées grâce à un dimensionnement adéquat des transistors.

Cette analyse concernant le bruit de la chaîne de lecture nous a permis de mettre en évidence l'impact du bruit du premier étage et notamment le bruit du suiveur intra-pixel et celui de la source de courant. Le bruit de la source de courant peut être réduit assez simplement par une optimisation de la taille du transistor. En effet, ce transistor, dans le cas des imageurs matriciels et linéaires, est contraint topologiquement sur une seule dimension ce qui laisse un degré de liberté sur l'autre dimension. Cependant dans le cas des imageurs matriciels, le transistor suiveur est fortement contraint afin d'optimiser le facteur de remplissage du pixel mais également afin d'optimiser la capacité de grille qu'il ramène sur la photodiode pour le pixel photodiode 3T ou sur la diode de lecture pour le pixel photomos ou le pixel photodiode 4T. Dans le cas des imageurs linéaires, seule la contrainte sur la capacité de grille qu'il ramène demeure afin d'optimiser le gain de conversion. De plus, nous avons vu l'importance du choix de la capacité d'échantillonnage intervenant dans le filtrage

du bruit. Il convient donc de réaliser, là aussi, une optimisation de sa valeur tout en prenant en compte le temps d'échantillonnage nécessaire à l'acquisition du signal. L'étude du second étage de la chaîne de lecture a permis de mettre en évidence le fait que celui-ci n'a finalement qu'un faible impact sur le bruit total de la chaîne de lecture. De plus, n'étant contraint que sur une seule dimension, il est assez aisé de réaliser une optimisation du dessin des transistors.

### **2.3 LES AXES D'OPTIMISATION DE LA DYNAMIQUE DES CAPTEURS CMOS**

L'analyse des éléments constituant la dynamique d'un imageur CMOS a permis de dégager plusieurs axes de travail.

Le premier axe de travail concerne l'excursion en tension en sortie du capteur. En effet, nous avons démontré l'importance de l'excursion en tension de la chaîne de lecture, qui, dans la plupart des cas limite l'excursion en tension. Cependant, nous avons également vu que dans le cas des pixels de type photodiode 3T, il se peut que la photodiode elle-même limite cette excursion de par son gain de conversion (dépendant du pas du pixel). Des travaux ont donc été réalisés sur l'optimisation de l'excursion en tension de la chaîne de lecture ainsi que la minimisation de la dépendance du gain de conversion et du pas du pixel des photodiodes 3T. Ces travaux, réalisés pour un procédé CIS de génération 0.35 $\mu$ m, sont présentés dans le chapitre 3.

Le second axe de travail concerne la réduction du bruit au sein de l'imageur. Nous avons vu l'importance du bruit de recharge sur la dynamique pour le cas des pixels photodiode 3T. Si ce bruit de recharge est réduit ou éliminé, l'importance du bruit de la chaîne de lecture et notamment le bruit du premier étage devient prépondérant pour tous les types de pixels. Une optimisation du bruit de la source de courant est possible et amène le suiveur intra-pixel (dans le cas des imageurs matriciels) à être le contributeur majoritaire. L'optimisation du bruit du suiveur est plus délicate car celui-ci est contraint topologiquement et entre également en jeu dans le calcul du gain de conversion par l'intermédiaire de sa capacité de grille. Le deuxième étage, quant à lui, n'a que peu d'impact sur le bruit total de l'imageur. Le chapitre 4 rend compte du travail d'élimination ou de réduction du bruit de recharge dans les photodiodes 3T ainsi que l'optimisation du bruit du suiveur intra-pixel lorsque le bruit de recharge est éliminé ou réduit pour les photodiodes 3T et les pixels de type photomos et photodiode 4T.



## RÉFÉRENCES

- [1] P. Martin-Gonthier, P. Magnan, F. Corbiere, M. Estribeau, N. Huger, and L. Boucher "Dynamic range optimisation of CMOS image sensors dedicated to space applications", Proc. SPIE 6744, 2007
- [2] H. Tian and al, «Analysis of temporal noise in CMOS APS», in Proc. SPIE, San Jose, CA, Jan.1999, vol.3649
- [3] H. Tian, « Noise analysis in CMOS image sensors », PhD thesis, August 2000
- [4] Y. Degerli, "Etude, modélisation des bruits et conception des circuits de lecture dans les capteurs d'images à pixels actifs CMOS", Thèse de doctorat, novembre 2000
- [5] A. Van Der Ziel, Noise in Solid-State Devices and Circuits, Wiley, New York, 1986.
- [6] <http://www.eecs.berkeley.edu/Pubs/TechRpts/1980/ERL-80-7.pdf>
- [7] Eldo Device Equations Manual, Software Version 6.2\_1, Release 2003.3
- [8] D. W. Ricker, "Echo Signal Processing", Springer, 2003





# CHAPITRE 3

## 3 OPTIMISATION DE L'EXCURSION EN TENSION EN SORTIE DE L'IMAGEUR

Ce chapitre est consacré à l'optimisation de l'excursion en tension en sortie de l'imageur. Le chapitre précédent a permis de mettre en évidence le fait que la dynamique peut être limitée par celle-ci dans la plupart des cas. Toutefois, ce chapitre traitera également de la limitation que peut introduire la photodiode d'un pixel 3T dans certains cas du fait de la relation existant entre le pas du pixel et le facteur de conversion. Nous allons donc, dans un premier temps, définir quels sont les éléments, dans le cas d'une chaîne de lecture classique, qui limitent l'excursion en tension en sortie de l'imageur. Ensuite, nous verrons les différents moyens mis en œuvre afin d'étendre cette excursion. Finalement, nous aborderons le cas où cette limitation peut provenir de la photodiode d'un pixel de type 3T.

### 3.1 LES ELEMENTS LIMITANT L'EXCURSION EN TENSION DE LA CHAÎNE DE LECTURE

Nous allons définir les éléments limitant l'excursion en tension en sortie de l'imageur pour le cas d'une chaîne de lecture classique [1]. Celle-ci est composée d'un circuit de recharge, d'un premier étage suiveur de type NMOS, d'un échantillonneur/bloqueur et d'un étage de sortie de type PMOS. Celle-ci est représentée en Figure 3-1 avec une seule voie pour ne pas surcharger la figure.

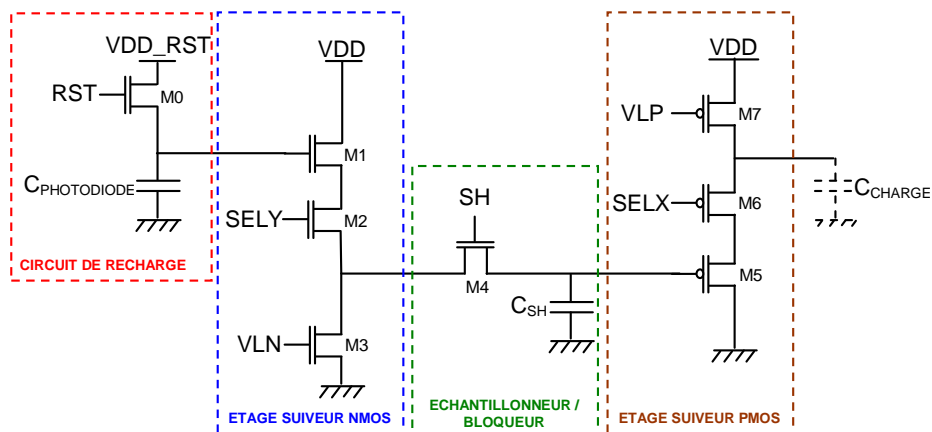


Figure 3-1 : Chaîne de lecture classique d'un imageur CMOS

### 3.1.1 LE CIRCUIT DE RECHARGE

Le circuit de recharge est composée du transistor de recharge (M0) et, soit de la capacité de la photodiode dans le cas d'un pixel de type photodiode 3T, soit de la capacité du nœud de lecture pour les cas du pixel de type photomos et photodiode 4T. Suivant la valeur de la tension  $V_{DD\_RST}$ , nous avons une recharge de type « soft reset » ou « hard reset ». Pour le premier cas, la tension de recharge aux bornes de la capacité sera environ  $V_{DD}-V_{GS}$ . L'excursion en tension aux bornes de la capacité lors de la lecture s'étend donc de  $V_{DD}-V_{GS}$  à 0V. Dans le second cas (« hard reset »), la tension aux bornes de la capacité peut varier de  $V_{DDR}$  à 0V.

Nous voyons donc que le transistor de recharge ne limite l'excursion en tension sur la capacité que pour le cas du mode « soft reset ». Pour le mode « hard reset », c'est la tension  $V_{DDR}$ , inhérente à ce mode de recharge, qui limite celle-ci.

### 3.1.2 L'ETAGE SUIVEUR NMOS

Dans le cas d'un imageur matriciel, les transistors M1 et M2 se situent dans le pixel alors que M3 est au pied de la colonne. Cet étage NMOS est un étage suiveur simple avec M1 monté en source suiveuse, M2 permettant de sélectionner le pixel et M3 monté en source de courant. La limitation de l'excursion en tension sur cet étage provient de la source suiveuse (M1). En effet, lorsque sa tension d'entrée sur la grille n'est plus assez élevée, la tension  $V_{GS}$  de M1 devient faible et le transistor n'assure plus sa fonction suiveur. La Figure 3-2 illustre ce phénomène.

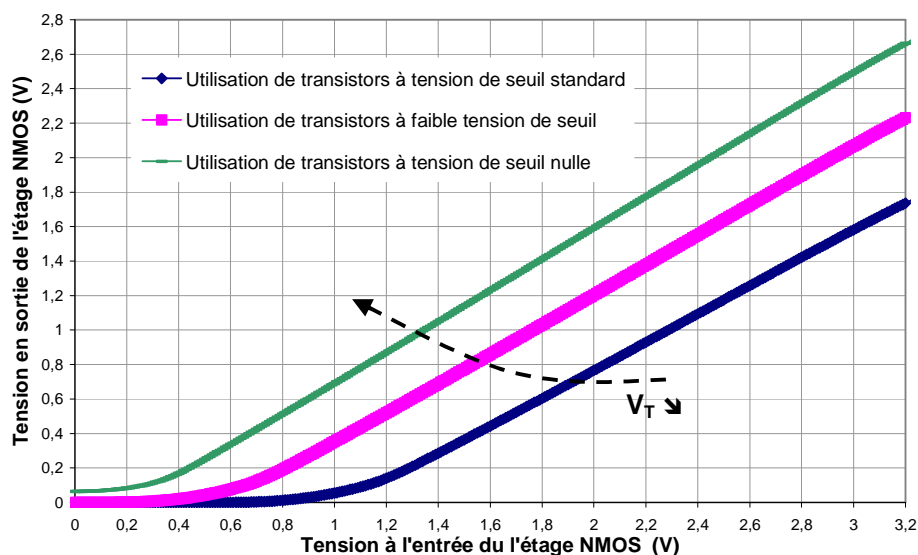


Figure 3-2 : Exemple de fonction de transfert de l'étage suiveur NMOS pour différents types de tension de seuil des transistors

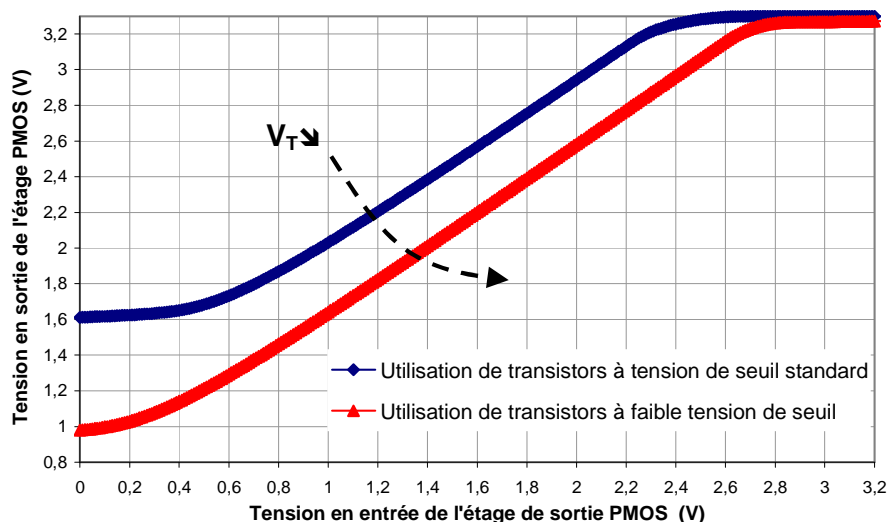
Nous voyons donc que l'excursion en tension sur cet étage est fonction de la tension  $V_{GS}$  aux bornes de M1. Plus la tension de seuil de ce transistor sera faible, plus l'excursion en tension de l'étage sera importante comme le montre la Figure 3-2 (simulations réalisées à même courant de polarisation de l'étage). En effet, dans cet exemple, nous montrons des simulations réalisées sur un procédé CIS de génération 0.18 $\mu\text{m}$  permettant d'utiliser des transistors NMOS ayant une tension de seuil standard (SDT), faible (LVT) et nulle (0VT).

### 3.1.3 L'ECHANTILLONNEUR / BLOQUEUR

L'échantillonneur bloqueur retranscrit très directement la tension à l'entrée sur sa sortie. Cet étage n'apporte donc aucune limitation en terme d'excursion en tension.

### 3.1.4 L'ETAGE DE SORTIE SUIVEUR PMOS

L'étage de sortie PMOS est constitué, comme l'étage NMOS, d'un transistor à source suiveuse (M5), d'un transistor de sélection colonne (M6) et d'un transistor ayant la fonction source de courant (M7). La limitation de l'excursion en tension de cet étage sur la partie haute de sa fonction de transfert provient du transistor monté en source suiveuse. En effet, lorsque le  $V_{GS}$  du transistor M5 devient faible, celui-ci n'assure plus sa fonction suiveur. La Figure 3-3 illustre cet effet. La limitation de la partie basse de la fonction de transfert provient de la variation de la résistance du transistor de sélection colonne M6 qui fonctionne en interrupteur jusqu'à atteindre une tension  $V_{GS}$  trop faible. Dans ce cas, le transistor M6 passe en fonctionnement sous le seuil, induisant une résistance entre le drain et la source plus grande, ce qui amène une chute de tension plus importante à ses bornes.



**Figure 3-3 : Exemple de fonction de transfert de l'étage de sortie PMOS pour différents types de tension de seuil des transistors**

Comme pour l'étage NMOS, l'utilisation de transistors à faible tension de seuil sera bénéfique pour l'excursion en tension de cet étage. Ceci est illustré par la Figure 3-3.

### 3.1.5 LA CHAÎNE DE LECTURE COMPLETE

La fonction de transfert de la chaîne de lecture complète est décrite par la Figure 3-4. Celle-ci montre donc les limitations haute et basse de l'excursion en tension dues aux deux étages. Cependant, il convient de prendre en compte la limitation de l'excursion en tension du circuit de recharge. En effet, suivant le mode de recharge, celui-ci va fixer la tension maximale à l'entrée du circuit de lecture. Cette tension maximale est représentée sur la Figure 3-4 ( $V_{REF}$ ). Cela signifie que l'optimisation de la partie haute de la fonction de transfert doit être réalisée en tenant compte de chaque optimisation réalisée sur le circuit de recharge et sur l'étage de sortie PMOS.

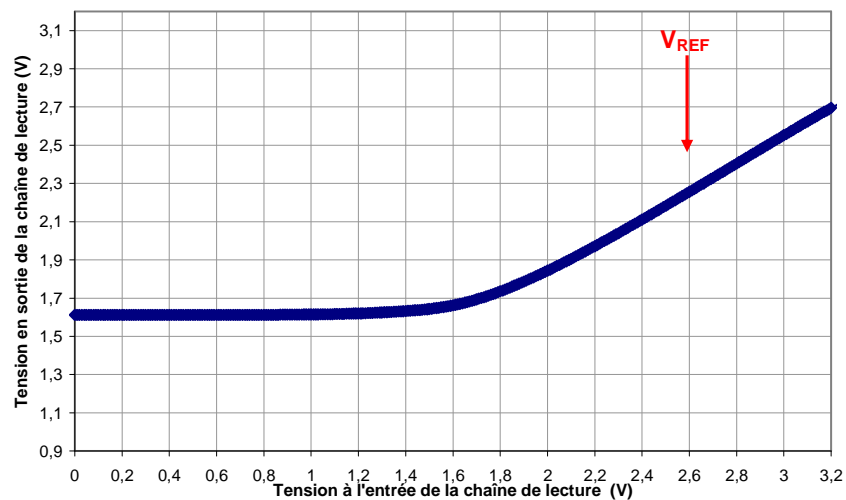


Figure 3-4 : Fonction de transfert de la chaîne de lecture complète

L'optimisation de l'excursion en tension de la chaîne de lecture peut donc être faite par la simple utilisation de transistors NMOS et PMOS à faible tension de seuil. Il faut cependant remarquer que, dans le cas des imageurs matriciels, les transistors NMOS M0, M1 et M2 sont localisés dans le pixel. Cela implique une grande prudence quand à l'utilisation de transistors spécifiques pouvant altérer l'optimisation réalisée par le fondeur sur les paramètres tels que l'efficacité de détection spectrale et le courant d'obscurité, dans le cas des technologies CIS.

Deux cas de figures peuvent donc se dégager de la conclusion précédente. En effet, les technologies ayant une lithographie supérieure à  $0,25\mu\text{m}$  ne possèdent pas de transistors spécifiques à faible tension de seuil. Au contraire, les technologies fortement submicroniques (procédés de génération  $0,18\mu\text{m}$  et inférieure), possèdent diverses options de transistors (tension de seuil standard, faible et nulle). Ces deux cas de figures vont donc être traités dans les paragraphes suivants.

### 3.2 OPTIMISATION DE L'EXCURSION EN TENSION DE LA CHAÎNE DE LECTURE POUR UN PROCÉDE CIS DE GÉNÉRATION 0.35µm

Un procédé CIS de génération 0.35µm est utilisé actuellement dans le cadre de la filière de composants imageurs spatiaux (COBRA) développée en collaboration entre l'ISAE et la société EADS-Astrium [2].

Ce procédé utilise une technologie épitaxiée et optimisée pour l'imagerie. Elle présente la particularité d'avoir un profil de dopage de la photodiode optimisé afin d'atteindre une collection optimale pour la zone photosensible. De plus, elle permet, par des techniques de post-traitement, de déposer un filtre anti-reflet et des micro-lentilles qui améliorent l'efficacité de détection spectrale. La Figure 3-5 montre la vue en coupe pour un pixel dans cette technologie.

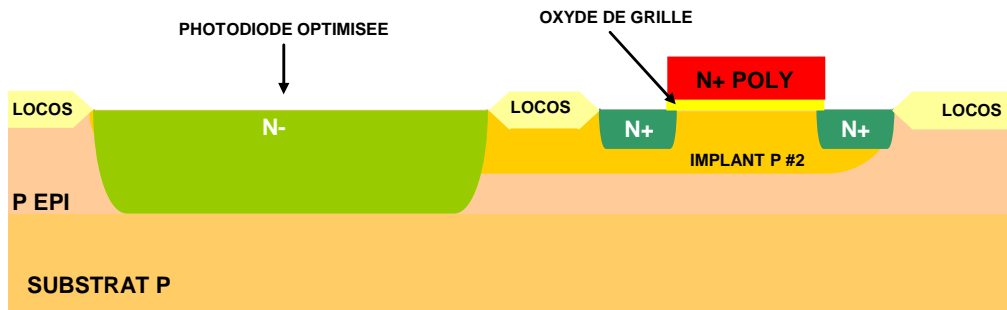


Figure 3-5 : Vue en coupe d'un pixel de la technologie utilisée (CIS 0.35µm)

La technologie CIS 0.35µm choisie utilise une couche spécifique pour définir la zone pixel. Cette couche définit en fait un implant optimisé pour la détection (implant P #2) qui englobe la zone photosensible et la zone électrique du pixel donc certains transistors. Cela se traduit par le fait que nous aurons des transistors NMOS avec des caractéristiques différentes, notamment la tension de seuil, par rapport à ceux en dehors du pixel.

Après analyse du procédé du fondeur, nous pouvons déduire les vues en coupe des transistors hors-pixel (TMOS normaux) et intra-pixel. Ces vues en coupes sont représentées sur la Figure 3-6.

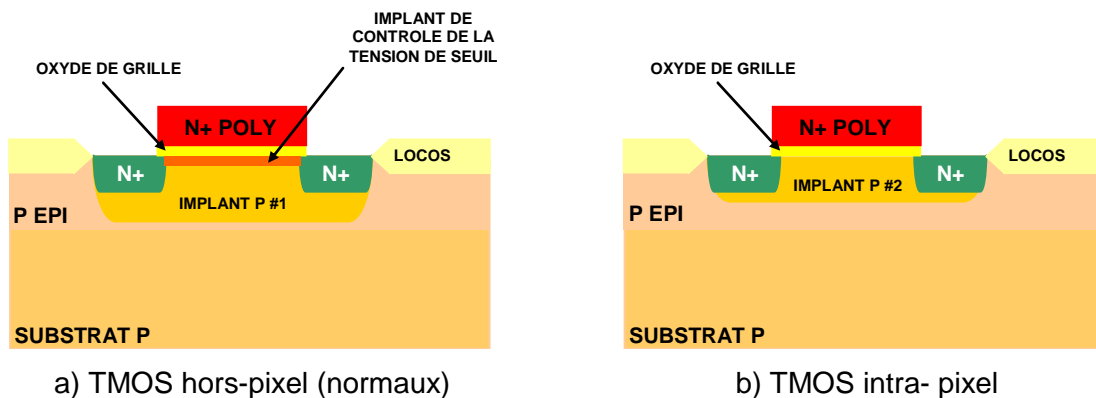


Figure 3-6 : Vues en coupe des TMOS dans et en dehors du pixel



Le transistor NMOS en dehors de la zone pixel, qui est le transistor du procédé originel, se caractérise par un implant de type P #1. Celui-ci permet, entre autres, de s'affranchir du phénomène de « punchthrough » et de stopper l'extension du canal [3],[4],[5]. Il présente un dopage différent de l'épitaxie. De plus, un implant supplémentaire est placé sous le canal afin de contrôler la tension de seuil. Cet implant de contrôle de la tension de seuil peut être soit réalisé par des espèces de dopant N (Arsenic, Phosphore) ou P (Bore) suivant la valeur de la tension de seuil à atteindre et le niveau de concentration de dopant P atteint durant l'implantation de l'anti-punchthrough et de l'arrêt du canal. L'allure du profil de dopage est donnée à titre indicatif sur la Figure 3-7 d'après la compréhension que nous avons du procédé.

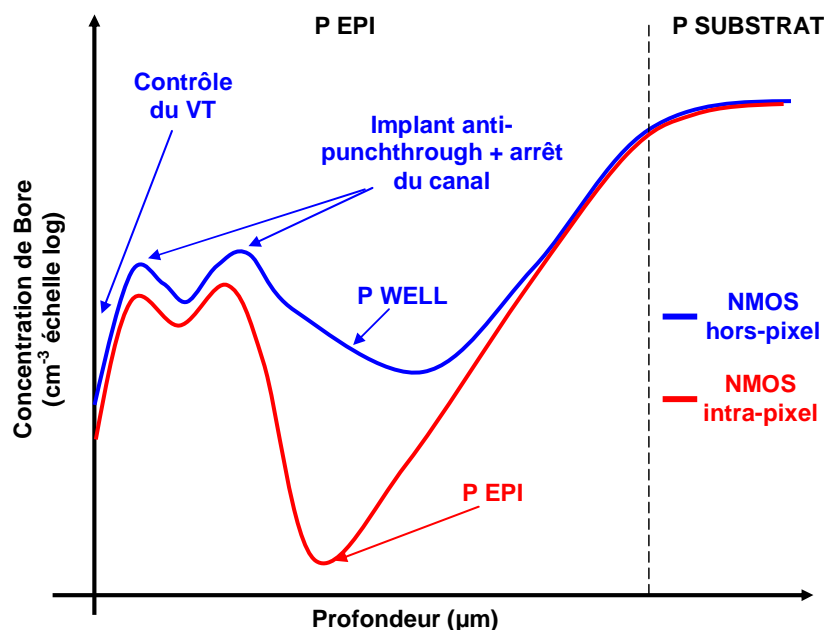
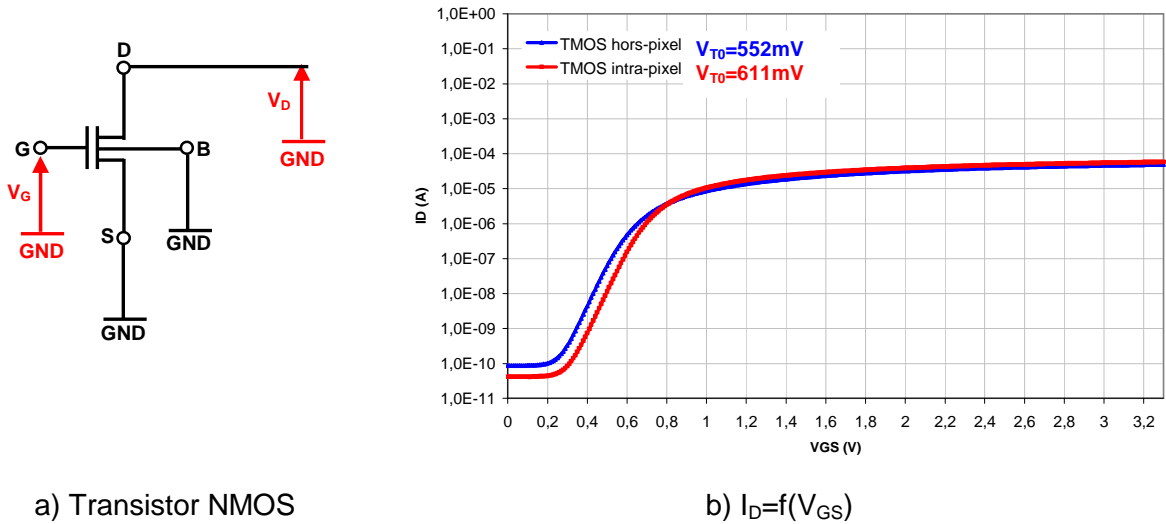


Figure 3-7 : Profil de dopage P

Dans le cas du transistor NMOS réalisé dans le pixel, nous avons également un implant anti-punchthrough et arrêt du canal. Celui-ci a une concentration et une forme différente afin d'optimiser la collection pour la zone photosensible. Ce profil de dopage de Bore est également représenté sur la Figure 3-7. Contrairement au transistor hors de la zone pixel, le transistor dans le pixel ne possède pas d'implant de contrôle de la tension de seuil.

Ces deux profils de dopage sont différents et amènent de ce fait une tension de seuil, sans effet substrat ( $V_{BS}=0$ ), différente comme le montre la Figure 3-8b.



a) Transistor NMOS

b)  $I_D=f(V_{GS})$

Figure 3-8 : Courbe  $I_D=f(V_{GS})$  donnant la tension de seuil à  $V_{BS}=0$  (pas d'effet substrat)

Les courbes  $I_D=f(V_{GS})$  sont issues de mesures réalisées sur des transistors témoins par l'intermédiaire d'un testeur sous pointe couplé à un analyseur de paramètres des semi-conducteurs Agilent 4200. Ce banc de caractérisation est illustré par la Figure 3-9. L'extraction des tensions de seuil est réalisée par la méthode d'extrapolation linéaire à faible tension de drain (régime linéaire du transistor NMOS) [6].

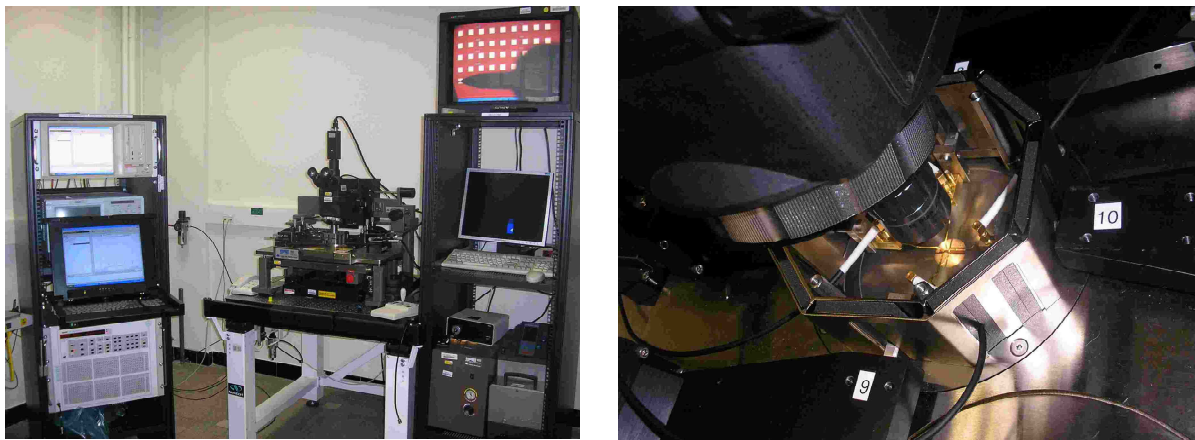


Figure 3-9 : Banc de caractérisation des transistors témoin

L'expression de la tension de seuil est donnée par l'équation 3-1 pour un dopage uniforme dans le canal [7], [8].

$$V_T = V_{fb} + 2.\psi_B + \frac{\sqrt{2.\epsilon_{si}.q.N_a.(2\psi_B + V_{bs})}}{C_{OX}} \tag{3-1}$$

Les paramètres de l'équation 3-1 sont :

- $V_{fb}$ , la tension de « flat band »
- $\psi_B$ , le potentiel de surface

- $\epsilon_{SI}$ , la permittivité du silicium
- $q$ , la charge élémentaire
- $N_a$ , la concentration d'atome accepteur
- $V_{bs}$ , la tension de polarisation du substrat (différence de potentiel entre la source et le substrat entraînant l'effet substrat ou « body effect »)
- $C_{OX}$ , la capacité correspondante à l'oxyde de grille

$$2\psi_B = \frac{2.k.T}{q} \cdot \ln\left(\frac{N_a}{n_i}\right) \quad 3-2$$

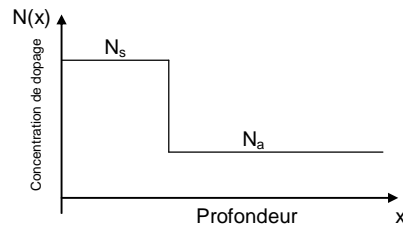
L'équation 3-2 montre le potentiel de surface qu'il faut atteindre pour que le transistor conduise.

Dans le cas où le dopage du canal n'est pas uniforme, l'expression de la tension de seuil devient (équation 3-3) [7]:

$$V_T = V_{fb} + 2\psi_B + \frac{1}{C_{OX}} \cdot \sqrt{2 \cdot \epsilon_{SI} \cdot q \cdot N_a \cdot (2\psi_B - \frac{q \cdot (N_s - N_a) \cdot x_s^2}{2 \cdot \epsilon_{SI}} + V_{bs})} + \frac{q \cdot (N_s - N_a) \cdot x_s}{C_{OX}} \quad 3-3$$

Dans ce cas,  $N_s$  représente le dopage jusqu'à la profondeur  $x_s$ , puis le dopage du substrat  $N_a$ , comme le montre la Figure 3-10.

L'équation 3-3 montre donc une dépendance de la tension de seuil au dopage du canal et du substrat.

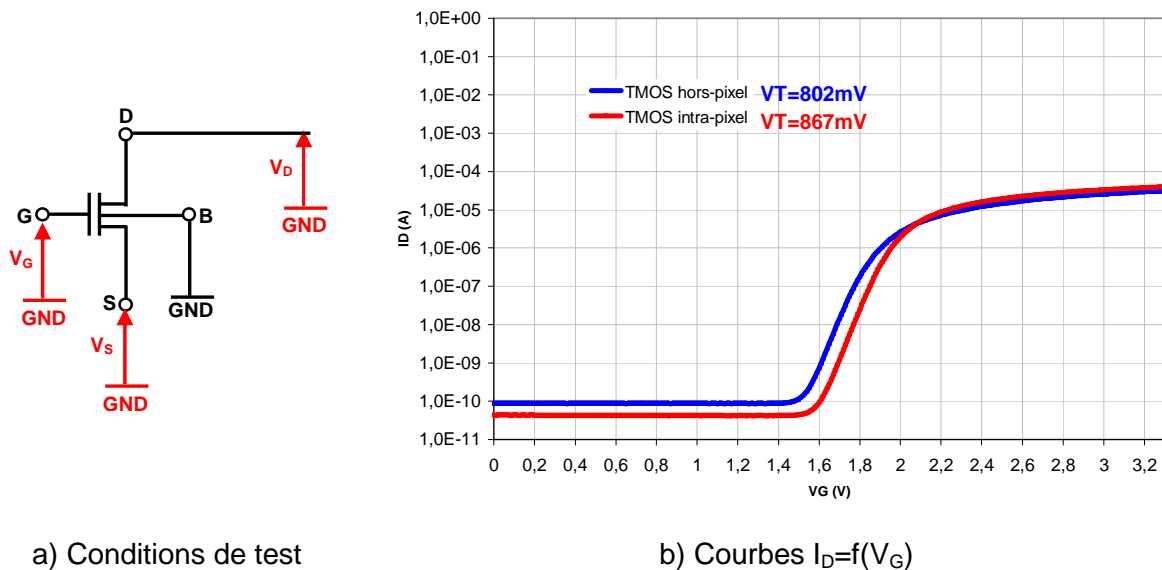


**Figure 3-10 : Concentration de dopage non-uniforme**

L'extraction des tensions de seuil des transistors NMOS hors pixel et intra-pixel nous donne donc, respectivement, 552mV et 611mV.

Dans le cas d'un transistor NMOS monté en suiveur dans le pixel, la tension  $V_{BS}$  de part le montage source suiveuse est différente de zéro. Cela amène donc une augmentation de la tension de seuil par effet substrat.

Nous avons donc réalisé des mesures avec un transistor NMOS monté dans les conditions rencontrées avec une source suiveuse pour les deux types de transistor (intra-pixel et hors du pixel). Les résultats sont donnés en Figure 3-11 pour une tension  $V_{BS}=1V$ . Cela amène donc, avec la même méthode d'extraction de la tension de seuil, des tensions de seuil de 802mV et 867mv pour le transistor hors pixel et intra pixel respectivement.



**Figure 3-11 : Tension de seuil en présence de l'effet substrat pour les transistors NMOS en dehors et dans le pixel**

La différence de tension de seuil entre les transistors hors pixel et intra pixel (diminution d'environ 60mV) limite l'excursion en tension en sortie de l'étage suiveur situé dans le pixel et, par extension, la dynamique linéaire de l'imageur. En effet, la différence de tension de seuil a un impact non seulement sur l'excursion en tension du transistor monté en source suiveuse mais elle se retrouve également sur le niveau de tension de recharge de la photodiode (par l'intermédiaire du transistor de recharge) et, dans une moindre mesure, sur l'excursion en tension du transistor de sélection ligne.

Nous voulons donc un transistor NMOS intra-pixel qui ait une tension de seuil égale ou inférieure à celle du transistor NMOS dit normal (situé en dehors de la zone pixel) afin d'augmenter l'excursion en tension du premier étage de la chaîne de lecture.

Nous avons donc travaillé avec le fondeur afin de trouver des solutions permettant d'abaisser la tension de seuil des transistors NMOS intra-pixel. Cependant, ces solutions doivent être compatibles avec leur procédé de fabrication et leurs équipements mais également avec les performances requises en termes de procédé optimisé pour l'imagerie (efficacité de détection spectrale, densité de courant d'obscurité).

Après concertation avec le fondeur, plusieurs voies ont été explorées. Celles-ci sont décrites dans le paragraphe suivant.

### 3.2.1 DEFINITION DES IMPLANTS OPTIMISES

Les solutions envisagées sont sur la base de la modification des implantations ioniques #1 et #2 avec une modification de l'implant de contrôle de la tension de seuil pour le transistor NMOS hors pixel. Ces modifications auront un impact sur le profil de dopage et donc sur la tension de seuil et l'effet substrat.

Nous avons dans un premier temps réalisé une analyse du profil de dopage sous le canal des deux transistors NMOS (intra-pixel et hors pixel). Cette analyse faite par spectroscopie de masse ionique secondaire (SIMS<sup>15</sup>) donne les profils de dopage (concentrations relatives) des deux transistors sur la Figure 3-12. Le principe de l'analyse SIMS consiste à envoyer des ions sur l'échantillon afin de provoquer un arrachement atomique à la surface de celui-ci. Les éléments arrachés sont ensuite accélérés puis déviés selon leur masse pour passer dans un spectromètre de masse. Les ions utilisés pour l'analyse des semi-conducteurs sont le Césium (donnant une réponse satisfaisante pour les dopants de type Bore, Arsenic et Phosphore) ou l'Oxygène (donnant une meilleure réponse sur le Bore mais nécessitant une méthode plus complexe).

Nous pouvons donc constater un profil de dopage différent du substrat jusqu'à environ 3 $\mu$ m suivant que le transistor NMOS se trouve à l'intérieur du pixel ou non. Dans le premier micron, nous pouvons observer les deux implants réalisés permettant l'arrêt du canal et l'anti-punchthrough. Ensuite, le dopage P du transistor intra-pixel chute jusqu'au dopage de l'épitaxie afin d'optimiser la zone de collection de charge pour la photodiode. Nous pouvons également constater une différence en terme de concentration. En effet, la concentration de dopant de type P est plus importante pour le transistor hors pixel. Le profil de dopage de la Figure 3-12 ne montre pas la concentration de dopage de type N présent dans le cas du transistor hors pixel afin de réaliser le contrôle précis de la tension de seuil.

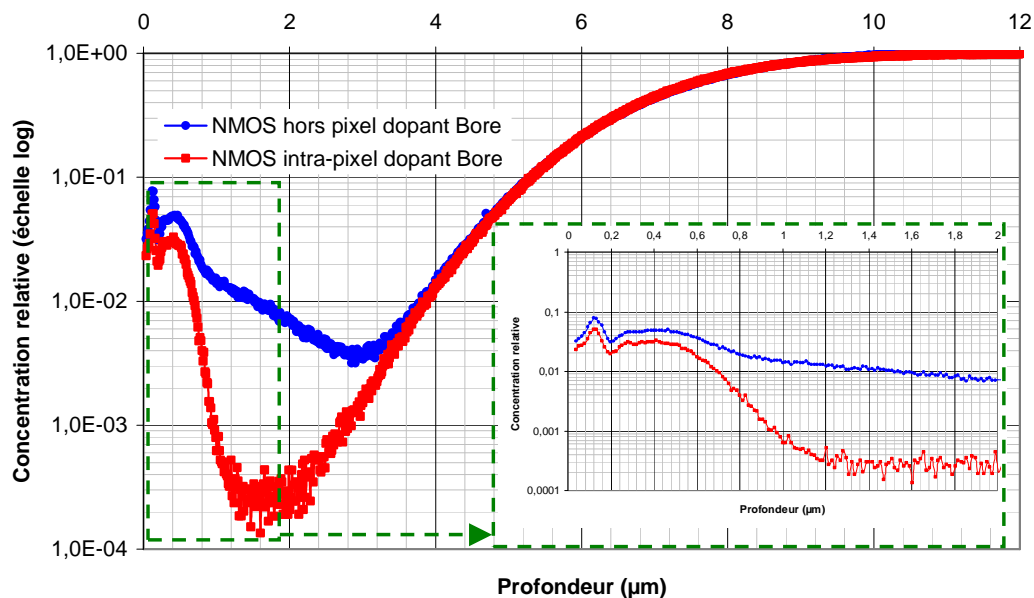


Figure 3-12 : Profil de dopage P des deux transistors NMOS (intra-pixel et hors pixel)

<sup>15</sup> SIMS : Secondary Ion Mass Spectroscopy

Quatre variations de dose d'implantation ionique ont été imaginées afin de réduire la tension de seuil plus importante pour le transistor NMOS intra-pixel. Ces variations sont résumées dans le Tableau 3-1.

		Transistor NMOS hors-pixel		Transistor NMOS intra-pixel	
		VARIATION DE LA DOSE PAR RAPPORT AU PROCEDE STANDARD		VARIATION DE LA DOSE PAR RAPPORT AU PROCEDE STANDARD	
		IMPLANT P	IMPLANT DE CONTROLE DE VT	IMPLANT P	IMPLANT DE CONTROLE DE VT
PROCEDE	VARIATION 1	- 39.5%	Implant de type P	- 39.5%	aucun
	VARIATION 2	- 48%	Implant de type P	- 48%	aucun
	VARIATION 3	- 58%	Implant de type P	- 58%	aucun
	VARIATION 4	- 42%	aucun	- 42%	aucun

Tableau 3-1 : Résumé des variations d'implants envisagées

Ces variations d'implantation ionique ont été simulées afin de s'assurer de la validité de notre démarche. Nous avons utilisé, pour cette étape d'optimisation, un logiciel de simulation physique du semi-conducteur : *SENTAURUS*.

### 3.2.1.1 Utilisation de l'outil d'analyse physique SENTAURUS

Cet outil de la société *SYNOPSYS*, est une évolution de l'outil *ISE-TCAD*. Il permet une analyse précise des phénomènes physiques dans les dispositifs à semi-conducteur.

#### 3.2.1.1.1 Présentation de l'outil

*Sentaurus* TCAD [9] permet de prévoir les caractéristiques électriques de structures bidimensionnelles sous des conditions spécifiées par l'utilisateur. Il est utilisable dans une large gamme de technologies, allant des dispositifs submicroniques jusqu'aux composants de puissance de grandes dimensions. Parmi les applications typiques, nous notons les diodes et les transistors BJT, MOSFET, JFET, MESFET, HBT, IGBT et GTO.

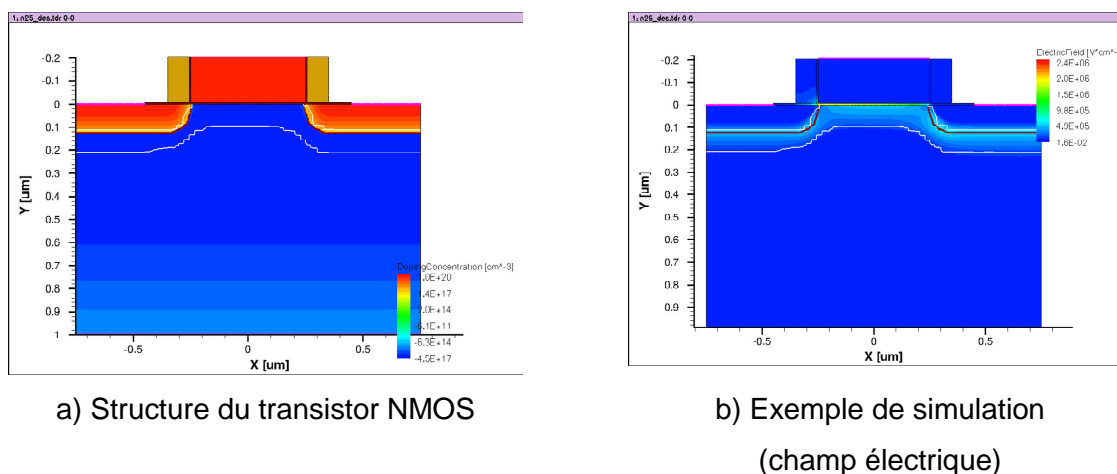


Figure 3-13 : Transistor NMOS simulé

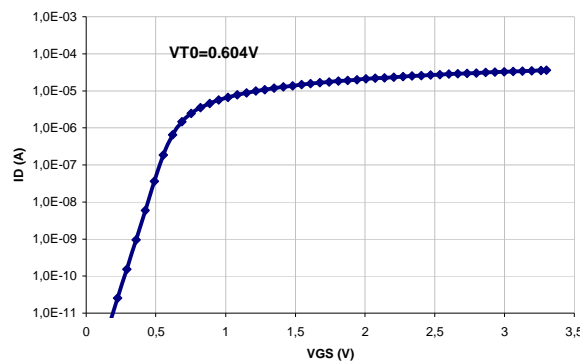
L'outil *Sentaurus* permet de [10]:

- Déterminer les caractéristiques I-V, le gain et le temps de commutation des transistors et des diodes.
- Comprendre le fonctionnement interne du composant à l'aide de distributions de potentiel, de champs et de porteurs.
- Analyser et comprendre les mécanismes de claquage.
- Redéfinir la géométrie de la structure afin d'optimiser ses performances.

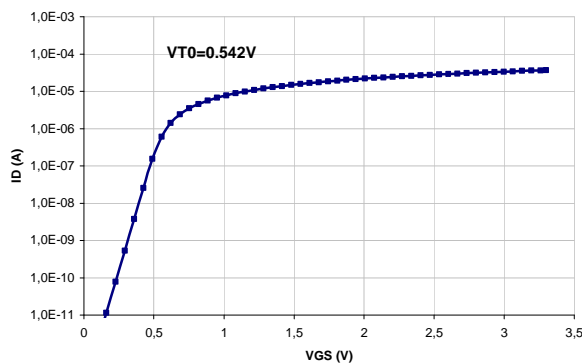
Le simulateur peut résoudre les équations de Poisson et les équations de continuité pour les électrons et les trous, en régime permanent et transitoire. Le dopage peut être soit défini par des fonctions analytiques, soit par des données fournies par l'utilisateur. Il permet également de simuler une large gamme de matériau à semi-conducteur tel que le Si, le Ge, le GaAs, le SiGe, l'AlGaAs et le SiC.

### 3.2.1.1.2 Simulations des variations des implants

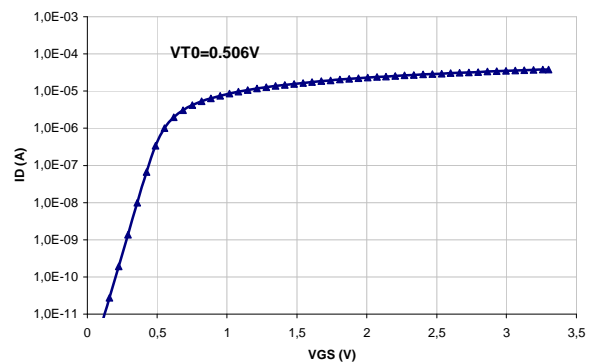
Les simulations avec l'outil *Sentaurus* du transistor (Figure 3-13) suivant les différents profils de dopage envisagés nous donnent les résultats présentés sur la Figure 3-14.



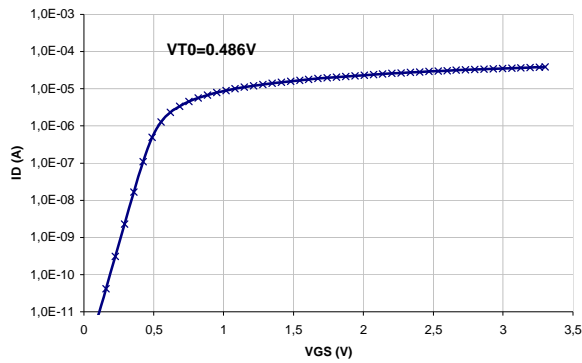
a) Procédé standard



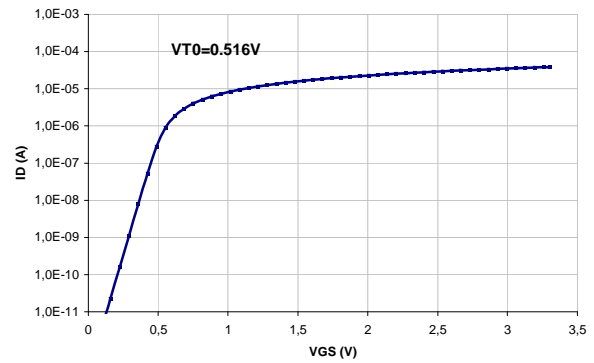
b) Variation 1



c) Variation 2



d) Variation 3



e) Variation 4

**Figure 3-14 : Simulations Sentaurus de  $ID=f(VGS)$  pour le procédé standard et les variations d'implants**

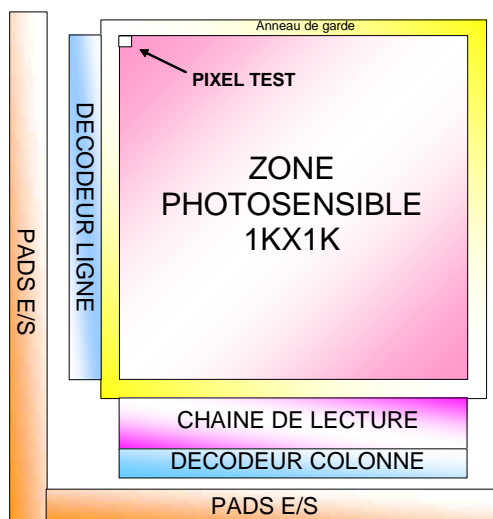
Les résultats des simulations nous montrent donc bien la variation des tensions de seuil pour les transistors intra-pixel pour chaque variation d'implant. Ceci valide donc notre démarche.

### 3.2.2 REALISATION DES CIRCUITS DE TEST

Afin de vérifier la validité des différentes modifications de profil de dopage, nous avons réalisé un circuit de test incluant un imageur 1Kx1K et des transistors NMOS de test isolés.

#### 3.2.2.1 Description

L'imageur test est basé sur un imageur 1Kx1K déjà réalisé sur la même technologie. Le synoptique de ce composant est donné en Figure 3-15.



**Figure 3-15 : Synoptique de l'imageur test**

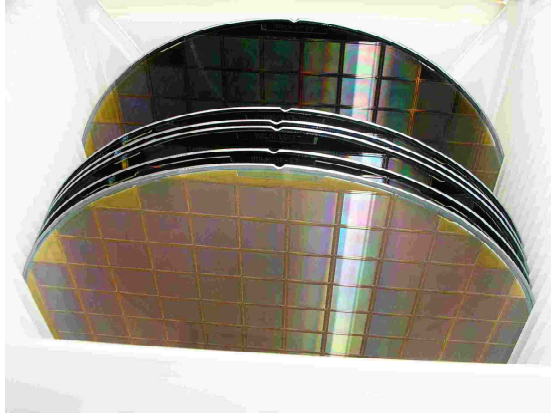
Cet imageur est constitué :

- D'une zone photosensible 1000x1000 pixels
- D'une chaîne de lecture
- De deux décodeurs d'adresse lignes et colonnes
- D'un pixel de test afin de mesurer la fonction de transfert de la chaîne de lecture

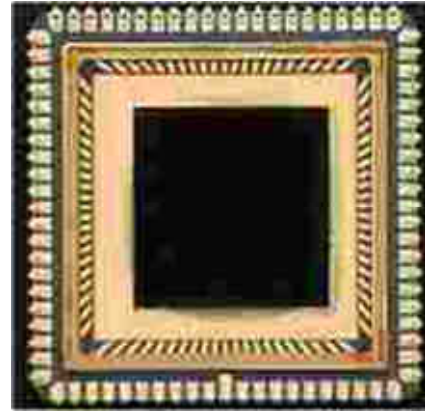
Le pixel présent sur ce circuit de test est un pixel 3T dont le dessin des masques est donné en Figure 3-5a. Le pas du pixel est de  $13\mu\text{m}$  avec un facteur de remplissage d'environ 64% et un gain de conversion de  $5\mu\text{V}/e$ .



La chaîne de lecture est composée de deux étages, un étage NMOS et un étage de sortie PMOS, comme décrit précédemment sur la Figure 3-1. La Figure 3-16 illustre les différents wafers fabriqués avec les quatre implants décrits précédemment ainsi qu'un des composants utilisés et mis en boîtier dans un JLCC84.



a) Wafers fabriqués pour les quatre implants modifiés



b) Imageur 1Kx1K mis en boîtier

**Figure 3-16 : Wafers fabriqués et imageur 1Kx1K mis en boîtier**

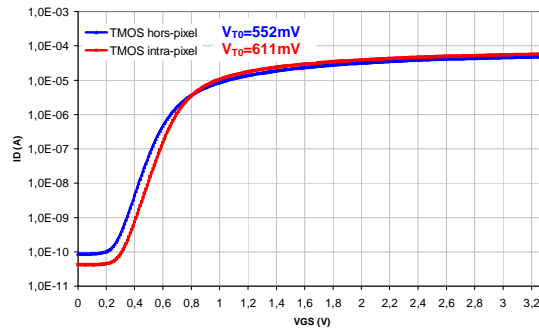
Le circuit de test contient également des transistors de test isolés afin de réaliser des mesures sous pointes des caractéristiques des différents transistors présents dans le pixel.

### 3.2.2.2 Résultats expérimentaux

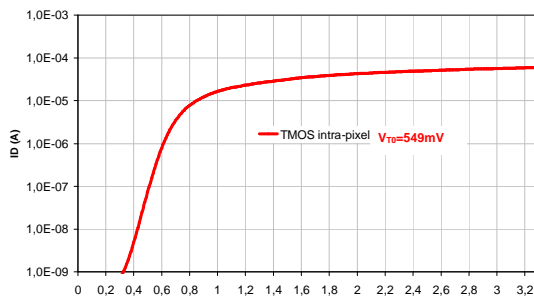
Les mesures ont été réalisées sur les transistors isolés représentatifs des transistors présents dans le pixel mais également sur l'imageur.

#### 3.2.2.2.1 Caractéristiques des transistors isolés

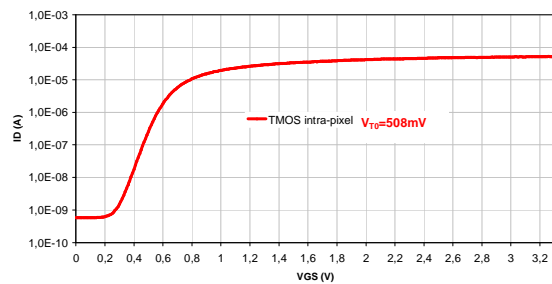
La Figure 3-17 illustre les résultats de mesures de  $I_D=f(V_{GS})$  pour les transistors isolés pour le procédé standard et les quatre variations de procédé. Ceux-ci démontrent bien la diminution de la tension de seuil des transistors intra-pixel par rapport au procédé standard. Cette diminution peut être supérieure à 100mV dans le cas de la variation 3. De plus, nous pouvons également constater une certaine stabilité de la tension de seuil des transistors NMOS hors-pixel.



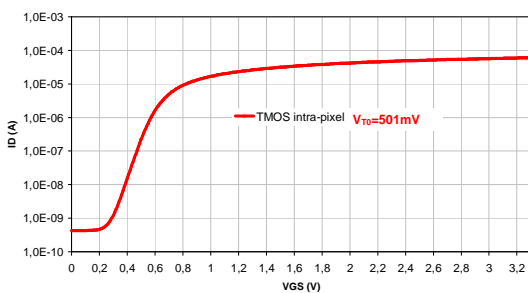
a) Procédé standard



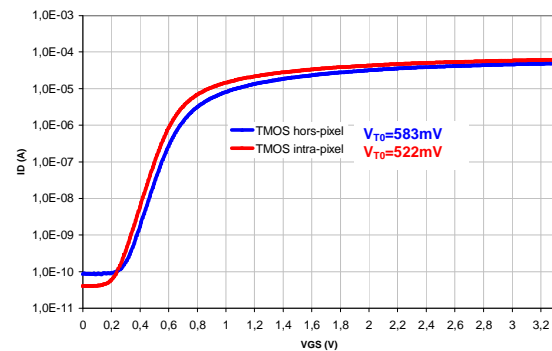
b) Variation 1



c) Variation 2



d) Variation 3



e) Variation 4

**Figure 3-17 : Résultats de mesure de  $ID=f(VGS)$  pour le procédé standard et les variations**

Ces résultats de mesure nous indiquent donc une réduction de la tension de seuil des transistors intra-pixel. Cette réduction reste également valable dans le cas où l'effet substrat est présent.

La Figure 3-18 montre l'analyse SIMS du profil du dopage de Bore (concentration relative) dans le canal et le substrat d'un transistor NMOS intra-pixel pour le procédé standard et la variation 4. Nous constatons bien une diminution de la concentration pour le transistor NMOS intra-pixel en variation 4. Cette diminution est de l'ordre de 40% ce qui est proche de la valeur cible de dose d'implantation ionique déterminée avec le fondeur.

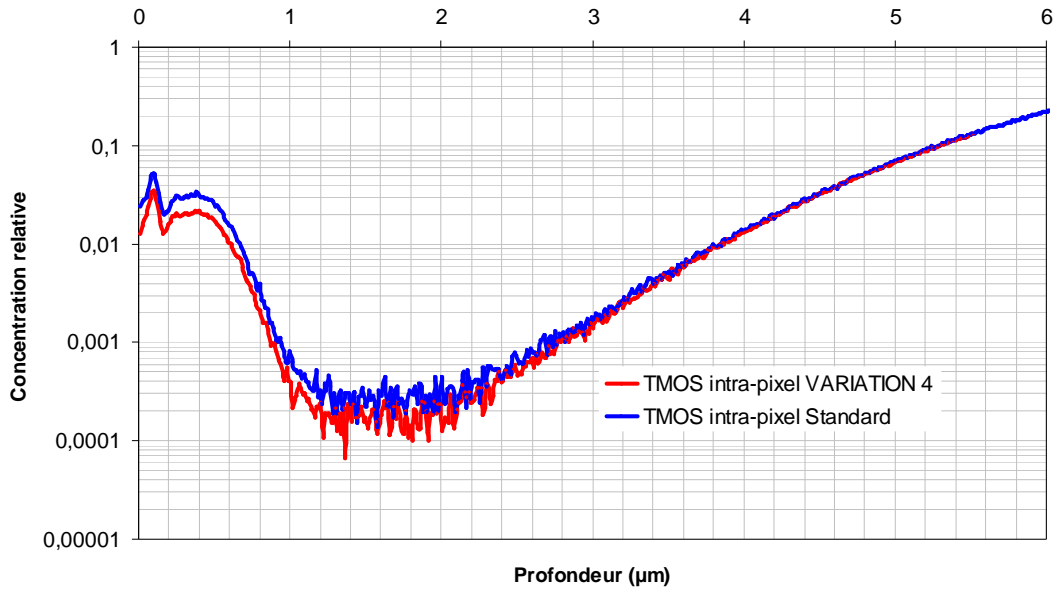


Figure 3-18 : Analyse SIMS du profil de dopage Bore

### 3.2.2.2.2 Résultats de mesure sur l'imageur test

L'imageur 1Kx1K possède des pixels de type photodiode 3T. Il peut donc être lu en mode « soft reset » ou en mode « hard reset ». Comme il a été vu dans le chapitre 2, la définition détaillée de la dynamique de l'imageur peut s'écrire :

$$Dynamique_{IMAGEUR} = \frac{V_{SAT} - V_{OBSC}}{\sqrt{G_C^2 \cdot A_1^2 \cdot A_2^2 \cdot \sigma_{DC}^2 + 2 \cdot A_1^2 \cdot A_2^2 \cdot \sigma_{RECHARGE}^2 + 2 \cdot A_2^2 \cdot \sigma_{A1+S/H}^2 + 2 \cdot \sigma_{A2}^2}} \quad 3-4$$

Suivant le mode de lecture, deux cas de figure se présentent [14], [15]:

- 1) Le mode « soft reset » induit un bruit de recharge :  $\sigma_{RECHARGE} = \sqrt{\frac{kT}{2 \cdot C_{PH}}}$  (V rms) avec

k la constante de Boltzman ( $J \cdot K^{-1}$ ), T la température (K), q la charge élémentaire (C) et  $C_{PH}$  la capacité de la photodiode (F).

- 2) Le mode « hard reset » induit un bruit de recharge :  $\sigma_{RECHARGE} = \sqrt{\frac{kT}{C_{PH}}}$  (V rms).

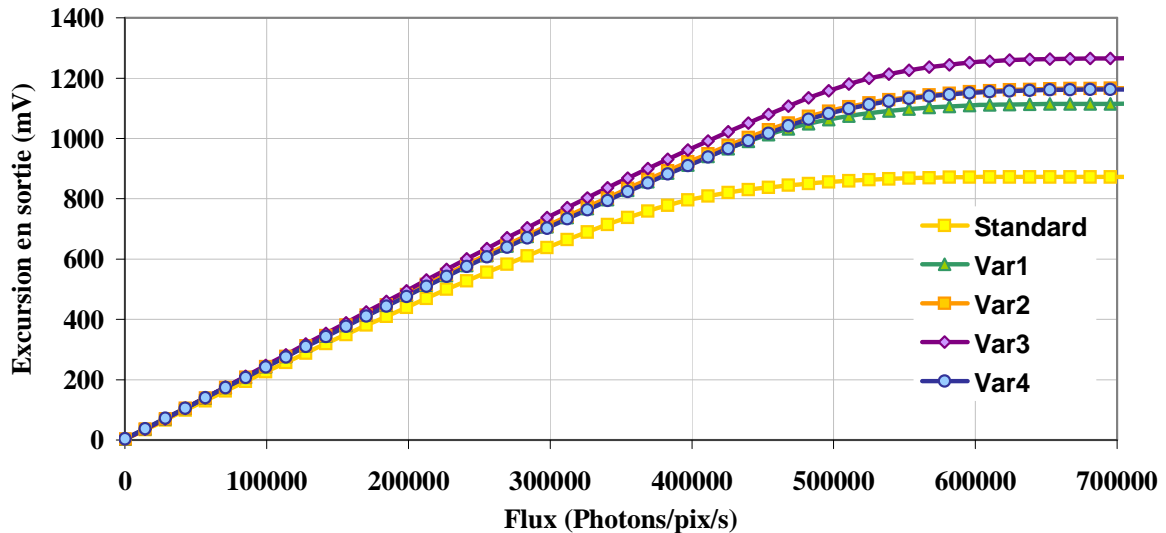
Le bruit de recharge varie donc suivant le mode de recharge adopté. Nous pouvons donc définir ce bruit de recharge par l'équation 3-5.

$$\sigma_{RECHARGE} = \sqrt{\frac{kT}{\alpha \cdot C_{PH}}} \quad \text{avec} \quad \begin{array}{l} \alpha = 1 \text{ mode « hard reset »} \\ \alpha = 2 \text{ mode « soft reset »} \end{array} \quad 3-5$$

En faisant l'hypothèse que le bruit de recharge est le bruit prépondérant pour ce type de pixel et de pas, la dynamique devient :

$$Dynamique_{IMAGEUR} = \frac{V_{SAT} - V_{OBSC}}{\sqrt{2 \cdot A_1^2 \cdot A_2^2 \cdot \frac{kT}{\alpha \cdot C_{PH}}}} \quad 3-6$$

Dans un premier temps, l'excursion en tension en sortie du détecteur a été mesurée en fonction du flux photonique. Cette mesure est illustrée en Figure 3-19.



**Figure 3-19 : Excursion en tension en sortie du détecteur en fonction du flux photonique pour les différents types d'implants**

Nous remarquons donc une forte augmentation de l'excursion en tension en sortie du détecteur, cela grâce à la diminution de la tension de seuil des transistors NMOS présents au sein du pixel. Le Tableau 3-2 donne l'étendue de la plage de linéarité à 5% ainsi que la tension de saturation.

PROCESS	Linearité @5% (mV)	@saturation (mV)
STANDARD	716	872
VARIATION #1	984	1115
VARIATION #2	1029	1166
VARIATION #3	1121	1266
VARIATION #4	1021	1163

**Tableau 3-2 : Excursion en tension pour différents niveaux de linéarité**

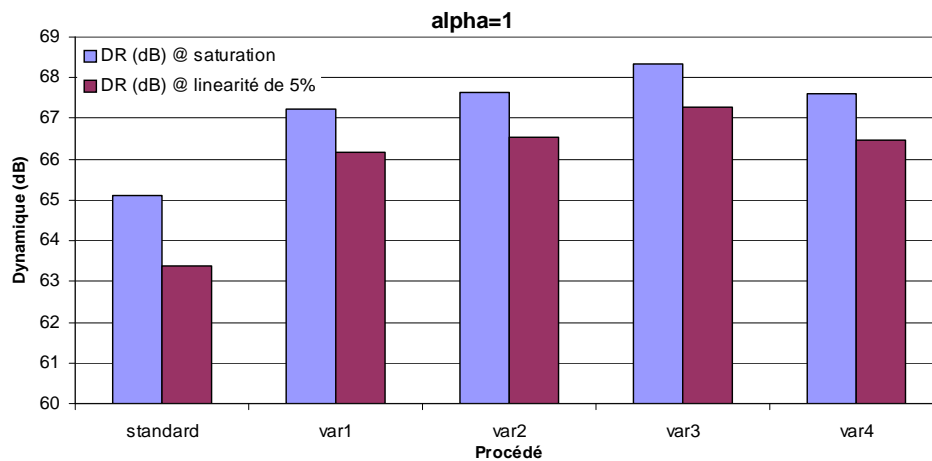
	Densité de courant d'obscurité @30°C en nA/cm²
Standard T	0,33
Var1	0,82
Var2	0,72
Var3	0,71
Var4	0,40

**Tableau 3-3 : Niveau de densité de courant d'obscurité en fonction de l'implant utilisé**

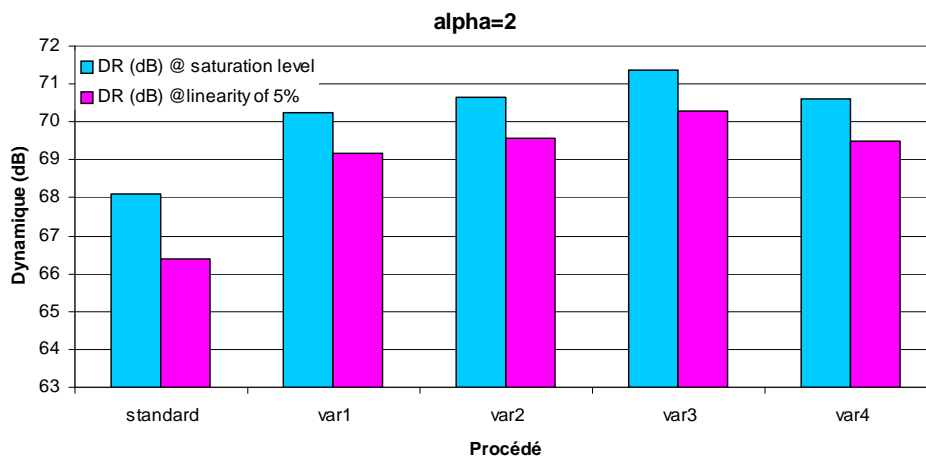
Cette variation dans le profil de dopage du transistor NMOS intra-pixel est réalisée dans le but de diminuer la tension de seuil de celui-ci. Cependant, la variation de courant d'obscurité qu'elle introduit doit être limitée afin de ne pas pénaliser d'autres paramètres importants de l'imageur. Le Tableau 3-3 renseigne les variations de densité de courant d'obscurité pour les

différents implants. Nous remarquons que les variations d'implant impliquent une augmentation de la densité de courant d'obscurité.

La dynamique du capteur a donc été calculée pour les différentes variations de procédé et pour les deux types de recharge. Cette variation de dynamique en fonction du procédé est illustrée sur la Figure 3-20 pour le mode « hard reset » et sur la Figure 3-21 pour le mode « soft reset ».



**Figure 3-20 : Mesure de la dynamique de l'imageur 1Kx1K pour les variations de procédés en mode « hard reset »**



**Figure 3-21 : Mesure de la dynamique de l'imageur 1Kx1K pour les variations de procédés en mode « soft reset »**

Pour les deux modes de recharge, une augmentation de 4dB (@ 5% de linéarité) peut être atteinte avec des dynamiques pouvant atteindre 71dB avec un mode de recharge « soft reset » pour des photodiodes de type 3T.

### 3.2.3 SYNTHÈSE

Nous pouvons donc noter qu'une augmentation de dynamique est possible par la réduction des tensions de seuil des transistors intra-pixel. Cette réduction a été réalisée par modification de la dose d'implantation ionique utilisée pour ajuster le profil de dopage sous le

canal. Cependant, celle-ci implique une augmentation non négligeable de la densité de courant d'obscurité. Nous pouvons tout de même remarquer qu'un compromis peut être trouvé afin d'améliorer la dynamique sans pour autant accroître significativement la densité de courant d'obscurité. C'est ce qui est obtenu grâce à la variation n°4 du procédé. En effet, pour ce cas, l'augmentation de dynamique atteint 3.5dB et l'augmentation de densité de courant d'obscurité reste limitée.

### **3.3 OPTIMISATION DE L'EXCURSION EN TENSION EN SORTIE POUR UNE TECHNOLOGIE CIS DE GENERATION 0.18 $\mu$ m**

Les technologies fortement sub-microniques proposent différents types de transistors. En effet, ceux-ci peuvent travailler à différents niveaux d'alimentation (1.8V, 3.3V,...) et différentes tensions de seuil. C'est le cas de la technologie CIS 0.18 $\mu$ m choisie, qui propose des transistors 1.8V et 3.3V avec des tensions de seuil standards, faibles et nulles.

Afin d'étendre l'excursion en tension, seuls les transistors de type 3.3V sont considérés dans ce paragraphe. Les transistors 3.3V disponibles dans cette technologie sont de type tension de seuil standard (STD), faible tension de seuil (LVT) et tension de seuil nulle (ZVT) pour les transistors NMOS. Pour les transistors PMOS en 3.3V, nous avons à notre disposition des transistors à tension de seuil standard et faible tension de seuil. Cette technologie n'offre pas la possibilité d'avoir des transistors PMOS à valeur de tension de seuil nulle.

La possibilité donnée par la technologie d'utiliser des transistors à faibles valeurs de tension de seuil et ainsi augmenter l'excursion en tension de la chaîne de lecture se heurte à la même problématique vue précédemment pour la technologie CIS de génération 0.35 $\mu$ m. En effet, l'utilisation de ce type de transistors au sein du pixel ne doit pas impliquer de dégradations importantes sur les autres paramètres clé du pixel qui sont, pour ce cas, la densité de courant d'obscurité et l'efficacité de détection spectrale.

Afin de voir l'impact de ces types de transistors sur la densité de courant d'obscurité et l'efficacité de détection spectrale, deux circuits de test ont été réalisés. Ceux-ci sont décrits dans le paragraphe suivant.

#### **3.3.1 CIRCUITS DE TEST**

Nous avons donc réalisé deux circuits de test possédant des pixels de type photodiode 3T de 10 $\mu$ m de pas. Le circuit de test est illustré en Figure 3-22. Ce pixel possède un facteur de remplissage d'environ 75%. Le facteur de conversion est d'environ 4.5 $\mu$ V/e<sup>-</sup>.

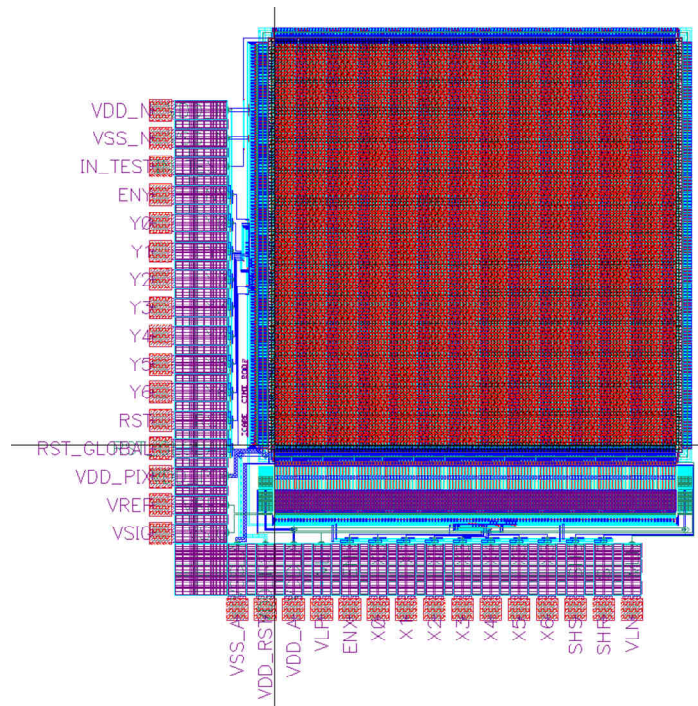


Figure 3-22 : Circuit de test

Ces circuits de test possèdent différentes chaînes de lecture afin d'évaluer l'excursion en tension en sortie de l'imageur. Les chaînes de lecture sont composées de deux étages suiveurs, un étage suiveur NMOS et un étage de sortie PMOS, et d'un étage d'échantillonnage comme le montre la Figure 3-23 (une seule voie représentée).

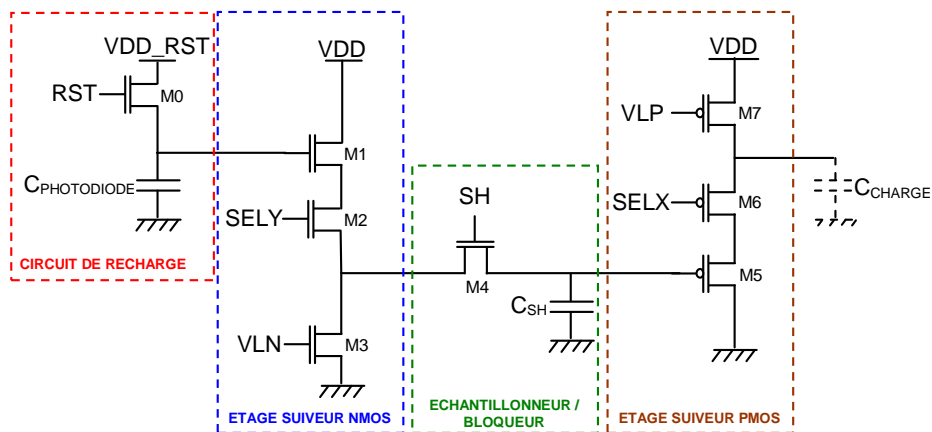


Figure 3-23 : Chaîne de lecture des circuit de test (CIS 0.18µm)

Le Tableau 3-4 donne les différentes combinaisons présentes dans les deux circuits pour les chaînes de lecture. Il est à noter que le transistor M0 n'intervient pas dans la fonction de transfert de la chaîne de lecture. Par contre, le circuit de recharge donnera la tension maximale à laquelle la photodiode ou le nœud de lecture est rechargé d'où la nécessité d'explorer les différentes tensions de seuil pour M0.

		Tension de seuil				
		CHAÎNE DE LECTURE	M0	M1	M2	M5
CIRCUIT DE TEST #1	A	STD	STD	STD	STD	STD
	B	LVT	STD	STD	STD	STD
	C	STD	LVT	LVT	LVT	LVT
	D	LVT	LVT	LVT	LVT	LVT
CIRCUIT DE TEST #2	E	STD	0VT	LVT	LVT	LVT
	F	LVT	0VT	LVT	LVT	LVT
	G	STD	0VT	0VT	LVT	LVT
	H	LVT	0VT	0VT	LVT	LVT

Tableau 3-4 : Variations des types de transistors utilisés pour les différentes chaînes de lecture en technologie CIS de génération 0.18 $\mu$ m

Les transistors M3, M4 et M7 sont de type standard car, du fait qu'ils sont utilisés comme commutateurs ou sources de courant, il n'y a pas d'intérêt à abaisser leur tension de seuil.

### 3.3.2 SIMULATIONS ET MESURES

Pour cette technologie, nous possédons les modèles des transistors intra-pixel. Ceux-ci nous permettent de réaliser des simulations électriques de la fonction de transfert des différentes variantes de chaîne de lecture. Comme nous l'avons vu précédemment, les fonctions de transfert des couples A et B, C et D, E et F et finalement G et H sont équivalentes car seul M0 (transistor de recharge) change ce qui n'influence pas la fonction de transfert de la chaîne de lecture. Les simulations sont données à titre indicatif en Figure 3-24.

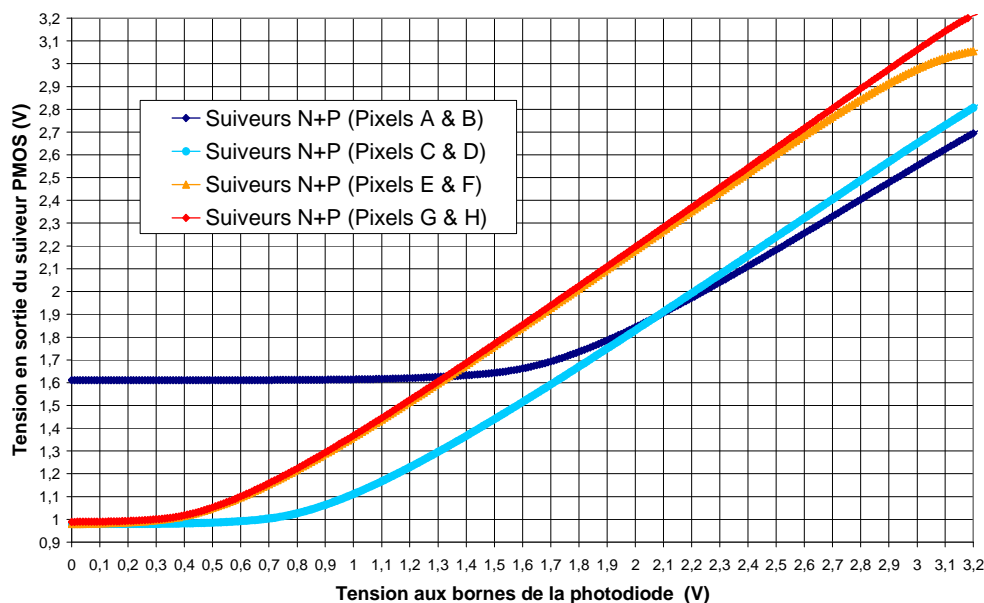


Figure 3-24 : Fonctions de transfert simulées pour les différents types de chaîne de lecture

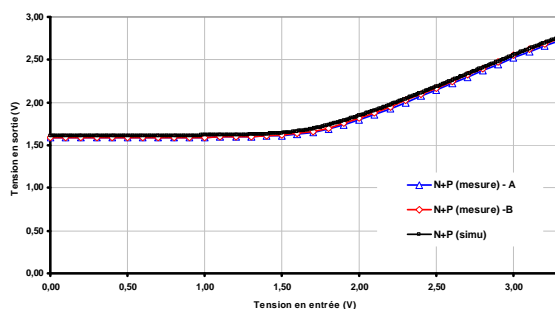


Le Tableau 3-5 illustre l'excursion en tension en sortie simulée de la chaîne de lecture en prenant en compte le type de transistor de recharge (M0).

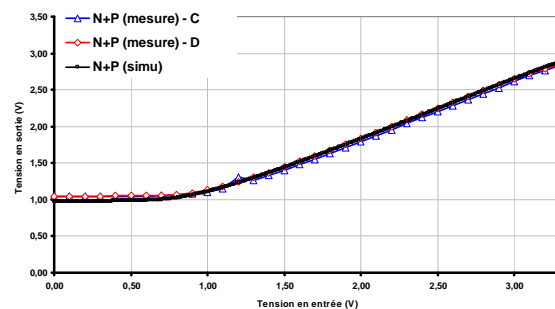
		Excursion en tension en sortie simulée			
		CHAÎNE DE LECTURE	Zone linéaire à 1%	Zone linéaire à 10%	Niveau de saturation
CIRCUIT DE TEST #1	A		0.3V	0.56V	0.68V
	B		0.54V	0.85V	0.94V
	C		0.76V	1.28V	1.38V
	D		1.21V	1.61V	1.67V
CIRCUIT DE TEST #2	E		1.39V	1.71V	1.75V
	F		1.53V	1.87V	1.9V
	G		1.25V	1.72V	1.77V
	H		1.72V	2.05V	2.07V

Tableau 3-5 : Excursion en tension en sortie simulée de la chaîne de lecture

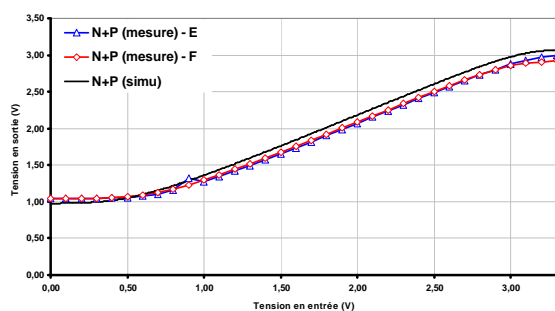
Ces simulations ont été confrontées aux mesures réalisées sur ces deux circuits de test. La Figure 3-25 montre la comparaison entre les simulations et les mesures réalisées. Celle-ci montre une bonne adéquation des résultats de mesures avec les simulations électriques.



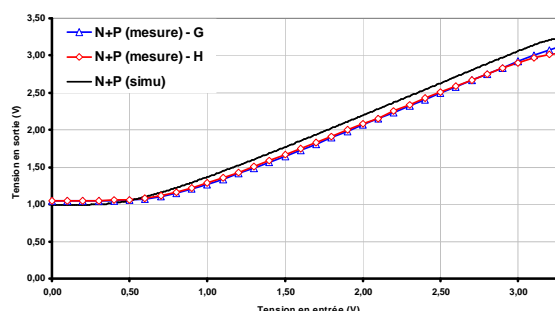
a) Chaînes de lecture A et B



b) Chaînes de lecture C et D



c) Chaînes de lecture E et F



d) Chaînes de lecture G et H

Figure 3-25 : Comparaison des fonctions de transfert mesurées et simulées pour les différentes variantes de chaînes de lecture

Le niveau de recharge de la photodiode a été mesuré et dépend du type de transistor de recharge considéré (faible tension de seuil ou tension de seuil standard). Cela nous a permis d'extraire les excursions en tension en sortie des chaînes de lecture (Tableau 3-6).

		Excursion en tension en sortie mesurée		
		CHAÎNE DE LECTURE	Zone linéaire à 1%	Zone linéaire à 10%
CIRCUIT DE TEST #1	A	0.3V	0.57V	0.63V
	B	0.6V	0.88V	0.95V
	C	0.81V	1.18V	1.24V
	D	1.20V	1.55V	1.60V
CIRCUIT DE TEST #2	E	1.23V	1.49V	1.53V
	F	1.50V	1.66V	1.68V
	G	1.17V	1.51V	1.54V
	H	1.68V	1.83V	1.85V

**Tableau 3-6 : Excursion en tension en sortie mesurée de la chaîne de lecture**

Afin de définir la dynamique de chaque chaîne de lecture, le bruit de l'imageur a également été mesuré. Ce bruit de lecture a été mesuré pour le cas du mode de recharge « soft reset ». La variation de la valeur des bruits de lecture mesurés pour les différents types de chaîne de lecture vient de la variation de la capacité de grille du transistor suiveur intra-pixel participant au gain de conversion. Le Tableau 3-7 illustre les bruits mesurés.

Type de chaîne de lecture	A	B	C	D	E	F	G	H
Bruit de lecture en sortie de l'imageur ( $\mu\text{V}$ )	590	585	685	680	677	667	685	665

**Tableau 3-7 : Mesure du bruit de lecture pour les différents types de chaîne de lecture**

Cela nous permet donc d'estimer la dynamique du capteur d'image pour les différents types de chaîne de lecture. Nous négligerons pour cela le signal d'obscurité car le temps d'intégration de ces circuits de test est faible (environ 8ms). Les dynamiques pour les variantes de chaînes de lecture sont illustrées en Figure 3-26.

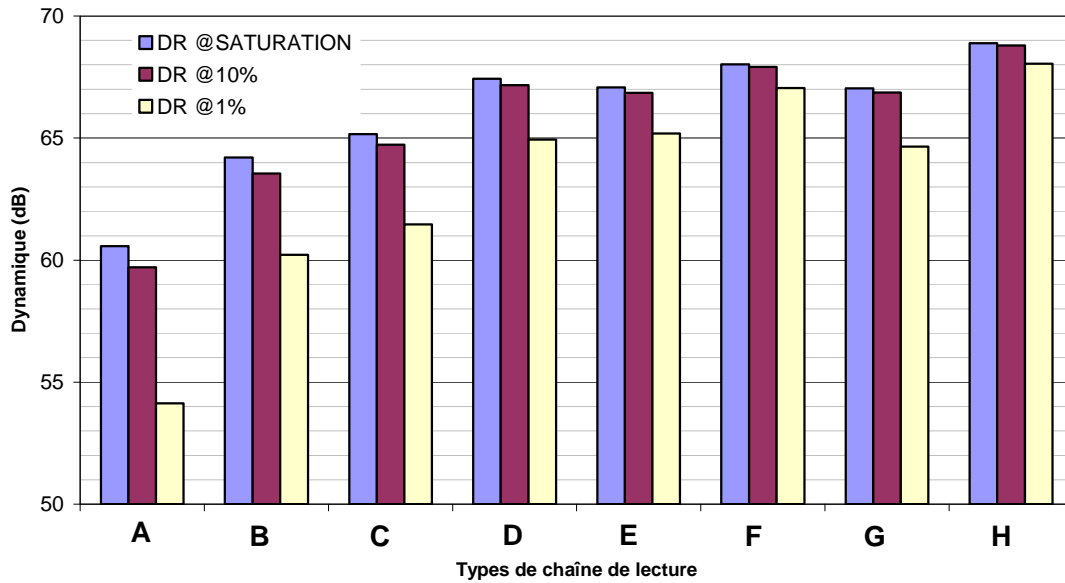


Figure 3-26 : Dynamique de l'imageur en fonction des chaînes de lecture

Comme attendu, les dynamiques les plus élevées sont obtenues avec les chaînes de lecture utilisant des transistors à tension de seuil faible ou nulle. Une dynamique de 69dB (type H) peut être atteinte sans élimination du bruit de recharge avec des pas de pixels de 10µm. Cependant, il convient de vérifier si l'utilisation de ce type de transistor ne dégrade pas les autres paramètres clé de l'imageur, tel que le courant d'obscurité ou l'efficacité de détection spectrale.

La vérification de ces paramètres a mis en évidence que seule la densité de courant d'obscurité varie selon les types de transistors utilisés, comme le montre la Figure 3-27.

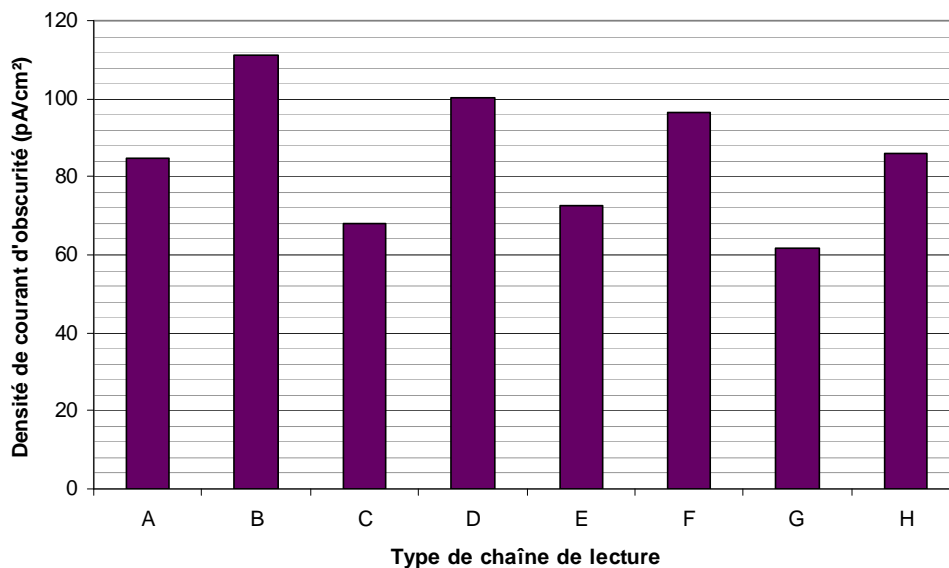
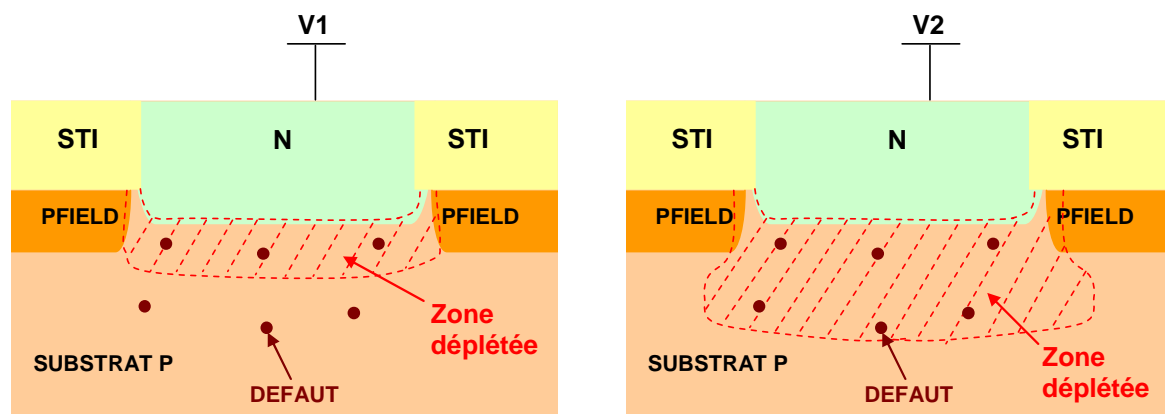


Figure 3-27 : Densité de courant d'obscurité en fonction du type de chaîne de lecture

Nous pouvons remarquer assez clairement qu'une tendance se détache concernant les couples A et B, C et D, E et F et finalement G et H. La différence dans ces couples provient de l'utilisation d'un transistor de recharge à tension de seuil de type standard et faible. Une augmentation d'environ 30% de la densité de courant d'obscurité apparaît lorsqu'un transistor de recharge à faible tension de seuil est utilisé. En effet, en mode « soft reset », la tension de recharge aux bornes de la photodiode dépend de la tension de seuil de ce transistor. Plus cette tension de seuil sera faible, plus la tension de recharge sera élevée ce qui a pour effet d'augmenter le volume de la zone déplétée. Celle-ci contiendra donc plus de défauts engendrant du courant d'obscurité comme le montre la Figure 3-28.



a) Zone de charge espace pour une tension  $V_1$  appliquée sur la photodiode

b) Zone de charge espace pour une tension  $V_2 > V_1$  appliquée sur la photodiode

**Figure 3-28 : Augmentation du volume de la zone de charge espace de la photodiode pour une tension  $V_2 > V_1$**

### 3.3.3 SYNTHÈSE

Nous avons pu voir que l'utilisation de combinaison de différents types de transistor pour l'élaboration de la chaîne de lecture amène une augmentation de l'excursion en tension en sortie de l'imageur et donc une augmentation de la dynamique du capteur. Cette dynamique, comme nous l'avons vu, peut atteindre 69dB sans élimination du bruit de recharge avec des pixels de type photodiode 3T de 10 $\mu$ m de pas. Le plus important ici est l'augmentation de dynamique de 8dB vue pour la chaîne la plus optimisée par rapport à la chaîne de lecture utilisant des transistors à tension de seuil standard. Néanmoins, l'utilisation de transistor à tension de seuil faible ou nulle pour le transistor de recharge conduit à une augmentation de la densité de courant d'obscurité d'environ 30%.

### 3.4 OPTIMISATION DE LA DYNAMIQUE PAR AJUSTEMENT DU GAIN DE CONVERSION POUR LE CAS PARTICULIER DE LA PHOTODIODE 3T

Comme nous l'avons vu dans le chapitre 2, pour le cas de la photodiode 3T, la dynamique du capteur ne peut pas être ajustée à la dynamique de la scène. En effet, pour ce type de pixel, le gain de conversion est fixé par le pas du pixel. Le bruit de lecture en sortie, donné par l'équation 3-7 issue de l'équation 2-5 du chapitre 2, montre une dépendance de celui-ci par rapport au gain de conversion par l'intermédiaire de la capacité de la photodiode donc du bruit de recharge. Cette équation permet de définir la dynamique de l'imageur pour une photodiode 3T en fonction du gain de conversion.

$$\sigma_{IMAGEUR} = \sqrt{G_C^2 \cdot A_1^2 \cdot A_2^2 \cdot \sigma_{DC}^2 + 2 \cdot A_1^2 \cdot A_2^2 \cdot \frac{kT}{\alpha q} G_C + 2 \cdot A_2^2 \cdot \sigma_{A1+S/H}^2 + 2 \cdot \sigma_{A2}^2} \quad 3-7$$

$$Dynamique_{IMAGEUR} = \frac{V_{SAT} - V_{OBSC}}{\sqrt{G_C^2 \cdot A_1^2 \cdot A_2^2 \cdot \sigma_{DC}^2 + 2 \cdot A_1^2 \cdot A_2^2 \cdot \frac{kT}{\alpha q} G_C + 2 \cdot A_2^2 \cdot \sigma_{A1+S/H}^2 + 2 \cdot \sigma_{A2}^2}} \quad 3-8$$

Avec  $\sigma_{DC}$  : Bruit de courant d'obscurité en électrons

$\sigma_{RECHARGE}$  : Bruit de recharge (V rms)

$\sigma_{A1+SH}$  : Bruit de l'amplificateur A1 associé au bruit de l'échantillonneur bloqueur (V rms)

$\sigma_{A2}$  : Bruit de l'amplificateur A2 (V rms)

$A_1$  : Gain du premier étage amplificateur

$A_2$  : Gain du second étage amplificateur

$G_C$  : Gain de conversion natif sur la photodiode (V/e<sup>-</sup>)

$V_{OBSC}$  : Signal d'obscurité (V)

$V_{SAT}$  : Tension maximale en sortie de l'imageur (V)

$k$  : Constante de Boltzman (J.K<sup>-1</sup>)

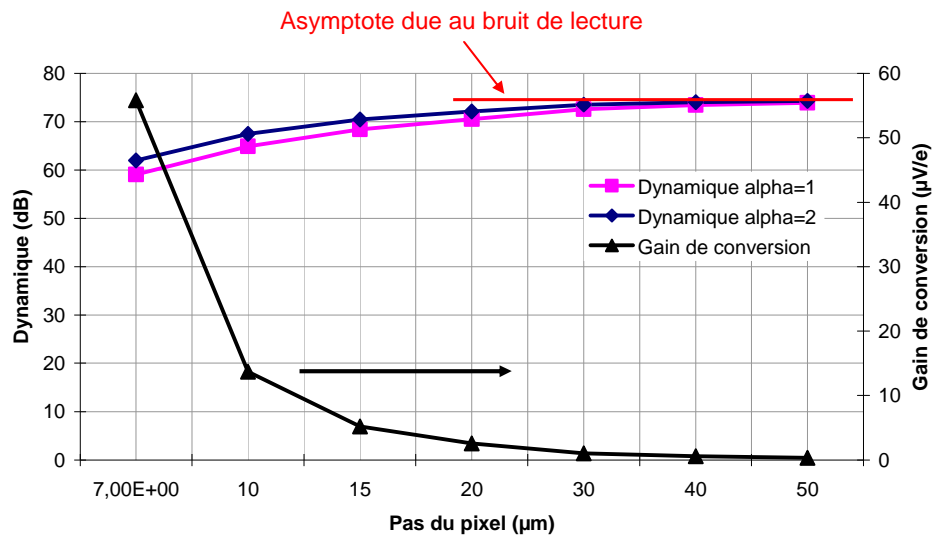
$T$  : Température (K)

$q$  : Charge élémentaire (C)

$\alpha$  : Coefficient correspondant au mode « hard reset » ( $\alpha=1$ ) ou « soft reset » ( $\alpha=2$ )

Les courbes de la Figure 3-29 représentent l'évolution du gain de conversion et de la dynamique du capteur d'image en fonction du pas du pixel dans le cas d'une photodiode de type 3T, et en considérant que l'excursion en tension en sortie est limitée par la chaîne de lecture. Nous avons pris comme exemple la technologie CIS de génération 0.35µm déjà utilisée avec un gain du premier et du second étage suiveur, A1 et A2, de 0.8. Le bruit de ces étages sur leurs bandes fréquentielles sont respectivement de 150µV et de 50µV pour le

premier étage et le second étage. La densité de courant d'obscurité est de  $400\text{pA/cm}^2$ , le temps d'intégration de  $8\text{ms}$ , l'efficacité de détection spectrale de  $50\%$ , le flux photonique maximum de  $200000$  photons, la température de  $300$  Kelvin et l'excursion en tension maximale en sortie de  $1\text{V}$ . Deux cas de figures sont représentés pour la dynamique, le cas « soft reset » ( $\alpha=2$ ) et le cas « hard reset » ( $\alpha=1$ ).



**Figure 3-29 : Gain de conversion et dynamique de l'imagueur en fonction du pas du pixel dans le cas d'un pixel de type photodiode 3T**

Comme attendu, le gain de conversion décroît lorsque le pas du pixel augmente. Nous constatons que la dynamique atteint une asymptote pour les pas de pixel importants. Ceci est dû au bruit de lecture de la chaîne de lecture. Nous voyons également que la dynamique, pour une excursion en tension en sortie donnée, décroît lorsque le gain de conversion augmente.

Cet exemple nous montre la nécessité de pouvoir adapter le gain de conversion. Le paragraphe suivant permet d'identifier les différentes solutions existantes afin de contrôler ce gain de conversion.

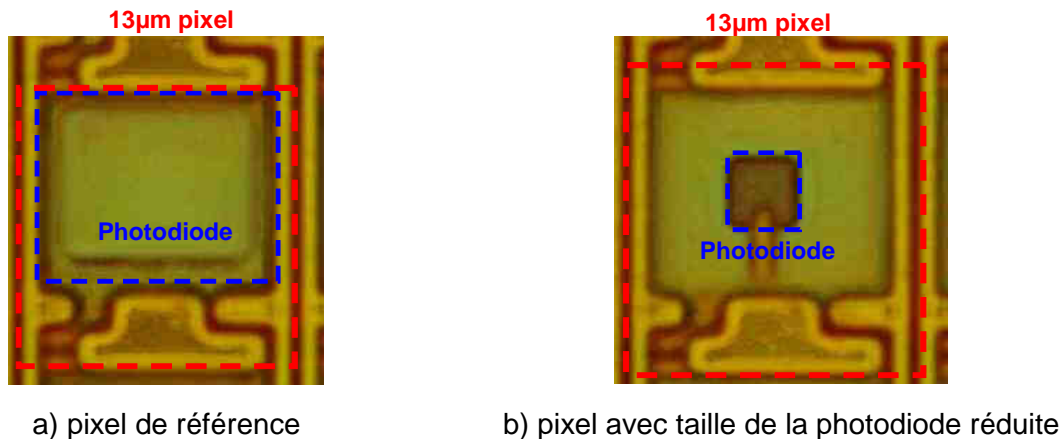
### 3.4.1 SOLUTIONS PERMETTANT LE CONTROLE DU GAIN DE CONVERSION

Le gain de conversion pour une photodiode de type 3T est principalement réalisé par la photodiode elle-même. Nous choisissons donc d'agir directement sur la capacité de cette photodiode. De plus, le contrôle du gain de conversion peut nécessiter, suivant l'application, soit une augmentation, soit une réduction de celui-ci. Nous allons donc traiter les deux cas de figure.

#### 3.4.1.1 Augmentation du gain de conversion

La façon la plus naturelle d'augmenter le gain de conversion est de diminuer la capacité de la photodiode donc de réduire sa taille [11], [12], [13]. Le calcul de la capacité de la

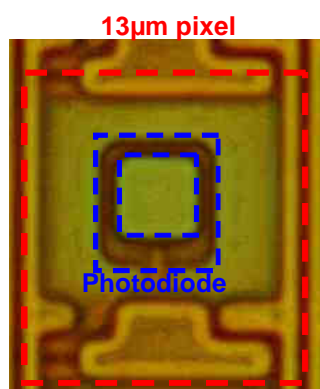
photodiode se fait généralement à partir de sa capacité surfacique ( $F/m^2$ ) et de sa capacité périmétrique ( $F/m$ ). Il convient donc de prendre en compte ces deux paramètres, lorsqu'ils sont disponibles, lors du calcul global de la capacité de la photodiode. Un exemple de pixel permettant une réduction de la photodiode est donné en Figure 3-30.



**Figure 3-30 : Exemple de réduction naturelle de la capacité de la photodiode**

La Figure 3-30a montre le pixel 3T de référence avec une photodiode qui s'étend sur toute la zone qui lui est consacrée. La Figure 3-30b illustre un pixel 3T avec une photodiode réduite. Comme nous pouvons le voir, le risque de ce type de pixel est de ne pas avoir une collection de charge optimum. En effet, dans ce cas, la zone de collection de charge est réduite ce qui signifie que les charges générées dans le silicium « nu » (la partie entourant la photodiode) doivent diffuser jusqu'à la zone déplétée de la photodiode pour participer au signal. Ce phénomène influence directement l'efficacité de détection spectrale mais également la diaphotie (crosstalk).

Une autre technique de réduction de la capacité [14] consiste à ouvrir la surface de la photodiode comme le montre la Figure 3-31. Dans ce cas, les charges générées dans le silicium nu seront collectées par la photodiode concernée et non pas par les photodiodes voisines.



**Figure 3-31 : Réduction de la capacité de la photodiode : ouverture de la surface**

L'évaluation théorique de ces méthodes reste très difficile du fait du peu d'informations technologiques disponibles de la part des fondeurs.

### 3.4.1.2 Réduction du gain de conversion

Là encore, la méthode la plus naturelle pour réduire le gain de conversion est de rajouter artificiellement une capacité à la capacité de la photodiode, [15], comme le montre la Figure 3-32. Plusieurs options permettent de rajouter une capacité. En effet, selon la technologie, cette capacité peut être générée avec une capacité poly/poly (PIP), une capacité métal/métal (MIM) ou encore une capacité MOS [16].

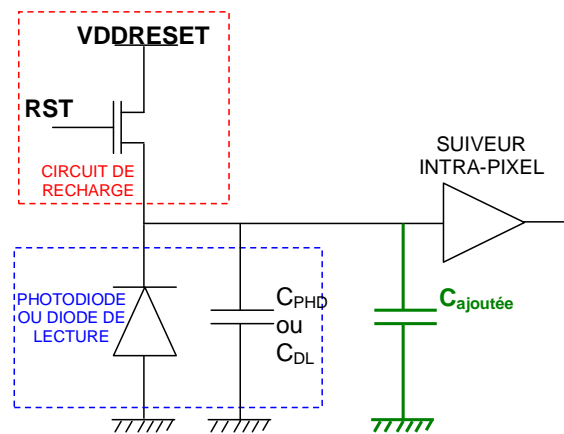


Figure 3-32 : Rajout d'une capacité à la capacité de la photodiode

La Figure 3-33 montre un exemple de pixel photodiode 3T pour lequel la capacité de la photodiode a été augmentée artificiellement. Dans le cas de la Figure 3-33 a, la capacité rajoutée est de type poly/poly alors que dans le cas de la Figure 3-33 b, la capacité additionnelle est réalisée par une capacité MOS.

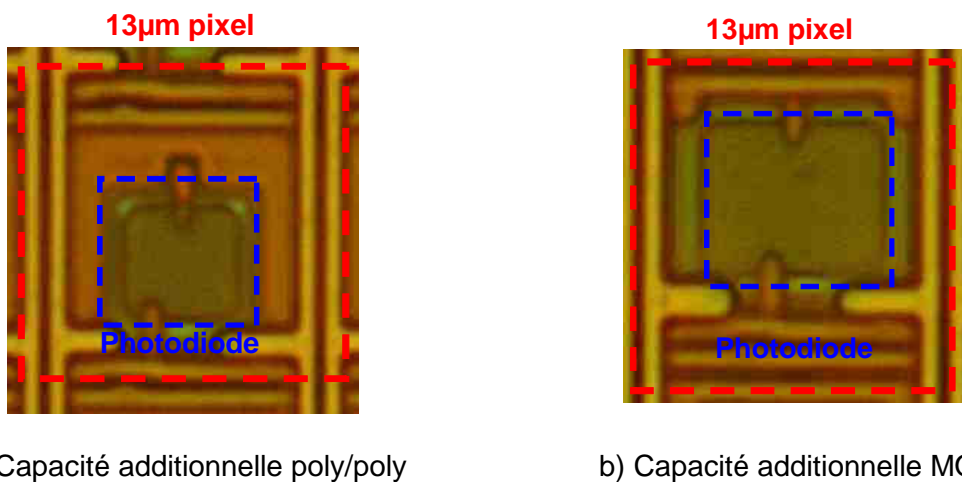
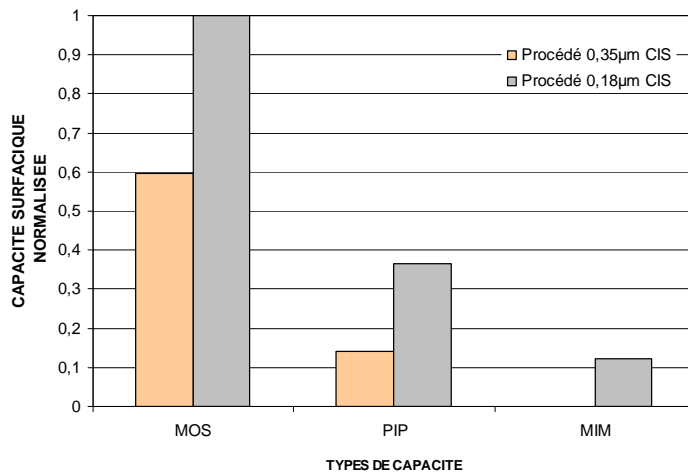


Figure 3-33 : Exemple de pixel 3T avec capacité additionnelle

Ces techniques engendrent malheureusement une contrepartie. En effet, dans le cas de l'insertion d'une capacité de type poly/poly ou capacité MOS, le facteur de remplissage du



pixel sera réduit ce qui aura un impact direct sur l'efficacité de détection spectrale qui s'en trouvera dégradée. En revanche, l'utilisation de capacité métal/métal permettra de s'affranchir de cet impact car les capacités de type MIM (Metal Insulator Metal) sont généralement situées au dessus des couches d'interconnexions. Cela permet donc de rajouter celles-ci au dessus de la partie active du pixel et ainsi réduire fortement l'impact négatif sur l'efficacité de détection spectrale.



**Figure 3-34 : Exemple de capacité PIP et MOS pour les technologies CIS 0.35µm et CIS 0.18µm**

La Figure 3-34 montre un exemple de capacité par micromètre carré que l'on peut implanter dans le cas des technologies CIS 0.35µm et 0.18µm pour le type capacité PIP, MOS et pour la capacité MIM. Les capacités de type MIM ne sont pas disponibles pour la technologie CIS 0.35µm.

Il apparaît de façon claire que le type de capacité le plus efficace en terme de ratio entre la capacité ajoutée et la surface du pixel (Farad/µm<sup>2</sup>) est la capacité MOS.

### 3.4.2 SOLUTIONS IMPLANTEES

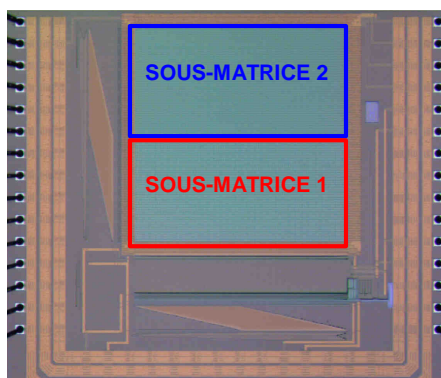
Nous avons réalisé des circuits de test en technologie CIS de génération 0.35µm mettant en évidence le contrôle de gain de conversion pour des pixels de type 3T. Nous allons, dans un premier temps, faire une description de ces circuits de test avant de donner les résultats de mesure marquants et finalement analyser l'impact de ceux-ci sur l'évolution de la dynamique du capteur.

#### 3.4.2.1 Description des circuits de test

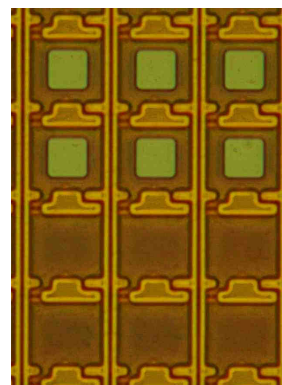
Des circuits de test ont été réalisés pour démontrer la faisabilité du contrôle de gain de conversion [17]. Ces véhicules de test sont basés sur des imageurs matriciels 128x128 pixels avec deux gains de conversion par circuits. Le pas de pixel est ici de 13µm. La chaîne de lecture de ces pixels est constituée de deux étages suiveurs, un étage NMOS et un étage PMOS, comme représentée et décrite en Figure 3-1. La Figure 3-35 illustre un des véhicules de test.

Le pixel de référence, que nous nommerons structure 11, possède un facteur de remplissage de 61% et un gain de conversion externe de 5.1µV/e<sup>-</sup> en sortie de l'imageur. Le

gain de conversion sur la photodiode est donc ce gain de conversion externe divisé par le gain de la chaîne de lecture, à savoir pour notre cas,  $8.5\mu\text{V}/e^-$ .



a) Véhicule de test avec deux gains de conversion différents



b) Microphotographie de deux types de pixel avec des gains de conversion différents

**Figure 3-35 : Microphotographie d'un des véhicules de test**

Onze structures ont été réalisées incluant le pixel de référence. Le Tableau 3-8 résume les variations des gains de conversion et le type de technique employée pour la variation de la capacité de la photodiode en fonction de la structure.

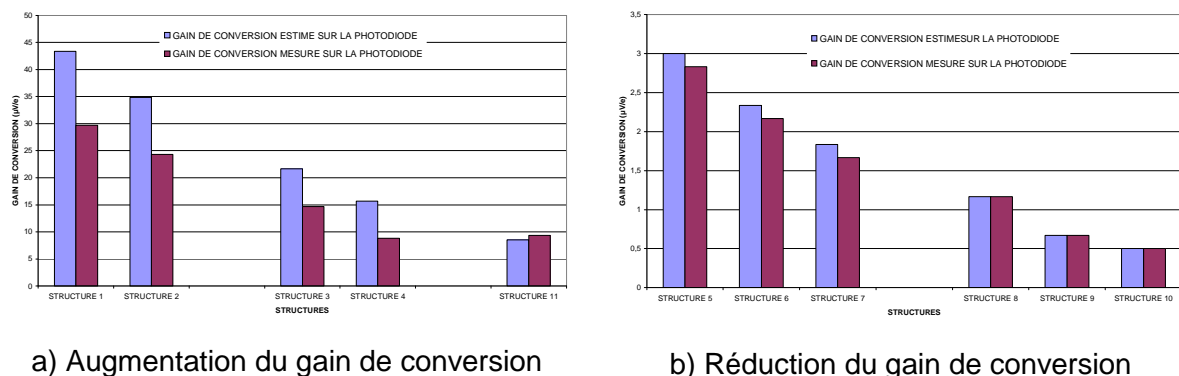
# Structure	$G_c$	FF	Commentaires	# Structure	$G_c$	FF	Commentaires
Structure 1	43,3 $\mu\text{V}/e$	61%	Réduction de la capacité de la photodiode par réduction de sa taille	Structure 6	2,3 $\mu\text{V}/e$	40%	Augmentation de la capacité de la photodiode par ajout de capacité PIP
Structure 2	35 $\mu\text{V}/e$	61%	Réduction de la capacité de la photodiode par réduction de sa taille	Structure 7	1,8 $\mu\text{V}/e$	25%	Augmentation de la capacité de la photodiode par ajout de capacité PIP
Structure 3	21,6 $\mu\text{V}/e$	61%	Réduction de la capacité de la photodiode par ouverture de la surface de la photodiode	Structure 8	1,2 $\mu\text{V}/e$	57%	Augmentation de la capacité de la photodiode par ajout de capacité MOS
Structure 4	15,6 $\mu\text{V}/e$	61%	Réduction de la capacité de la photodiode par ouverture de la surface de la photodiode	Structure 9	0,7 $\mu\text{V}/e$	43%	Augmentation de la capacité de la photodiode par ajout de capacité MOS
Structure 5	3 $\mu\text{V}/e$	48%	Augmentation de la capacité de la photodiode par ajout de capacité PIP	Structure 10	0,5 $\mu\text{V}/e$	27%	Augmentation de la capacité de la photodiode par ajout de capacité MOS

**Tableau 3-8 : Structures présentes sur les véhicules de test**

Le rapport de variation du gain de conversion théorique va de 5.1 à 0.06 par rapport au gain de conversion du pixel de référence. Il est à noter que les quatre premières structures ont un facteur de remplissage de 61% car nous considérons les zones de silicium nues comme participant à la collection des charges. Nous constatons également que l'utilisation de capacités de type PIP est très pénalisante en terme de réduction de facteur de remplissage par rapport aux capacités MOS. En effet, de plus grands facteurs de remplissage sont atteints pour le même gain de conversion dans le cas de l'utilisation de capacités MOS.

### 3.4.2.2 Résultats de mesure

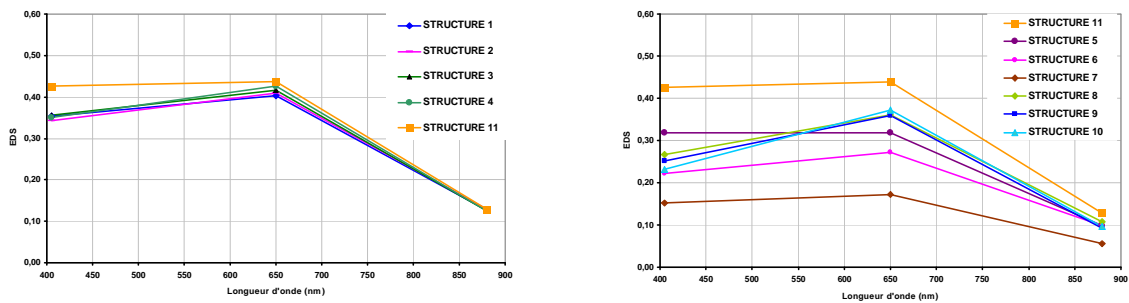
Une campagne de caractérisation complète a été réalisée sur ces circuits de test. Ici, seuls les résultats marquants seront décrits afin d'étudier, in fine, l'impact de ce contrôle du gain de conversion sur la dynamique du capteur. Néanmoins, les résultats concernant l'efficacité de détection spectrale seront également vus afin de montrer les limitations des différentes techniques. La Figure 3-36 montre les résultats du gain de conversion suivant les différentes techniques utilisées.



**Figure 3-36: Résultats des mesures des gains de conversion**

Comme attendu, les mesures de gain de conversion montrent des variations de celui-ci entre les structures. Un contrôle satisfaisant du gain de conversion est atteint pour les structures dont la capacité de la photodiode a été augmentée. Cependant, pour les structures dont la capacité de la photodiode a été diminuée, nous constatons une différence. Cette différence provient de la difficulté d'estimation de la capacité de la photodiode car pour cette technologie, seule la capacité surfacique a été prise en compte. Aucune donnée du fondeur concernant la capacité périmétrique n'est fournie par celui-ci. Néanmoins, un contrôle du gain de conversion est atteint avec des variations s'étalant d'un facteur 0.05 à 3 par rapport au gain de conversion initial (pixel de référence).

Les mesures d'efficacité de détection spectrale permettent de montrer les limites de certaines techniques de contrôle de gain de conversion. Celles-ci sont données en Figure 3-37 pour trois longueurs d'onde : 405, 650 et 880 nm.



a) Augmentation du gain de conversion

b) Réduction du gain de conversion

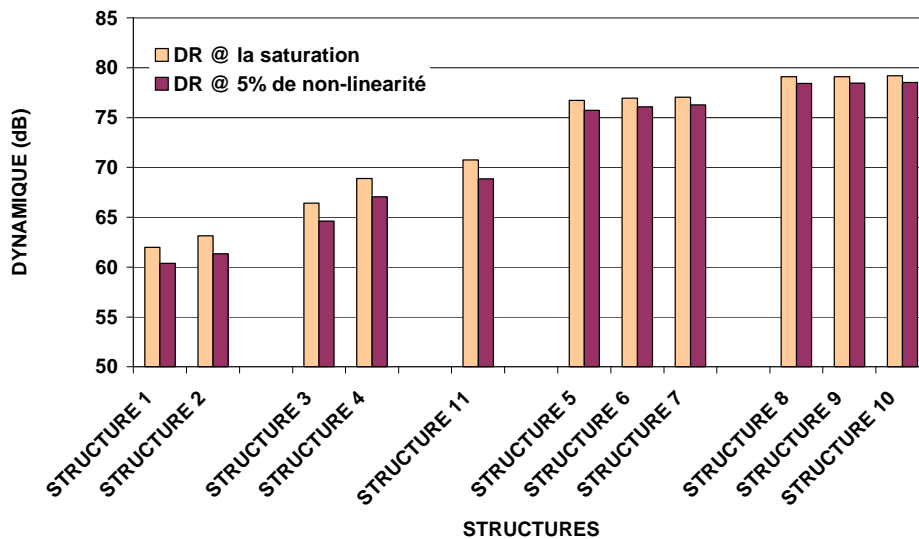
**Figure 3-37 : Mesures d'efficacité de détection spectrale**

Les mesures d'efficacité de détection spectrale montrent pour les gains de conversion élevés une perte d'efficacité de détection spectrale aux courtes longueurs d'onde. Cependant, cette perte reste limitée par rapport au pixel de référence. Il semble que la collection des charges soit moins performante pour les courtes longueurs d'onde. En ce qui concerne les faibles gains de conversion, comme attendu, l'efficacité de détection spectrale se dégrade car le facteur de remplissage diminue. Toutefois, pour les pixels ayant une capacité de type MOS, la dégradation d'efficacité de détection spectrale est moins dramatique que pour les capacités PIP même pour les fortes réductions du gain de conversion. Là encore, la réduction d'efficacité de détection spectrale est plus importante pour les courtes longueurs d'onde. Ceci peut s'expliquer par le fait que les capacités PIP ou MOS participent toutefois à la collection des charges. En effet, le polysilicium utilisé pour ces types de capacité filtre les courtes longueurs d'onde mais devient transparent aux grandes longueurs d'onde du spectre visible.

Les autres paramètres des circuits de test ne sont pas ou peu influencés par la variation du gain de conversion.

#### 3.4.2.3 Analyse de l'évolution de la dynamique des différents circuits de test

Les mesures de bruit, de courant d'obscurité et d'excursion en tension en sortie permettent de calculer la dynamique de chaque circuit de test. Les résultats de ces calculs sont illustrés sur la Figure 3-38. Nous constatons donc, pour un même flux photonique d'entrée déterminé, une augmentation de la dynamique du capteur d'image lorsque le gain de conversion devient faible.



**Figure 3-38 : Dynamique en dB pour chaque structure de test**

Des dynamiques pouvant aller jusqu'à 75dB sont atteignables avec cependant quelques limitations concernant l'efficacité de détection spectrale. Ces résultats ont été obtenus pour un cas de recharge de la photodiode en mode « soft reset ».

### 3.4.3 SYNTHÈSE

Nous avons démontré l'impact du gain de conversion pour les pixels de type 3T sur la dynamique du capteur d'image. Les solutions pour le contrôle du gain de conversion pour ce type de pixel ont été recensées. Des circuits de test ont permis de mettre en évidence l'impact du gain de conversion pour un pixel photodiode de type 3T de 13 $\mu$ m de pas. Suivant le type de variation et le type de solution adoptée, nous avons démontré l'augmentation de la dynamique du capteur d'image pour certains cas.

## 3.5 SYNTHÈSE DE L'OPTIMISATION DE L'EXCURSION EN TENSION EN SORTIE DE L'IMAGEUR ET DU CONTRÔLE DU GAIN DE CONVERSION

Ce chapitre a permis de réaliser un travail sur l'optimisation de l'excursion en tension en sortie de l'imageur CMOS qui est un des paramètres permettant d'accroître la dynamique d'un capteur d'image.

Nous avons, dans un premier temps, défini les éléments limitant cette excursion en tension. Chaque élément de la chaîne de lecture a été analysé dans cette optique. Cela nous a montré que chaque élément est important mais qu'un soin particulier est à apporter pour les éléments situés au sein du pixel, où le fondeur a réalisé une optimisation sur les paramètres tels que l'efficacité de détection spectrale et le courant d'obscurité. L'utilisation de transistors spécifiques à faible tension de seuil permet d'étendre l'excursion en tension de l'imageur. Malheureusement, seules les technologies profondément sub-microniques possèdent ce

type de transistors. Nous avons donc étudié deux cas de figures : l'utilisation de la technologie CIS 0.35 $\mu$ m sans transistors spécifiques et la technologie CIS 0.18 $\mu$ m qui, elle, possède ce type de transistors.

Nous avons donc développé pour la technologie CIS 0.35 $\mu$ m des transistors intra-pixel à faible tension de seuil permettant d'étendre la dynamique du capteur d'image. L'utilisation de l'outil de simulation physique SENTAURUS couplée aux profils de dopage mesurés nous ont permis de mettre au point ce type de transistors. Des véhicules de test ont été réalisés avec plusieurs variations d'implant. Les mesures nous ont montré que cette optimisation a donné de très bons résultats avec une augmentation de la dynamique du capteur pouvant aller jusqu'à 4dB (71 dB pour la dynamique maximale). Cependant, cette augmentation s'est accompagnée pour certains implants d'une augmentation du courant d'obscurité. Un compromis doit donc être trouvé entre l'augmentation de la dynamique et l'augmentation du courant d'obscurité.

Pour le cas de la technologie CIS 0.18 $\mu$ m, nous disposons de transistors spécifiques à faible tension de seuil et à tension de seuil nulle en plus des tensions de seuil standards. Nous avons donc réalisé des simulations montrant une forte augmentation de l'excursion en tension en sortie de la chaîne de lecture. Des mesures sur des circuits de test ont vérifié ces simulations. Des dynamiques allant au delà de 69dB ont pu être atteintes sans élimination du bruit de recharge avec une augmentation de 8 dB de la dynamique par rapport à une chaîne de lecture utilisant des transistors à tension de seuil standard. Cependant, une augmentation du courant d'obscurité est à noter pour les chaînes de lecture utilisant des transistors à faible tension de seuil pour le transistor de recharge se situant dans le pixel.

La dernière partie de ce chapitre a permis de traiter du cas de la photodiode de type 3T et du contrôle du gain de conversion pouvant amener à une variation de la dynamique du capteur. En effet, dans certains cas, la dynamique du capteur est liée au gain de conversion. Nous avons donc montré que pour le cas où la chaîne de lecture limite l'excursion en tension en sortie de l'imageur, la dynamique se dégrade pour des gains de conversion faibles. Dans le cas de la photodiode de type 3T, le gain de conversion dépend de la capacité de la photodiode donc du pas du pixel. Nous avons donc étudié les différents types de contrôle du gain de conversion réalisables. Des véhicules de test ont permis de vérifier les hypothèses avancées. En effet, les résultats de mesures montrent un contrôle satisfaisant du gain de conversion ainsi qu'une amélioration de la dynamique dans certains cas. Là encore, des dynamiques, pour le cas de pixels photodiode de type 3T, peuvent atteindre 75dB même pour des gains de conversion faibles.

Le chapitre suivant traite de la deuxième voie d'amélioration de la dynamique dans les capteurs d'image CMOS : le bruit.

## REFERENCES

- [1] Salama, K.; El Gamal, A., "Analysis of active pixel sensor readout circuit," *Circuits and Systems I: Fundamental Theory and Applications, IEEE Transactions on* , vol.50, no.7, pp. 941-945, July 2003
- [2] Michel Bréart de Boisanger, Olivier Saint-Pé, Franck Larnaudie, Saiprasad Guiry, Pierre Magnan, Philippe Martin Gonthier, Franck Corbière, Nicolas Huger, Neil Guyatt, "Cobra, A Cmos Space Qualified Detector Family Covering The Need For Many Leo And Geo Optical Instruments" , Proc. '7th Internat. Conf. on Space Optics', TOULOUSE, FRANCE 14-17 October 2008
- [3] S. Wolf, R.N. Tauber, "Silicon Processing for the VLSI Era, Process Technology", Volume 1, Lattice Press, 1986
- [4] S. Wolf, "Silicon Processing for the VLSI Era, The submicron MOSFET", Volume 3, Lattice Press, 1995
- [5] S. Wolf, "Silicon Processing for the VLSI Era, Deep-Submicron Process Technology", Volume 4, Lattice Press, 2002
- [6] D.K. Schroder, "Semiconductor Material And Device Characterization", Second Edition, John Wiley & Sons, Inc., 1998
- [7] S.M. Sze, "Physics Of Semiconductor Devices", Second edition, A Wiley-interscience publication, 1981.
- [8] Y. Tsvetkov, "Operation and Modeling of The MOS Transistor", Second Edition, McGraw-Hill Book Co, 1999
- [9] <http://www.synopsys.com/Tools/TCAD/Pages/default.aspx>
- [10] [http://www.synopsys.com/Tools/TCAD/CapsuleModule/sdevice\\_ds.pdf](http://www.synopsys.com/Tools/TCAD/CapsuleModule/sdevice_ds.pdf)
- [11] Shcherback, I. & Yadid-Pecht, O., "Photoresponse analysis and pixel shape optimization for CMOS active pixel sensors", *Electron Devices, IEEE Transactions on*, 2003, 50, 12-18
- [12] B. Dierickx, G. Meynants, D. Scheffer, "Near-100% fill factor standard CMOS active pixel", *Workshop AIS*, 1997

- [13] Meynants, G.; Dierickx, B. & Scheffer, D., Bernard, T. M. (ed.), "CMOS active pixel image sensor with CCD performance", *Advanced Focal Plane Arrays and Electronic Cameras II, SPIE*, 1998, 3410, 68-76
- [14] Lee J.S. , Hornsey R.I., "CMOS Photodiodes with Substrate Openings for Higher Conversion Gain in Active Pixel Sensors", *Workshop AIS*, 2001
- [15] G. Agranov, T. Gilton, R. Mauritzson, U. Boettiger, P. Altice, J. Shah, J. Ladd, X. Fan, F. Brady, J. McKee, C. Hong, X. Li and I. Patrick, "*Optical-Electrical Characteristics of Small, Sub-4 $\mu$ m and Sub-3 $\mu$ m Pixels for Modern CMOS Image Sensors*" , *Workshop AIS*, 2005
- [16] Oi, R.; Aizawa, K., "Wide dynamic range imaging by sensitivity adjustable CMOS image sensor", *Image Processing, 2003. ICIP 2003, Proceedings. 2003 International Conference on* , vol.2, no., pp. II- 583-6 vol.3, 14-17 Sept. 2003
- [17] P. Martin-Gonthier, P. Magnan, F. Corbiere, M. Estriebeau, N. Huger, and L. Boucher "Dynamic range optimisation of CMOS image sensors dedicated to space applications", *Proc. SPIE 6744*, 2007





# CHAPITRE 4

## 4 OPTIMISATION DU NIVEAU DE BRUIT DE L'IMAGEUR CMOS

Ce chapitre est consacré au deuxième paramètre permettant d'étendre la dynamique du capteur d'image : le bruit. Le chapitre est scindé en deux parties. La première partie traite du bruit de recharge présent dans tout type de pixel et plus particulièrement dans les pixels de type photodiode 3T où le mode de lecture natif ne permet pas son élimination. En effet, ce type de pixel est encore très utilisé dans les applications spécifiques (domaine spatial et militaire). Nous verrons l'origine de ce bruit, sa modélisation et les techniques de réduction existantes. Une technique de réduction simple mise en œuvre sur un circuit de test dans le laboratoire est présentée avec les résultats de mesure correspondants. Cette réduction du bruit de recharge permet de mettre en évidence le bruit basse fréquence et plus particulièrement le bruit de type RTS (Random Telegraph Signal). L'origine de ce bruit est étudiée. Là encore, des techniques de réduction sont présentées et certaines de ces techniques donnent lieu à des modèles de prédiction de la signature du bruit de type RTS dans les imageurs CMOS. Les circuits de test utilisés, en technologie CIS 0.35 $\mu$ m et 0.18 $\mu$ m, dans le cadre de ces techniques de réduction sont décrits.

### 4.1 LE BRUIT DE RECHARGE

Le bruit de recharge est un bruit présent dans tous les dispositifs capacitifs qui nécessitent une réinitialisation. C'est le cas des imageurs CMOS. Les trois principaux types de pixels, photodiode 3T, 4T et photomos, subissent ce type de bruit. Cependant, le mode de lecture à double échantillonnage corrélé (DEC) utilisé dans le cas des pixels photodiode 4T et photomos permet de l'éliminer ou de le réduire très fortement. Ce n'est pas le cas du pixel photodiode 3T qui utilise simplement un double échantillonnage comme nous l'avons vu dans le chapitre 1.

#### 4.1.1 ORIGINE ET MODE DE RECHARGE DE LA PHOTODIODE

Le paragraphe 1.3.6.2 du chapitre 1 nous a permis de définir l'origine du bruit de recharge. Il provient du bruit thermique du transistor de recharge venant réinitialiser la capacité, comme le montre la Figure 4-1.

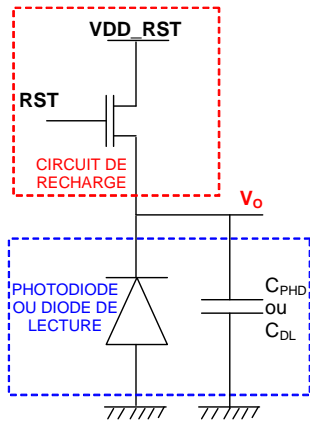


Figure 4-1 : Circuit de recharge associé à la capacité

Deux types de recharge [1], [2] se dégagent suivant la valeur de la tension VDD\_RST par rapport à la tension de commande RST (égale à VDD). Il apparaît donc le mode de recharge « soft reset » pour lequel la tension

$$VDDRESET=VDD \quad \text{ou} \quad V_{RECHARGE} = \sqrt{\frac{kT}{nC_{PHD}}} \quad (V_{rms})$$

avec  $n \approx 2$ ,  $k$ , la constante de Boltzman,  $T$ , la température en Kelvin,  $C_{PHD}$ , la capacité de la photodiode et le mode de recharge dit « hard reset » pour lequel la tension

$$VDDRST < VDD - V_{TH} \quad \text{ou} \quad V_{RECHARGE} = \sqrt{\frac{kT}{C_{PHD}}} \quad (V_{rms})$$

avec  $V_{TH}$ , la tension de seuil du transistor de recharge.

Ces deux modes de recharge possèdent chacun leurs avantages et leurs limitations. En effet le mode de recharge « soft reset » permet d'obtenir un bruit de recharge inférieur d'un facteur  $\sqrt{2}$  à celui du mode « hard reset ». De plus, celui-ci présente l'avantage de réinitialiser la capacité de la photodiode ou le nœud de lecture à un niveau de tension supérieur du fait de la valeur de la tension VDDRESET.

Toutefois, ce mode de recharge implique une limitation quant au phénomène de rémanence (aussi appelé « lag »). La rémanence pour ce type de pixel provient du mode de recharge adopté [3]. En effet, pour le cas du mode « soft reset », le transistor de recharge finit la recharge de la photodiode ou du nœud de lecture en fonctionnement sous le seuil, ce qui signifie un temps de recharge très important.

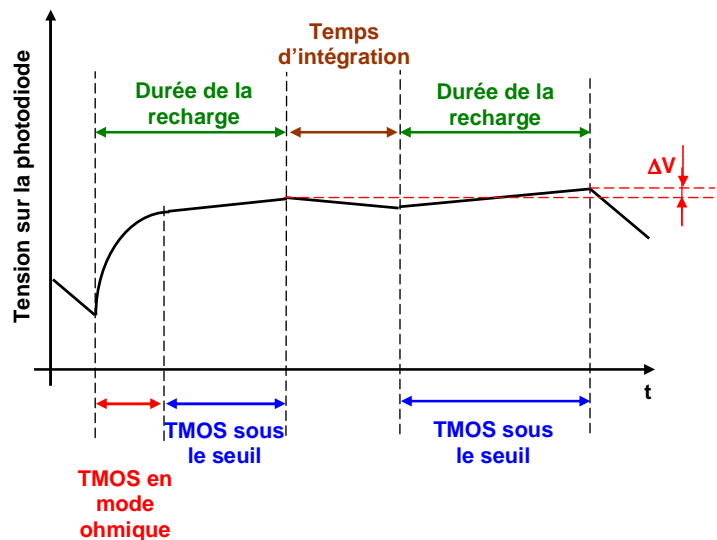


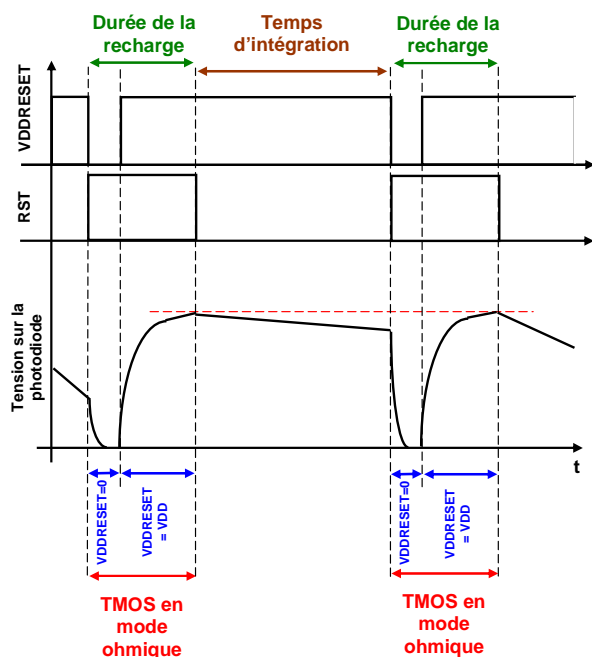
Figure 4-2 : Recharge de la photodiode en mode « soft reset », mise en évidence de la rémanence

Ce phénomène est illustré sur la Figure 4-2. Considérons que la tension sur la photodiode est suffisamment basse. Durant la période où le circuit de recharge réinitialise la photodiode (ou le nœud de lecture), le transistor NMOS passe du régime ohmique au régime de fonctionnement sous le seuil et atteint la valeur de recharge. Si durant la phase d'intégration suivante, la photodiode n'est que faiblement illuminée (comme représenté sur la Figure 4-2), le transistor dans ce cas restera dans un régime de fonctionnement sous le seuil. De ce fait,

la tension sur la photodiode à la fin de la phase de recharge suivante sera plus importante qu'à la fin de la phase de recharge précédente. Cette différence de tension de recharge a un impact fort du fait du mode de lecture de la photodiode de type 3T (double échantillonnage simple inter-trame).

Le mode de recharge « hard reset », de part son fonctionnement, n'implique pas de limitation sur le « lag ». En effet, dans ce cas, la tension  $VDDRESET$  est inférieure à la tension  $VDD-V_{TH}$  ce qui implique que le transistor de recharge sera en mode ohmique durant toute la phase de recharge. Cela n'entraîne donc pas de charge lente et le temps de recharge peut être ainsi limité. Néanmoins, ce mode de fonctionnement implique un bruit de recharge plus important que celui issu du mode « soft reset ». De plus, le niveau de tension  $VDDRESET$  étant plus bas que celui du mode « soft reset », il apparaît une limitation de l'excursion en tension sur la capacité de la photodiode. La tension de recharge atteinte à la fin de la phase de recharge est égale à  $VDDRESET$  qui est inférieure à  $VDD$ .

Cependant, une technique singulière permet d'augmenter la tension  $VDDRESET$  tout en gardant le transistor de recharge en régime ohmique. En effet, si nous pilotons la tension de commande du transistor de recharge RST avec une tension supérieure à  $VDD$ , nous pourrions augmenter d'autant la tension  $VDDRESET$ . Ceci entraîne toutefois des contraintes de fiabilité et de vieillissement sur le composant car les tensions nominales de la technologie sont alors dépassées. D'une manière générale, pour des modules 3.3V, les tensions maximums d'alimentation sur les transistors sont de l'ordre de 3.6 V soit  $VDD+0.3V$ .



**Figure 4-3 : Chronogramme du mode de recharge « HTS »**

Les deux modes de lecture, « soft reset » et « hard reset » peuvent être combinés pour former un mode de lecture hybride dit « Hard To Soft reset », ou encore HTS [4], [5]. Les chronogrammes de la Figure 4-3 montrent la mise en œuvre de ce mode de recharge.

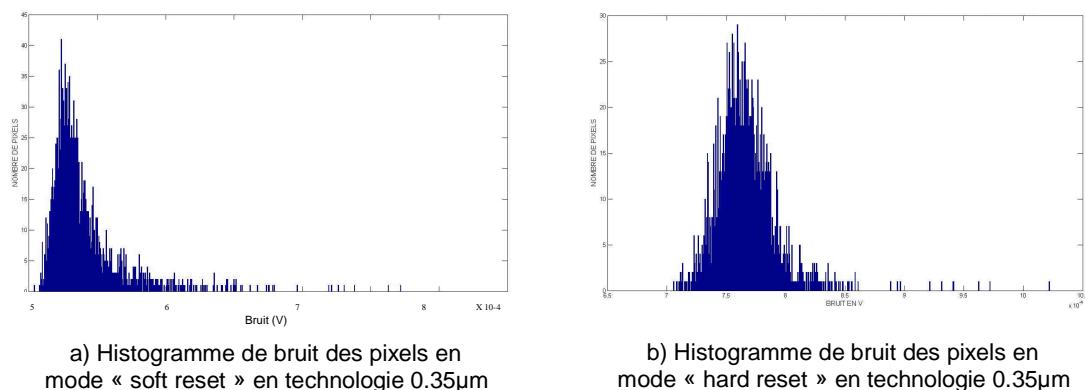
A la fin du temps d'intégration, l'alimentation  $VDDRESET$  est mise à 0V et le signal de commande de recharge (RST) est activé. La tension sur la photodiode chute à 0V très rapidement. Dans un second temps, la tension  $VDDRESET$  est remise à  $VDD$  afin de réinitialiser la photodiode.

Ainsi, lors de la recharge de la photodiode, nous repartons toujours de 0V ce qui implique qu'à la fin de la phase de recharge la photodiode atteint toujours la même tension. Cela

élimine la rémanence. De plus, à la fin de la phase de recharge, le circuit se trouve en mode « soft reset » ce qui minimise le bruit de recharge.

Ce mode de recharge hybride, très attrayant au premier abord, nécessite toutefois une architecture spécifique permettant de piloter la tension VDDRESET. En effet, cette tension se retrouve sur l'ensemble des transistors de recharge de chaque pixel. Cela entraîne une forte charge capacitive à piloter et augmente donc le temps d'établissement de cette tension. Il convient donc de modifier l'architecture d'alimentation de ce transistor et d'opter pour un pilotage ligne par ligne de la tension VDDRESET. Néanmoins, même en adoptant un décodage ligne de cette tension, il faut l'établir rapidement sur la ligne ce qui peut devenir une contrainte forte en cas d'imageur de grande taille.

La Figure 4-4 illustre les mesures réalisées en mode de recharge « soft reset » et « hard reset » sur un véhicule de test en technologie AMS 0.35µm. Cette figure montre l'histogramme de bruit des pixels présents sur le véhicule de test. Les pixels, de type 3T, ont un pas de 15µm et une photodiode de type N WELL ce qui permet de diminuer la capacité de la photodiode afin d'augmenter le gain de conversion. Nous retrouvons bien, sur ces histogrammes, une différence de moyenne du bruit d'environ un facteur  $\sqrt{2}$  entre les deux modes de lecture ce qui démontre la validité des formules définissant le bruit de recharge.



**Figure 4-4 : Mesures réalisées en technologie AMS 0.35µm en mode de recharge « soft reset » et « hard reset »**

Plusieurs techniques de réduction ou d'élimination du bruit de recharge existent. Celles –ci sont présentées dans le paragraphe suivant.

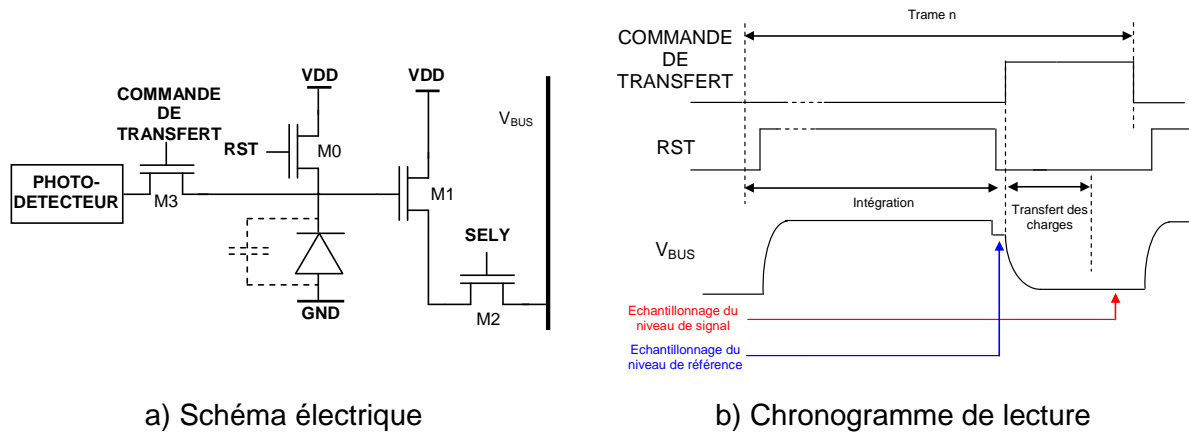
#### 4.1.2 TECHNIQUES DE REDUCTION / ELIMINATION DU BRUIT DE RECHARGE

Dans un premier temps, nous allons étudier l'impact de l'utilisation d'un double échantillonneur sur les pixels de type 3T, 4T ou photomos. Ces deux derniers types de pixel permettent, de part leur architecture et leur mode de lecture, l'élimination du bruit de recharge du nœud de lecture capacitif. Nous nous attarderons ensuite sur les pixels de type photodiode 3T en étudiant l'impact d'un double échantillonnage corrélé sur ce bruit et en étudiant les diverses techniques permettant de le réduire.

#### 4.1.2.1 Utilisation d'un double échantillonneur

##### 4.1.2.1.1 Cas des pixels de type photodiode 4T et photomos

Dans ce type de pixel, le nœud de lecture et le nœud de détection sont découplés. Il est donc aisé, dans ces conditions, d'éliminer le bruit de recharge comme nous l'avons montré dans le chapitre 1. La Figure 4-5 illustre la structure de ce type de pixel ainsi que le mode de lecture adopté. L'utilisation d'un double échantillonnage corrélé (DEC) permet de soustraire les deux échantillons ( $V_{REF}$  et  $V_{SIG}$ ) et de ce fait d'éliminer le bruit de recharge dû au nœud de lecture.

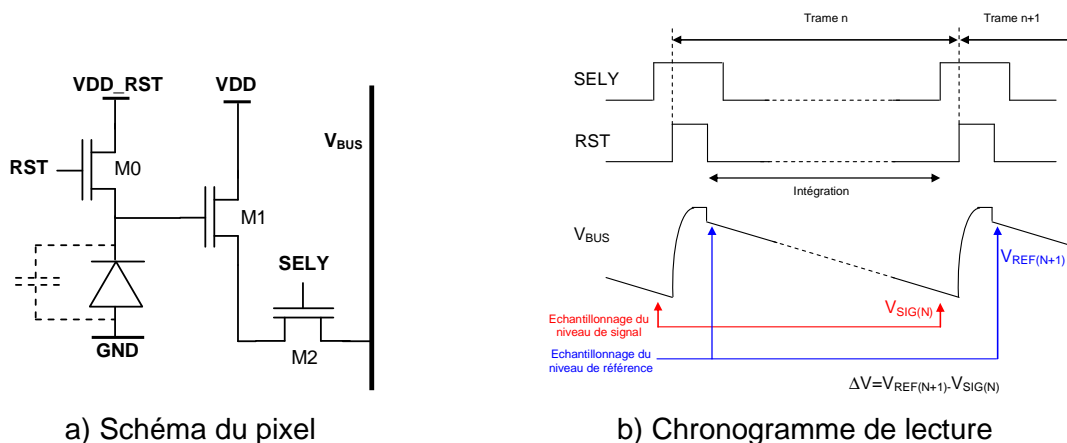


**Figure 4-5 : Architecture et lecture d'un pixel de type 4T et photomos**

L'utilisation de ces types de pixel permet d'atteindre des niveaux de bruit très faibles et indépendants de la taille du pixel. En effet, le bruit de recharge, lorsqu'il n'est pas éliminé ou réduit est le contributeur majoritaire de bruit pour des pixels de taille moyenne ou petite (inférieure à  $20\mu\text{m}$ ).

##### 4.1.2.1.2 Cas des pixels de type photodiode 3T

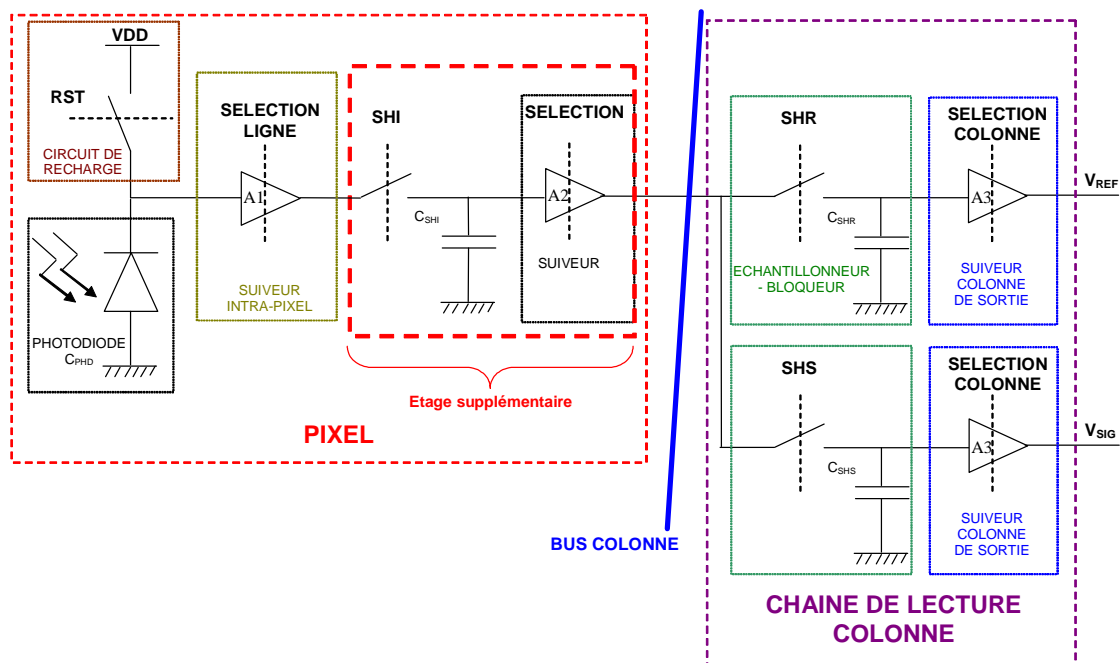
Dans le cas du pixel 3T, le nœud de lecture et le nœud de détection sont communs. Cela implique que la lecture à double échantillonnage ne permet pas d'éliminer le bruit de recharge induit par la photodiode.



**Figure 4-6 : Le pixel photodiode 3T**

Malgré l'utilisation d'un double échantillonnage comme le montre la Figure 4-6, les échantillons  $V_{REF}$  et  $V_{SIG}$  ne sont pas corrélés en terme de trame. En effet, afin d'obtenir le signal vidéo, l'échantillon  $V_{SIG}$  de la trame N est soustrait à l'échantillon  $V_{REF}$  de la trame N+1. En terme de bruit, cela se traduit par le fait qu'au lieu d'éliminer le bruit de recharge, celui-ci est multiplié par  $\sqrt{2}$  car la puissance spectrale de bruit est doublée (les échantillons ne sont pas issus de la même recharge).

La réduction ou élimination du bruit de recharge est toutefois possible de façon simple en ajoutant un étage échantillonneur / bloqueur et suiveur [6], [7], [8]. L'architecture du pixel couplé à la chaîne de lecture est représentée sur la Figure 4-7.



**Figure 4-7 : Architecture permettant l'élimination du bruit de recharge pour un pixel de type 3T**

Comme le montre la Figure 4-7, l'étage échantillonneur intermédiaire autorise le stockage du niveau de référence durant la période d'intégration. Celui-ci est ensuite transféré en sortie peu de temps avant la fin de l'intégration. Ceci permet de réaliser un double échantillonnage corrélé nécessaire pour éliminer le bruit de recharge.

Cette solution, séduisante au premier abord, nécessite l'ajout d'un étage échantillonneur / bloqueur. Celui-ci comprend un transistor de sélection, une capacité de stockage et un étage suiveur. Pour les imageurs matriciels (2D), cet échantillonneur / bloqueur se situe dans le pixel. L'impact est très fort sur le facteur de remplissage, surtout pour les petits pixels, ce qui limite son utilisation. Cependant, pour les imageurs linéaires (1D) où les contraintes topologiques ne sont présentes que dans une dimension, l'implantation de ce type de solution est très intéressante.

Un exemple d'implantation de ce type de solution est donné, pour un imageur multi-linéaire, à la fin de cette partie consacrée au bruit de recharge.

Les paragraphes suivants sont consacrés aux techniques de réduction du bruit de recharge des pixels de type photodiode 3T. De nombreux travaux traitent de la réduction du bruit de recharge. De ces travaux, il est possible de dégager trois méthodes de base de réduction du bruit de recharge [9]. Ces méthodes sont :

- Le contrôle capacitif
- Le contrôle de la bande passante
- Le contrôle en charge

L'analyse théorique de ces méthodes est rendue possible grâce à l'utilisation des équations différentielles stochastiques et leur résolution [10], [11] et [12].

### *4.1.2.2 Réduction par contrôle capacitif*

Cette méthode a été pour la première fois employée par Fowler [13]. Elle consiste à utiliser une boucle de contre-réaction qui permet de minimiser l'écart entre la tension aux bornes de la photodiode et une valeur de référence (tension désirée sur la photodiode à la fin de la phase de recharge). La boucle de contre-réaction est constituée, entre autres, d'un diviseur capacitif. Celui-ci utilise la capacité de la photodiode et une capacité d'ajustement. Les deux éléments fondamentaux de cette technique sont la précision de mesure et de contrôle de la boucle de contre-réaction et le rapport des capacités du diviseur capacitif. Ceux-ci autorisent alors un ajustement précis de la tension aux bornes de la photodiode à la fin de la phase de recharge.

Une implémentation niveau transistor est donnée dans [13]. Elle implique l'utilisation de 6 transistors à l'intérieur d'un pixel de pas  $21 \times 21 \mu\text{m}$  ce qui limite fortement le facteur de remplissage de celui-ci. D'après [9], le facteur de réduction du bruit de recharge peut atteindre 18.

### *4.1.2.3 Réduction par contrôle de la bande passante*

Cette seconde méthode, décrite par Loose [14], repose elle aussi sur l'utilisation d'une boucle de contre-réaction. Elle permet de réduire le bruit de recharge mais cette fois en agissant directement sur le bruit thermique du transistor de recharge. En effet, la contre-réaction contrôle la résistance équivalente du transistor de recharge. Cela autorise, en faisant varier la résistance équivalente, l'ajustement de la bande passante de bruit de la résistance et donc la réduction du bruit de recharge. Plusieurs solutions d'implantation de cette méthode sont disponibles dans la littérature [15], [16].

Le facteur de réduction du bruit de recharge peut atteindre 14 d'après [9] avec un pixel de  $5 \mu\text{m}$  de pas, 3 transistors intra-pixel et une circuiterie colonne adaptée. Cependant, la difficulté principale de cette méthode est de contrôler parfaitement la résistance variant dans le temps ( $r(t)$ ).



### 4.1.2.4 Réduction par contrôle en charge

Cette troisième technique, pour la première fois décrite par Lee [17], est basée sur la réduction du bruit de recharge en déterminant précisément quand arrêter la décharge de la capacité de la photodiode après une phase de recharge normale en mode « hard reset ». Là encore, une boucle de contre-réaction permet de minimiser l'écart entre la tension aux bornes de la photodiode et une valeur de référence. Ceci est réalisé en contrôlant une source de courant déchargeant la capacité de la photodiode.

Pour cette méthode, le facteur de réduction du bruit de recharge peut atteindre 3.9 d'après [9] avec un pixel de 5.9 $\mu\text{m}$  de pas et 4 transistors. La difficulté de cette méthode est de contrôler parfaitement la vitesse de commutation ainsi que l'amplitude de la source de courant.

Certaines de ces solutions peuvent être couplées comme le montre [18]. Dans ce cas, la réduction par contrôle de la bande passante et contrôle en charge sont utilisées ce qui amène une réduction du bruit de recharge d'un facteur 40 avec un pixel de 5 $\mu\text{m}$  de pas, entraînant un facteur de remplissage d'environ 49%.

### 4.1.2.5 Synthèse

Nous venons de voir les différentes techniques pouvant être utilisées afin de réduire ou éliminer le bruit de recharge dans les pixels de type photodiode 3T. Ces techniques amènent une réduction plus ou moins importante du facteur de remplissage du pixel dans les imageurs matriciels car il faut ajouter soit un système de contrôle du bruit de recharge, soit un système d'élimination de celui-ci. Au contraire, dans les imageurs linéaires, ces techniques s'avèrent très pertinentes car elles n'engendrent pas de perte de facteur de remplissage puisque ces types d'imageur autorisent un degré de liberté dans une dimension. Le paragraphe suivant montre un exemple de réalisation d'un imageur linéaire possédant une architecture permettant l'élimination du bruit de recharge de la photodiode.

### 4.1.3 ELIMINATION DU BRUIT DE RECHARGE SUR UN IMAGEUR MULTI-LINEAIRE

Cet imageur a été développé dans le cadre de la préparation du programme GMES<sup>16</sup> de l'ESA pour le détecteur VNIR<sup>17</sup> dédié à l'observation de la terre [19].

---

<sup>16</sup> Global Monitoring for Environment and Security

<sup>17</sup> Visible and Near InfraRed

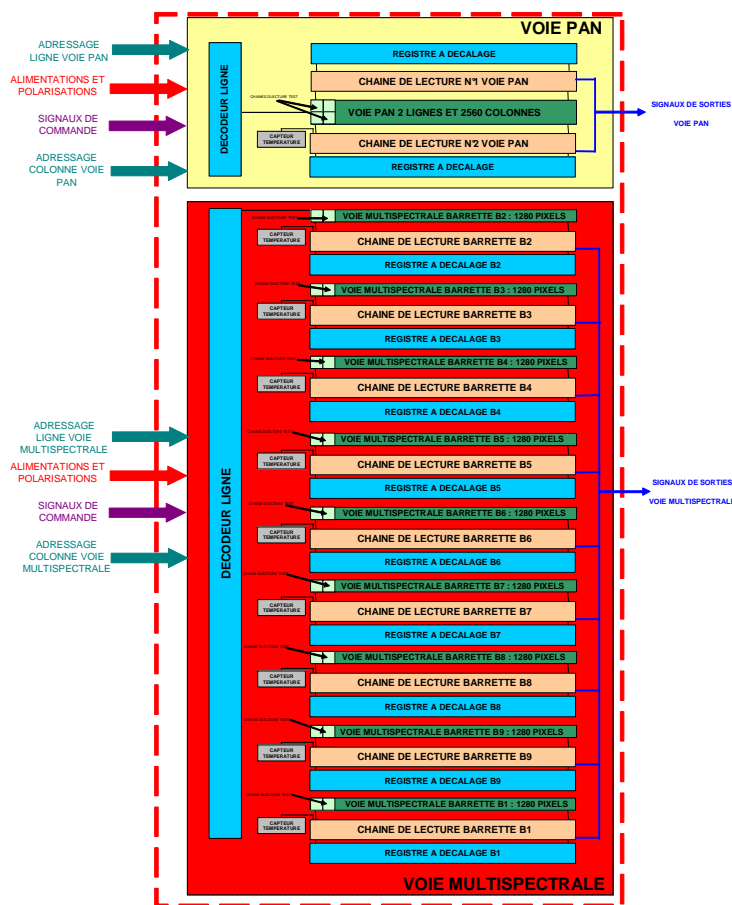


Figure 4-8 : Synoptique du composant multi-linéaire

Cet imageur multi-linéaire est composé d'une double barrette (voie panchromatique : large bande autour de 560nm) de 2557 pixels photodiode de type 3T au pas de 7.5µm. Cette double barrette possède une sortie vidéo. L'imageur est également composé de 9 barrettes simples de 1277 pixels photodiode de type 3T au pas de 15µm (voie multi spectrale). Ces 9 barrettes possèdent une sortie vidéo commune. Les longueurs d'onde cibles des 9 barrettes sont respectivement de 443nm, 490nm, 560nm, 665nm, 705nm, 740nm, 775nm, 865nm et 940nm.

Le synoptique du composant est illustré par la Figure 4-8.

L'architecture de la chaîne de lecture pour chaque barrette (simple ou double) est représentée sur la Figure 4-9. Elle est constituée :

- du photo-élément et de son circuit de recharge,
- d'un premier étage suiveur et de l'échantillonneur / bloqueur associé permettant de stocker durant le temps d'intégration le signal de référence du pixel,
- d'un second étage suiveur et d'un double échantillonneur / bloqueur permettant de stocker les échantillons de signal de référence et de signal photonique de la trame N-1 durant l'intégration de la trame N
- d'un troisième étage permettant de sortir les données.

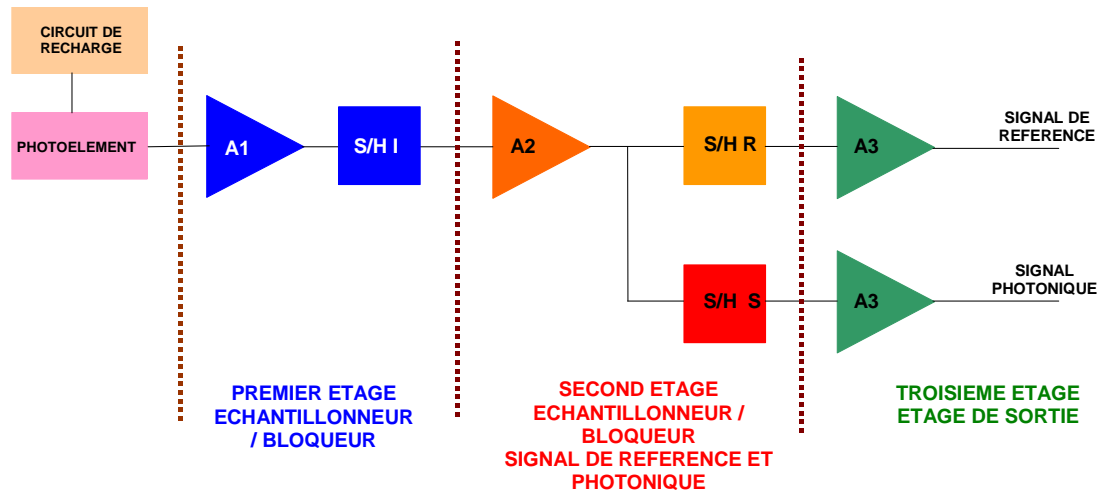


Figure 4-9 : Architecture de la chaîne de lecture de l'imageur linéaire

Les chronogrammes de lecture de cet imageur sont donnés, à titre indicatif, sur la Figure 4-10.

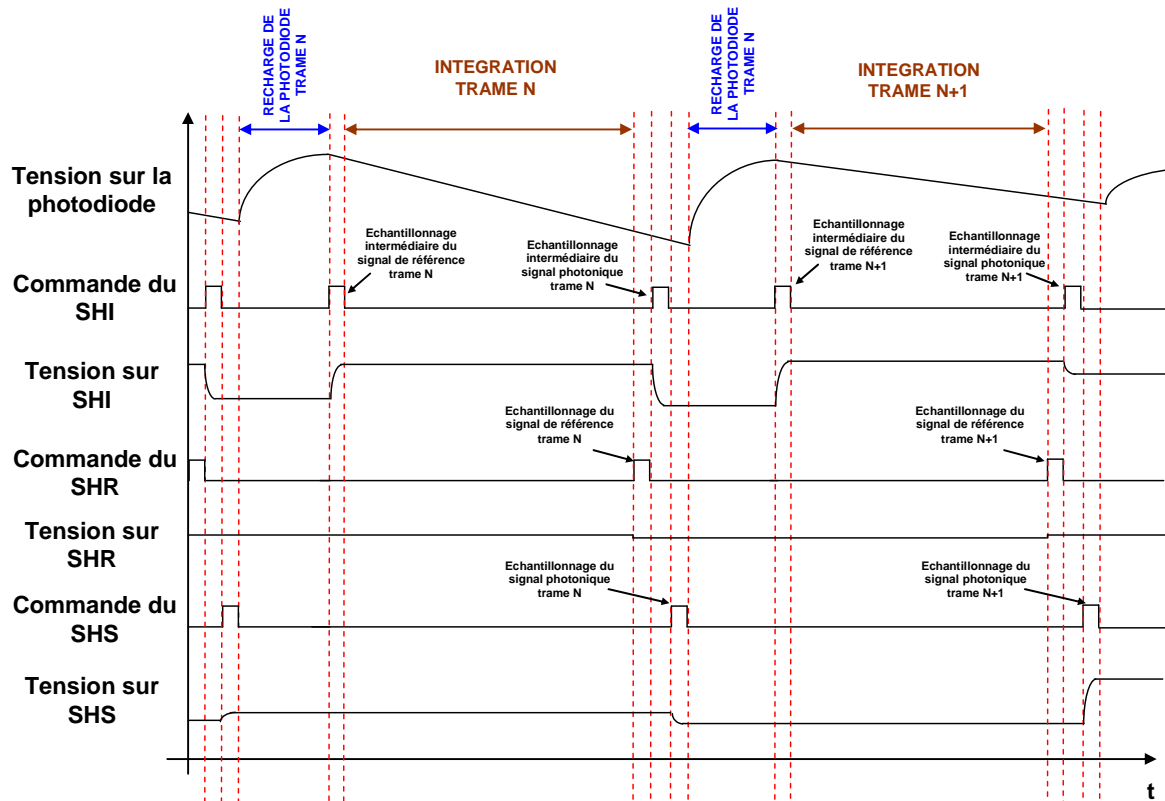


Figure 4-10 : Chronogrammes de lecture associés à la chaîne de lecture

Après la recharge de la photodiode, nous échantillons le signal de référence dans l'échantillonneur / bloqueur intermédiaire. L'échantillon de référence reste dans celui-ci durant le temps d'intégration. Peu avant la fin du temps d'intégration, l'échantillon de référence est transféré dans le deuxième échantillonneur. Une fois l'échantillon de référence transféré, l'échantillonnage du signal photonique est réalisé puis aussitôt transféré dans le second étage échantillonneur. Ainsi, un nouveau cycle peut commencer et les échantillons

de référence et de signal photonique de la trame N peuvent être lus durant l'intégration de la trame N+1.

Le stockage du niveau de référence dans l'étage intermédiaire permet donc de réaliser un double échantillonnage corrélé (en terme de trame) autorisant l'élimination du bruit de recharge de la photodiode lors de la soustraction de l'échantillon de référence et de l'échantillon de signal photonique.

Cette architecture a été implantée sur la technologie CIS 0.35µm avec la variation n°4 du procédé de fabrication qui a été décrite dans le chapitre 3. Un extrait du dessin des masques est donné sur la Figure 4-11 où l'on distingue une barrette associée à sa chaîne de lecture. La Figure 4-12 illustre le circuit fabriqué et mis en boîtier.

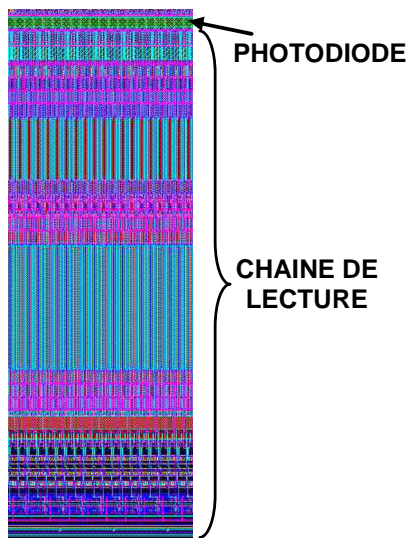


Figure 4-11 : Extrait du dessin des masques



Figure 4-12 : Circuit multi-linéaire mis en boîtier

Pour ce composant et avec la définition de la dynamique faite dans le chapitre 2, nous pouvons déduire l'équation 4-1.

$$Dynamique_{IMAGEUR} = \frac{V_{SAT} - V_{OBSC}}{\sqrt{G_C^2 \cdot A_1^2 \cdot A_2^2 \cdot A_3^2 \cdot \sigma_{DC}^2 + 2 \cdot A_2^2 \cdot A_3^2 \cdot \sigma_{A1+S/Hi}^2 + 2 \cdot A_3^2 \cdot \sigma_{A2+S/H}^2 + 2 \cdot \sigma_{A3}^2}} \quad 4-1$$

Avec  $G_C$  : Gain de conversion

$V_{OBSC}$  : Signal du courant d'obscurité

$V_{SAT}$  : Tension maximale en sortie de l'imageur avant saturation

$A_1$  : Gain du premier étage

$A_2$  : Gain du second étage

$A_3$  : Gain du troisième étage

$\sigma_{DC}$  : Bruit de courant d'obscurité

$\sigma_{A1+S/Hi}$  : bruit de l'amplificateur A1

associé au bruit de l'échantillonneur bloqueur intermédiaire

$\sigma_{A2+S/H}$  : Bruit de l'amplificateur A2 associé au bruit de l'échantillonneur bloqueur

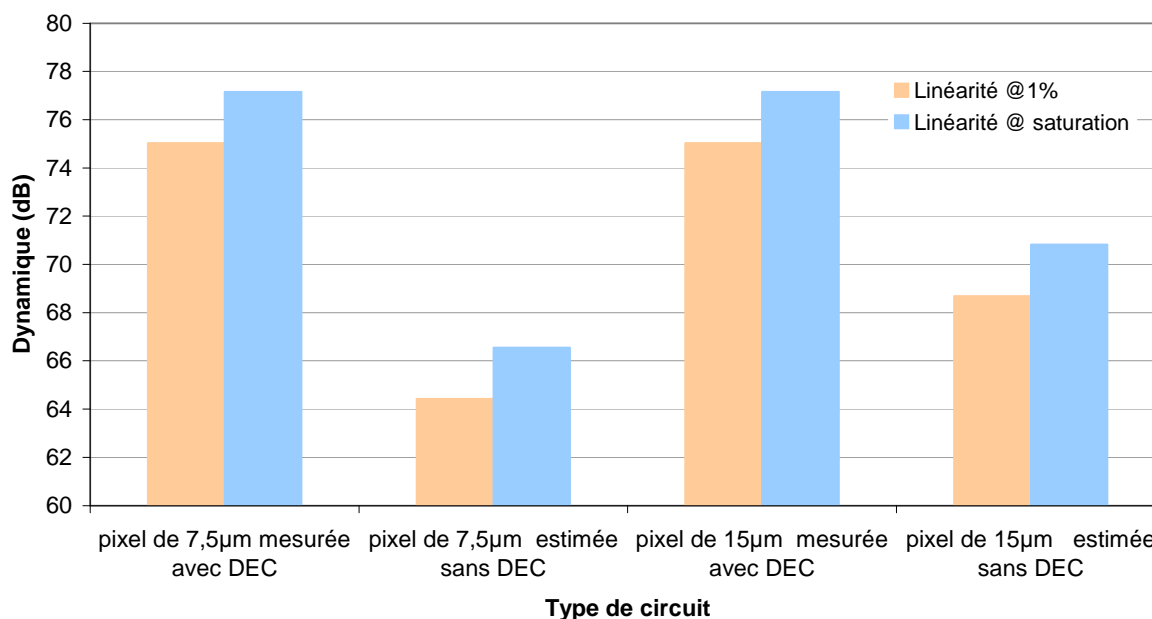
$\sigma_{A3}$  : Bruit de l'amplificateur A3

Des mesures sur ce composant ont permis de confirmer les gains de conversion prévus, à savoir un gain de conversion de  $7.8\mu\text{V}/e^-$  pour les pixels de  $7.5\mu\text{m}$  de pas et de  $3\mu\text{V}/e^-$  pour les pixels de  $15\mu\text{m}$  de pas.

Une excursion en tension en sortie de l'imageur de  $840\text{mV}$  a été mesurée pour une non linéarité maximum de 1%. Cette excursion en tension en sortie de l'imageur passe à  $1.06\text{V}$  à la saturation. Le gain de la chaîne de lecture est de 0.6. La mesure du bruit de l'imageur, pour les deux types de pixels donne un bruit moyen d'environ  $147\mu\text{V rms}$ .

Ces mesures ont permis de calculer la dynamique de l'imageur pour les deux pas de pixels. La Figure 4-13 donne les résultats de l'évaluation de la dynamique de l'imageur pour les deux pas de pixel avec élimination du bruit de recharge (mesurée) et sans élimination du bruit de recharge en mode « hard reset » (estimée). En effet, une comparaison avec l'estimation du bruit du capteur dans le cas du mode de recharge « hard reset » peut être réalisée. En prenant l'hypothèse que le bruit de recharge est dans ce cas le contributeur majoritaire de bruit et en sachant que la capacité de la photodiode pour le pixel de  $7.5\mu\text{m}$  de pas est de  $12\text{fF}$  et celle du pixel de  $15\mu\text{m}$  de pas est de  $32\text{fF}$ , le bruit de recharge peut être

calculé par la formule suivante :  $\sqrt{\frac{kT}{C_{PH}}}$ .

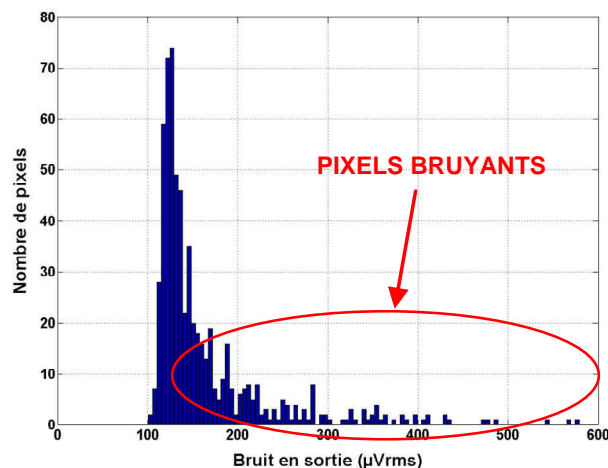


**Figure 4-13 : Evaluation de la dynamique pour les deux pas de pixel avec élimination du bruit de recharge (mesurée) et sans élimination du bruit de recharge en mode « hard reset » (estimée)**

Les résultats montrent une augmentation d'environ 10dB pour les pixel de  $7.5\mu\text{m}$  de pas et d'environ 6dB pour les pixels de  $15\mu\text{m}$  de pas. Comme attendu, la dynamique du capteur d'image augmente lorsque le bruit de recharge, le contributeur majoritaire de bruit, est éliminé. La dynamique d'un imageur composé de pixel photodiode de type 3T devient

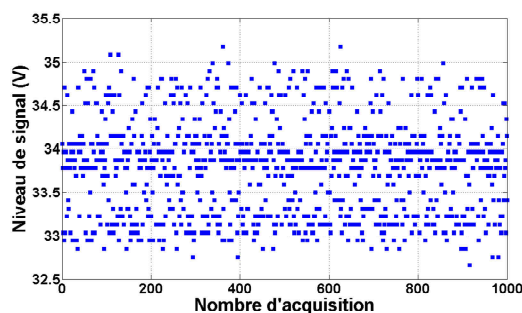
indépendante de la taille de la photodiode. Une amélioration significative de la dynamique est donc obtenue par modification architecturale de la chaîne de lecture.

Le calcul de la dynamique a été réalisé avec le bruit moyen mesuré, cependant lorsque nous observons l'histogramme spatial du bruit en sortie de l'imageur, nous nous apercevons de l'existence de pixels bruyants. Ceci se traduit par une queue sur l'histogramme spatial de bruit en sortie de l'imageur comme le montre la Figure 4-14.

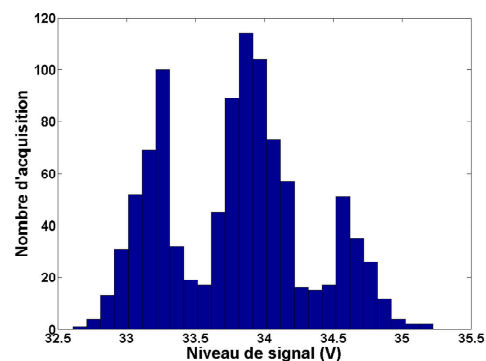


**Figure 4-14 : Histogramme spatial du bruit en sortie de l'imageur**

Le nombre de ces pixels bruyants peut être important. Ce bruit limite la dynamique de ces pixels et donc les performances globales en dynamique de l'imageur. Nous avons donc, à partir de ces constatations expérimentales, regardé l'évolution temporelle du signal d'un des pixels bruyants. Cette évolution temporelle est représentée sur la Figure 4-15.



**Figure 4-15 : Evolution temporelle d'un pixel dit « bruyant »**



**Figure 4-16 : Histogramme temporel d'un pixel dit « bruyant »**

Nous observons donc 3 états distincts du signal de sortie du pixel dit « bruyant ». Ces 3 états sont confirmés par l'histogramme temporel. En fait, comme nous allons le voir, ces pixels bruyants sont le résultat de l'impact du bruit basse fréquence de type RTS<sup>18</sup>. Ce bruit basse fréquence est traité dans le paragraphe suivant.

<sup>18</sup> RTS : Random Telegraph Signal

## **4.2 LE BRUIT BASSE FREQUENCE**

Nous avons constaté expérimentalement que l'élimination du bruit de recharge fait apparaître des pixels dits « bruyants ». Ceci est valable pour les photodiodes de type 3T associées à une architecture spécifique et les photodiodes de type 4T éliminant le bruit de recharge nativement du fait de leur architecture et leur mode de lecture associé. L'observation temporelle du signal de sortie des pixels montre une discrétisation de celui-ci. Ce phénomène, déjà observé dans les capteurs d'image CMOS [20], a pour origine le bruit basse fréquence de type RTS. Nous allons donc, dans un premier temps, étudier brièvement l'origine de ce type de bruit. Ensuite, nous modéliserons l'impact de celui-ci sur les capteurs d'images CMOS pour finalement explorer les différentes techniques de réduction de ce bruit que nous avons imaginées.

### **4.2.1 ORIGINE DU BRUIT BASSE FREQUENCE**

L'origine physique du bruit basse fréquence dans les transistors MOS est étudiée depuis maintenant plus de 40 ans. Trois principales théories, dont découlent les modèles correspondants, ont été émises afin d'expliquer les mécanismes qui amènent à la création du bruit basse fréquence. Celles-ci sont présentées dans les paragraphes suivants.

#### *4.2.1.1 Théorie de McWhorter : Le modèle de fluctuation du nombre ( $\Delta N$ )*

La première théorie a été introduite par McWhorter en 1955 [21]. Cette théorie explique la fluctuation de courant du transistor par la fluctuation du nombre de porteurs libres dans le canal de conduction du transistor ( $\Delta N$ ). Cette fluctuation de charge dans le canal est la conséquence des processus aléatoires de piégeage / dépiégeage des charges dans les pièges d'oxyde à l'interface Si-SiO<sub>2</sub> sous la grille. Ces effets de piégeage / dépiégeage ont pour conséquence de modifier le nombre de porteurs libres dans le canal du transistor et ainsi modifier sa résistance/conductance.

Mc Whorter a montré qu'une distribution spatiale uniforme des pièges d'oxyde près de l'interface conduit à une distribution de constantes de temps conforme au spectre fréquentiel du bruit en 1/f. L'évolution des technologies microélectroniques vers les procédés fortement submicroniques a permis d'étayer cette théorie avec l'apparition du bruit ayant un comportement RTS [22], [23]. En effet, pour les transistors MOS ayant une surface de canal inférieure à 1 $\mu\text{m}^2$ , il est même possible d'avoir simplement un seul piège d'oxyde aux alentours du niveau de Fermi et cela sur la totalité de la longueur du canal.

Fleetwood dans [24] donne une définition des différents types de pièges pouvant interagir avec le silicium. La Figure 4-17 illustre ces pièges.

Dans le cas du bruit RTS, seuls les pièges d'interfaces et frontaliers participent.

Un piège est un état d'énergie local dans la bande interdite du silicium avec un niveau d'énergie situé entre la bande de conduction ( $E_c$ ) et la bande de valence ( $E_v$ ). Suivant le niveau d'énergie du piège, le mécanisme de génération du bruit RTS peut être différent. Il convient donc de décrire les deux mécanismes engendrant du bruit RTS [25].

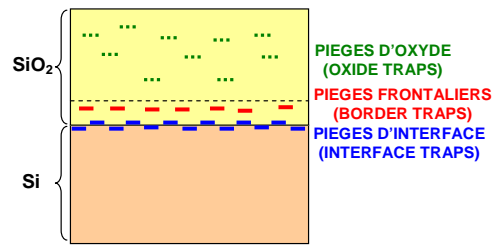


Figure 4-17 : Définition des différents types de pièges

Dans le premier cas de figure, le piège possède une énergie proche de la bande de conduction comme le montre le cas n°1 de la Figure 4-18. Il agit donc sur les porteurs présents dans la bande de conduction en prélevant ou relâchant un électron ce qui introduit un comportement RTS.

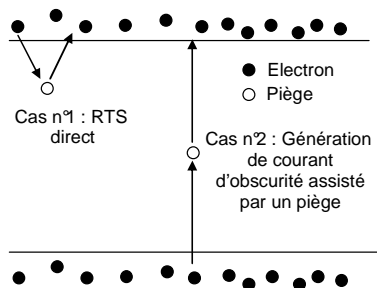
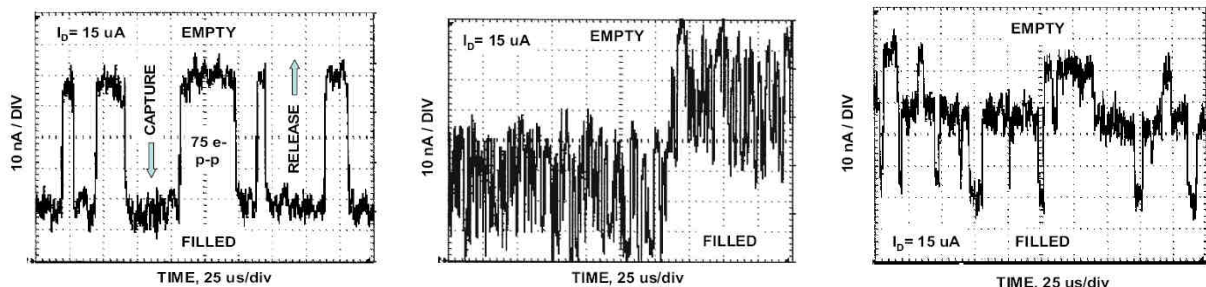


Figure 4-18 : Les différents mécanismes engendrant le bruit basse fréquence de type RTS

Dans le deuxième cas de figure (cas n°2 de la Figure 4-18), si le piège est proche du milieu de la bande interdite, les électrons présents dans la bande de valence peuvent, s'ils ont assez d'énergie et s'ils sont stimulés thermiquement, atteindre ce piège et éventuellement la bande de conduction. Ce phénomène est appelé courant d'obscurité assisté par un piège (« trap-assisted dark current »). Ce mécanisme peut engendrer un comportement de type RTS. Du fait de la différence d'énergie nécessaire et de la relation entre les temps d'émission et de capture (relation expliquée ci-après), le processus associé au deuxième cas de figure peut être plus lent.

La Figure 4-19, issue de [26], illustre les différents types de comportement RTS, dépendants du nombre de pièges et de leurs caractéristiques, que nous pouvons rencontrer.



a) Signature RTS d'un seul piège

b) Signature RTS d'un piège «rapide» et d'un piège «lent»

c) Signature RTS 3 niveaux

Figure 4-19 : Type de comportement RTS (illustration tirée de [26])



Trois paramètres principaux décrivent le comportement du bruit RTS (Figure 4-20) :  $\tau_c$ ,  $\tau_e$  et  $\Delta I_D$ .  $\tau_c$  représente le temps moyen de capture d'un électron et  $\tau_e$  représente le temps moyen d'émission d'un électron.  $\Delta I_D$  est l'amplitude de la fluctuation de courant due au phénomène RTS.

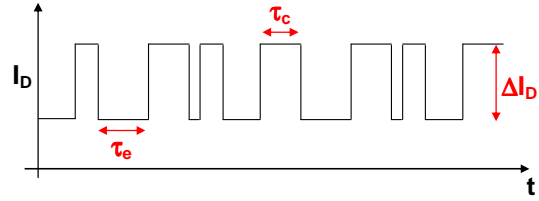


Figure 4-20 : Représentation temporelle du bruit RTS

Kirton et al [27] ont modélisé les temps de capture et d'émission donnés par les équations 4-2 et 4-3.

$$\tau_c = \frac{e^{\frac{\Delta E_B}{kT}}}{I_D T \sigma_0 \chi} \quad 4-2$$

$$\tau_e = \frac{e^{\frac{\Delta E_B + \Delta E_{CT}}{kT}}}{T^2 \sigma_0 \eta} \quad 4-3$$

Avec :  $\Delta E_B$  : le niveau d'énergie du piège  
 $\sigma_0$  : la section de capture du piège (cm<sup>2</sup>)  
 $\Delta E_{CT}$  : la différence d'énergie entre le niveau de la bande de conduction et le niveau du piège

$\chi$  et  $\eta$  : constantes dépendants du procédé de fabrication  
 $I_D$  : le courant de drain  
 $k$  : la constante de Boltzmann (8.61\*10<sup>-5</sup> eV/K)  
 $T$  : la température (K)

L'équation 4-2 indique une dépendance de la signature temporelle du bruit RTS au courant de drain, donc à la polarisation. Le temps moyen de capture est inversement proportionnel au courant de drain. Les équations 4-2 et 4-3 indiquent également une dépendance des constantes de temps à la température. Plus la température diminue, plus les temps moyens d'émission et de capture augmentent. Cependant, nous remarquons également un impact plus important de la température sur le temps d'émission du fait de la mise au carré de la température pour celui-ci.

Les taux de capture et d'émission peuvent alors être déduits (équations 4-4 et 4-5) :

$$\gamma_c(t) = \frac{1 - P(t)}{\tau_c} \quad 4-4$$

$$\gamma_e(t) = \frac{P(t)}{\tau_e} \quad 4-5$$

$P(t)$  est définie comme la probabilité d'occupation du piège [22], [27]. Elle représente l'évolution de l'occupation du piège à un instant  $t$ . Le taux net de capture peut alors être déduit :

$$\frac{dP(t)}{dt} = \gamma_c(t) - \gamma_e(t) \quad 4-6$$

L'équation 4-6 permet de caractériser à chaque instant, durant le régime établi ou durant le régime transitoire, les propriétés temporelles du piège.

La résolution de l'équation 4-6 permet de donner l'expression de la probabilité d'occupation du piège en fonction du temps (équation 4-7) avec K une constante dépendant des conditions initiales.

$$P(t) = \frac{\tau_e}{\tau_e + \tau_c} + K.e^{-\left(\frac{1}{\tau_e} + \frac{1}{\tau_c}\right)t} \quad 4-7$$

$$P(t) = \frac{\tau_e}{\tau_e + \tau_c} \quad 4-8$$

Lorsque le régime établi est atteint ( $t \rightarrow \infty$ ), la probabilité d'occupation du piège devient constante comme le montre l'équation 4-8.

La fluctuation d'amplitude, qui est un des trois paramètres importants de la signature RTS, peut être décrite approximativement, pour le cas d'un piège seul, par l'équation 4-9 issue de [28]:

$$\frac{\Delta I_D}{I_D} = \eta \frac{g_m}{I_D} \cdot \frac{q}{WLC_{OX}} \cdot \left(1 - \frac{x_t}{t_{OX}}\right) \quad 4-9$$

Avec :  $g_m$  : transconductance

$t_{ox}$  : Epaisseur de l'oxyde de grille

$\eta$  : constante dépendant du procédé

W et L : dimension du transistor

$x_t$  : distance entre le piège et l'interface Si-SiO<sub>2</sub>

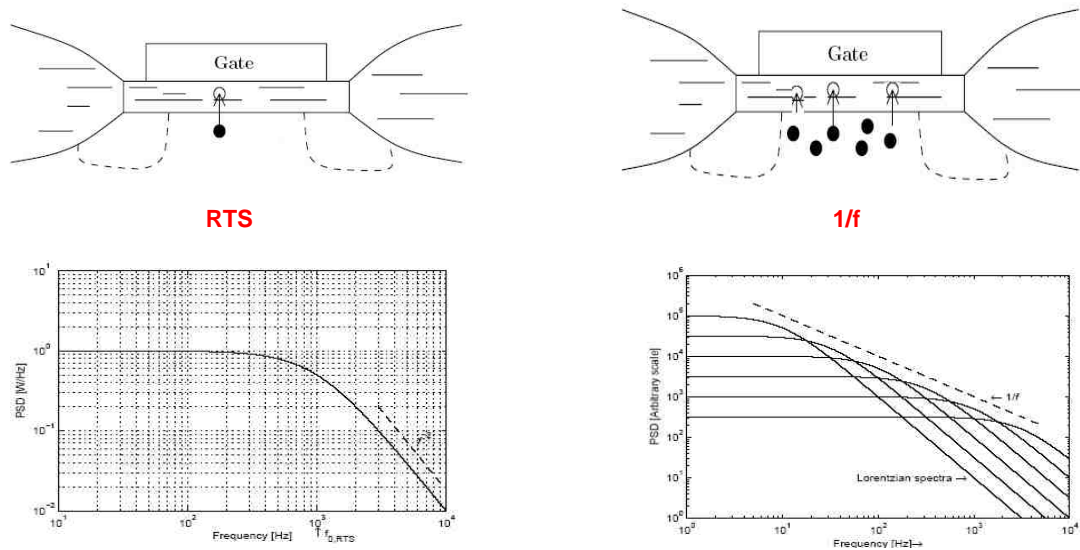
$I_D$  : courant de drain

Nous voyons, au travers de l'équation 4-9, que la fluctuation d'amplitude du bruit RTS est dépendante de la distance du piège par rapport à l'interface Si-SiO<sub>2</sub>, du courant de drain et des dimensions du transistor MOS. De nombreux travaux ont été réalisés afin de modéliser l'amplitude du bruit RTS [1], [28], [29]. Malheureusement, aucun modèle définitif n'a pu être établi. Il est tout de même admis que l'amplitude du bruit basse fréquence de type RTS est dépendante, non seulement, de la distance entre le piège et l'interface Si-SiO<sub>2</sub>, mais également de la position du piège le long du canal.

La densité spectrale de puissance correspondant au comportement RTS peut être décrite par un spectre lorentzien comme le montre l'équation 4-10:

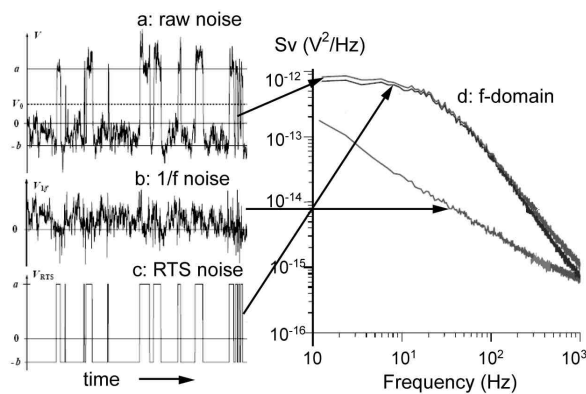
$$S_{RTS}(f) = \frac{4.\Delta I_D^2}{(\tau_c + \tau_e) \cdot \left[ \left( \frac{1}{\tau_c} + \frac{1}{\tau_e} \right)^2 + (2\pi f)^2 \right]} \quad 4-10$$

Cette théorie, émise par McWhorter [21] et confirmée par Kirton [27] a montré que la superposition des multiples effets de capture-émission indépendants et de constantes de temps différentes donne un spectre suivant une loi en  $1/f^{\gamma}$ . Une distribution spatiale uniforme des pièges d'oxyde près de l'interface conduit à une distribution de constantes de temps conforme au spectre fréquentiel du bruit en  $1/f$  comme le montre la Figure 4-21.



**Figure 4-21 : Spectres Lorentziens du bruit RTS amenant au bruit en 1/f**

Cependant, des travaux récents remettent en cause cette loi en  $1/f^y$  [30].



**Figure 4-22 : Reconstitution temporelle et spectrale d'un bruit mesuré (illustration tirée de [30])**

La Figure 4-22 montre la reconstruction dans le domaine temporel d'une mesure de bruit (a). Des bruits continu (b) et discret (c) sont déduits de la mesure. De cette représentation temporelle est déduite une représentation spectrale montrant une pente classique en  $1/f$  pour le bruit continu et un spectre de type lorentzien pour le bruit discret. Comme le bruit RTS est dominant, la densité spectrale de puissance reste de forme lorentzienne.

Cette analyse suggère que le bruit en  $1/f$  et le bruit RTS sont deux bruits distincts provenant de sources différentes contrairement à la théorie de McWhorter [21]. Il se peut également que ce spectre soit le résultat de deux distributions de pièges, une amenant au bruit en  $1/f$  et l'autre possédant une amplitude hors norme amenant à un comportement de type RTS.

Des travaux, [31] et [32], découlant de la théorie de McWhorter ont permis de dégager l'expression analytique de la densité spectrale de bruit du courant de drain de transistors MOS et ont donné lieu au modèle de simulation empirique du bruit basse fréquence SPICE2.

#### 4.2.1.2 Théorie de la fluctuation de la mobilité des porteurs

Cette théorie, émise par Hooge [33] en 1969 est basée sur la fluctuation de la mobilité des porteurs ( $\Delta\mu$ ) dans le canal. L'approche de Hooge, ne tenant compte que des interactions des porteurs avec les phonons, a conduit à la modélisation empirique de la densité de bruit en fonction de variations de mobilité [33].

$$S_{I_D-f\mu} = \frac{\alpha_H I^2}{N} \frac{1}{f} \quad \text{4-11} \quad \text{Avec : } \alpha_H : \text{ le paramètre de Hooge}$$

I : le courant circulant dans le conducteur  
N : le nombre total de porteurs dans le conducteur

Le paramètre de Hooge ( $\alpha_H$ ), initialement supposé constant pour tous les matériaux, s'est avéré être directement lié à la qualité cristalline du matériau et a conduit à un raffinement de la théorie de Hooge (équation 4-12).

$$\alpha_H = \alpha_{latt} \left( \frac{\mu}{\mu_{ph}} \right)^2 \quad \text{4-12} \quad \text{Avec : } \alpha_{latt} : \text{ une constante}$$

$\mu_{ph}$  : la mobilité en prenant en compte la seule interaction avec les phonons

Au-delà des incertitudes quant à l'explication théorique du paramètre de Hooge, subsistent les imperfections du modèle pour le régime de fonctionnement du transistor MOS sous le seuil.

#### 4.2.1.3 Théorie de la fluctuation de mobilité corrélée

Alors que le modèle de Hooge ne prend en compte que les interactions des porteurs avec les phonons, d'autres hypothèses prenant en compte les interactions avec les pièges d'interface (oxyde-semiconducteur) ont été émises et ont conduit à l'établissement de modèles mixtes appelés modèles unifiés [37]. C'est principalement l'étude du RTS dans les transistors de petites dimensions qui a conduit à prendre en compte les effets de variation de mobilité induite par le piégeage/dépiégeage de charges à l'interface Si/SiO<sub>2</sub>. Les fluctuations de mobilité résultent d'une variation du taux de collision entre les porteurs libres et les pièges d'interface suivant le taux d'occupation de ces derniers.

Ces travaux ont permis de mettre au point un modèle de simulation efficace et disponible dans les outils de simulation actuels. Ce modèle est valable en faible et forte inversion et tient compte des effets de canal court. Son expression analytique est complexe, empirique et son utilisation est donc dépendante de la disponibilité chez les fondeurs des coefficients empiriques employés.

Ces trois théories, et plus particulièrement celle émise par McWhorter, vont nous permettre de comprendre l'impact du bruit basse fréquence sur les imageurs CMOS.

#### 4.2.2 IMPACT DU BRUIT BASSE FREQUENCE SUR LES IMAGEURS CMOS

Comme nous l'avons vu dans le chapitre 1, les imageurs CMOS possèdent une chaîne de lecture permettant le double échantillonnage. Celui-ci agit comme un filtre passe-haut avec une fréquence de coupure du filtre dépendante du temps entre la prise des deux échantillons. Un réglage adéquat de celui-ci permet donc d'éliminer ou de réduire fortement le bruit basse fréquence de type  $1/f$ . L'effet de ce type de bruit ayant été largement traité dans la littérature [38], [39], nous allons focaliser notre étude sur l'impact du bruit basse fréquence de type RTS sur les capteurs d'image CMOS et notamment sur leurs chaînes de lecture.

La constatation expérimentale a permis de montrer l'évolution temporelle du bruit en sortie d'un pixel bruyant en Figure 4-15 et son histogramme en Figure 4-16. Ces deux figures nous montrent une discrétisation du signal. En effet, l'histogramme temporel nous donne trois pics. Comme nous l'avons vu précédemment, ce type d'effet singulier qu'est le bruit de type RTS est présent sur des transistors de faibles dimensions (surface de grille inférieure à  $1\mu\text{m}^2$ ). Ce type de transistors est exclusivement utilisé dans le pixel où les contraintes topologiques sont sévères. Le calcul de la contribution du bruit de la chaîne de lecture au chapitre 2 a montré que le transistor intra-pixel de sélection ligne a un impact négligeable sur le bruit total. Seul le transistor suiveur intra-pixel a donc un impact pour ce type de bruit. A partir de cette hypothèse, nous pouvons donc modéliser l'impact de ce bruit du transistor suiveur intra-pixel sur le signal de sortie du pixel. Nous prendrons, afin de modéliser l'impact d'une fluctuation de type RTS dans la chaîne de lecture, le cas d'une fluctuation RTS provenant d'un seul piège dans le transistor suiveur intra-pixel.

Des véhicules de test ont été spécialement réalisés en technologie CIS  $0.35\mu\text{m}$  afin d'étudier l'impact d'une fluctuation de type RTS.

Six matrices  $128*128$  comportant chacune 4 zones permettent de réaliser cette étude. Chaque zone de 32 lignes se compose d'un pixel de test et des pixels. Il y a donc 24 zones de 4095 pixels ( $32*128$  pixels opérationnels moins un pixel de test). Chaque zone possède une variation du  $W$  et/ou du  $L$  du transistor suiveur intra-pixel. La vue des masques d'une des matrices est donnée en Figure 4-23.

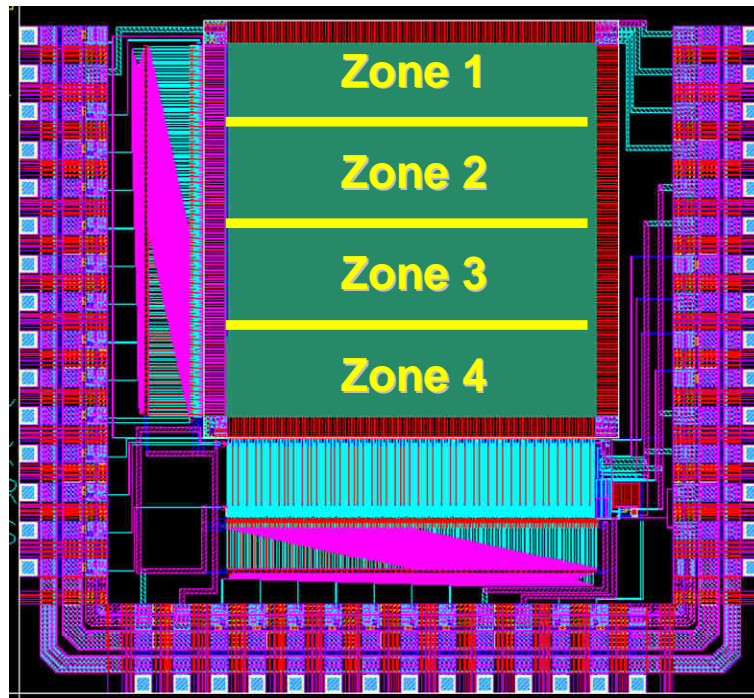


Figure 4-23 : Vue layout d'une matrice de test

Les pixels présents dans ces imageurs test sont des pixels photodiode de type 3T. Ils ne permettent donc pas nativement l'élimination du bruit de recharge. Un mode de lecture spécial autorisant le double échantillonnage corrélé pour les mesures de bruit a donc été créé afin d'éliminer le bruit de recharge. Cependant, ce mode de lecture n'est valable que pour des mesures de bruit avec des temps d'intégrations très courts (quelques  $\mu\text{s}$ ).

Le Tableau 9 donne les différentes variations présentes sur les véhicules de test.

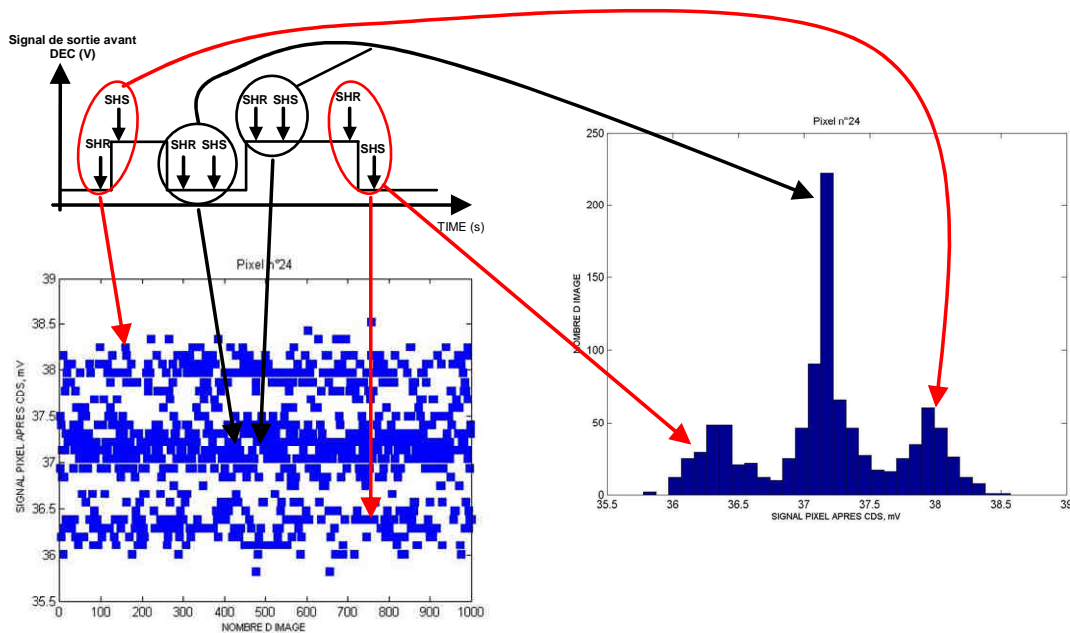
MATRICE #1	MATRICE #2	MATRICE #3
W/L=1.5/0.5	W/L=1.25/0.5	W/L=1.5/0.8
TMOS TYPE1 W/L=1.5/0.5	W/L=1.5/0.65	W/L=1.25/0.8
TMOS TYPE2 V1 W/L=1.5/0.5	W/L=1/0.5	W/L=1/0.65
	W/L=1.25/0.65	W/L=1.5/1
MATRICE #4	MATRICE #5	MATRICE #6
W/L=1/0.8	W/L=1.25/1.25	W/L=1/1.5
W/L=1.25/1	W/L=1.5/1.5	
W/L=1.5/1.25	W/L=1.25/1.5	
W/L=1/1	W/L=1/1.25	

Tableau 9 : Description des variations présentes sur les différentes matrices.

Les variations des dimensions  $W$  et  $L$  seront utilisées ultérieurement dans le chapitre. Cependant, la première zone de la matrice n°1 a été utilisée pour confirmer les modèles présentés pour l'analyse de la fluctuation de type RTS du signal en sortie du suiveur intra-pixel.

La lecture à double échantillonnage corrélé prend deux échantillons d'un même signal à deux instants différents et en fait la soustraction. En considérant que le signal issu du pixel est soumis à une fluctuation de type RTS, et suivant la fréquence de cette fluctuation, il est possible d'avoir quatre combinaisons lors des prises d'échantillons [40], [41], [42]. Ceci est

illustré sur la Figure 4-24 décrivant le signal d'un pixel bruyant du véhicule multi-linéaire décrit au paragraphe 4.1.3.



**Figure 4-24 : Influence du double échantillonnage sur le signal d'un pixel soumis à une fluctuation de type RTS et histogramme temporel résultant**

La double prise d'échantillons S1 et S2 peut être réalisée soit sur le niveau bas, soit sur le niveau haut du signal de sortie du pixel. Dans ce cas, la réponse du double échantillonneur corrélé donne un niveau intermédiaire. Dans le cas où la prise de l'échantillon S1 se fait lors du niveau bas du signal de sortie du pixel et que S2 se fait sur le niveau haut, la réponse du système donne un niveau haut. Si, au contraire, la prise d'échantillon de S1 intervient lors d'un niveau haut et que celle de S2 intervient sur un niveau bas, alors la réponse du double échantillonneur corrélé donne cette fois un niveau bas.

Nous avons vu dans le paragraphe précédent que la fluctuation du signal provenant du bruit de type RTS dépend de la probabilité d'occupation du piège. L'équation 4-7 décrit l'évolution temporelle de cette probabilité d'occupation du piège, en sachant que les temps d'émission et de capture varient suivant l'état du transistor (polarisation). La Figure 4-25 représente l'évolution de cette probabilité d'occupation du piège.

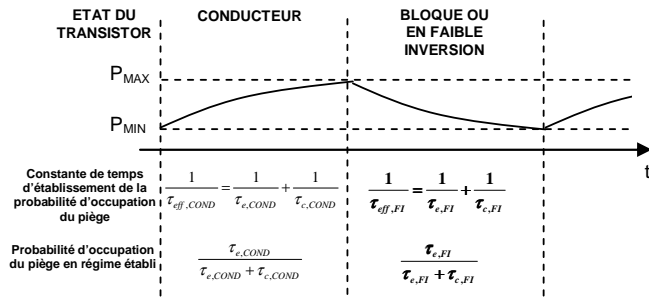


Figure 4-25 : Evolution de la probabilité d'occupation du piège en fonction de l'état du transistor

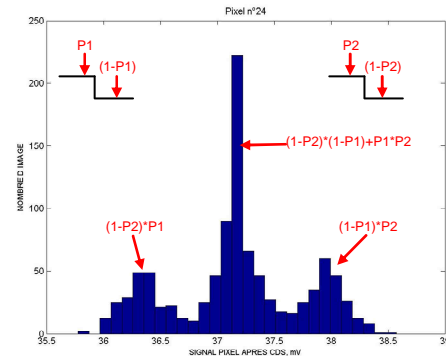


Figure 4-26 : Histogramme temporel de la sortie pixel

Si  $P1$  et  $P2$  sont respectivement les probabilités d'occupation du piège durant la prise du premier et du deuxième échantillon de la lecture DEC, le pic de gauche de l'histogramme du bruit en sortie du pixel après la lecture à double échantillonnage corrélé est, d'après [40],  $(1-P2)*P1$ . Le pic de droite sur ce même histogramme est  $(1-P1)*P2$  et le pic central est  $(1-P1)*(1-P2)+P1*P2$ . Ceci est présenté sur la Figure 4-26.

Les valeurs de  $P1$  et  $P2$  peuvent être déduites en calculant le rapport des aires de chaque pic par rapport à l'air totale. La probabilité d'occupation du piège peut être théoriquement calculée (équation 4-7). Toutefois, la dépendance de celle-ci à certaines caractéristiques du piège rend l'exercice difficile. De plus, malgré le même procédé de fabrication, ces caractéristiques sont différentes d'un transistor à l'autre et donc non reproductibles.

La réponse du double échantillonnage sur une fluctuation de type RTS du signal de sortie du suiveur intra-pixel étant modélisée, nous allons maintenant étudier l'impact du temps entre la prise des deux échantillons sur cette réponse.

#### 4.2.2.1 Impact de la période DEC, $T_{CDS}$ du double échantillonnage corrélé sur la fluctuation de type RTS

La Figure 4-27 rappelle le synoptique et les chronogrammes associés au mode de lecture à double échantillonnage corrélé.

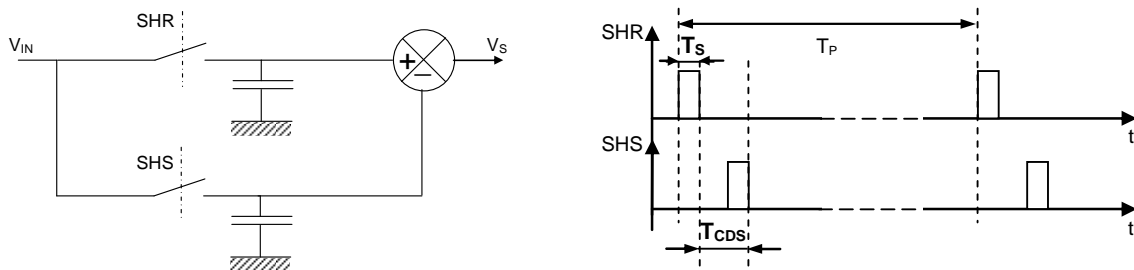


Figure 4-27 : Synoptique et chronogramme de la lecture à double échantillonnage corrélé

A l'aide du modèle de l'évolution de la probabilité d'occupation des pièges dans le canal du transistor suiveur intra-pixel, nous pouvons prédire l'impact de la période DEC sur la réponse



de la chaîne de lecture à la fluctuation RTS. Cette modélisation est représentée sur la Figure 4-28.

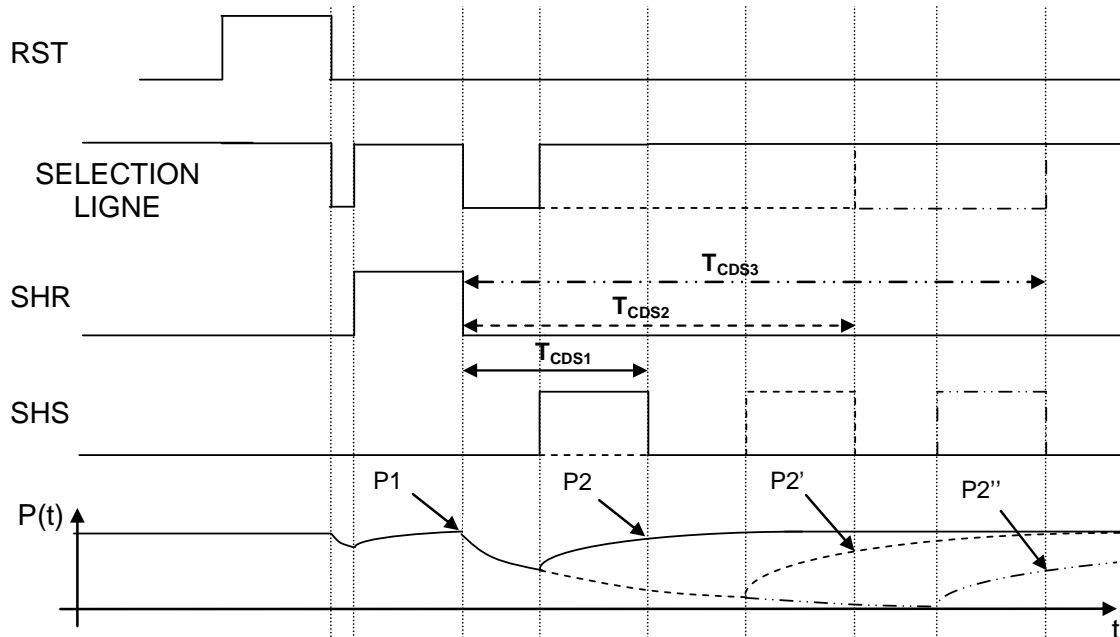
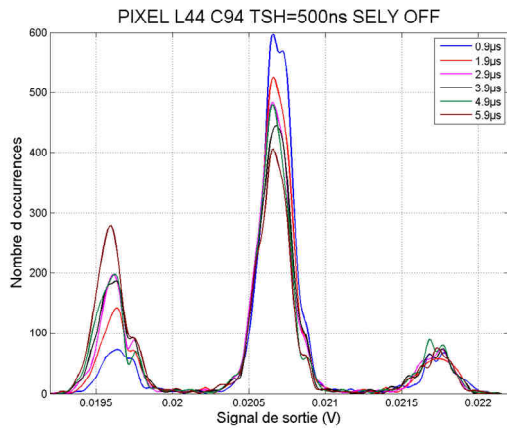
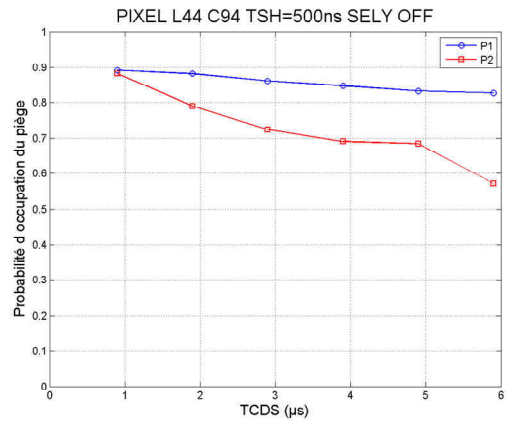


Figure 4-28 : Représentation de la probabilité d'occupation du piège pour le pixel étudié

Avant le premier échantillonnage, du fait que le transistor suiveur soit en régime de faible inversion, la probabilité d'occupation du piège décroît, mais peu car le temps entre les signaux RST et SHR est très court. Durant le premier échantillonnage elle augmente et atteint la valeur  $P1$  à la fin de celui-ci. Après le premier échantillonnage, cette probabilité d'occupation du piège diminue du fait du changement de polarisation du TMOS entre les deux prises d'échantillons, mais n'atteint pas sa valeur finale. Lors du deuxième échantillonnage (SHS), cette probabilité d'occupation du piège augmente sans atteindre sa valeur finale mais s'approche de la valeur de  $P1$ . Dans ce cas,  $P1 \approx P2$  et les pics de gauche et droite sont égaux comme illustré sur la Figure 4-29 lorsque la période DEC est de  $0.9\mu s$ . Quand la période DEC augmente, la probabilité d'occupation du piège lorsque le TMOS est en régime de faible inversion, diminue jusqu'à atteindre sa valeur finale. De là, la probabilité d'occupation du piège lors de l'échantillonnage SHS augmente mais sans atteindre sa valeur finale ce qui donne  $P2' < P1$  ou  $P2'' < P1$ . Ceci explique la forme de l'histogramme dans le cas où  $T_{CDS} > 0.9\mu s$  avec un pic de gauche plus grand que le pic de droite et un pic central qui diminue par rapport à  $T_{CDS} = 0.9\mu s$ . Cette évolution de la probabilité d'occupation du piège est cohérente avec l'extraction réalisée à partir des mesures. Elle est présentée sur la Figure 4-30 qui montre que la probabilité d'occupation du piège lors du premier échantillonnage est constante alors que celle lors du deuxième échantillonnage décroît lorsque la période DEC augmente.

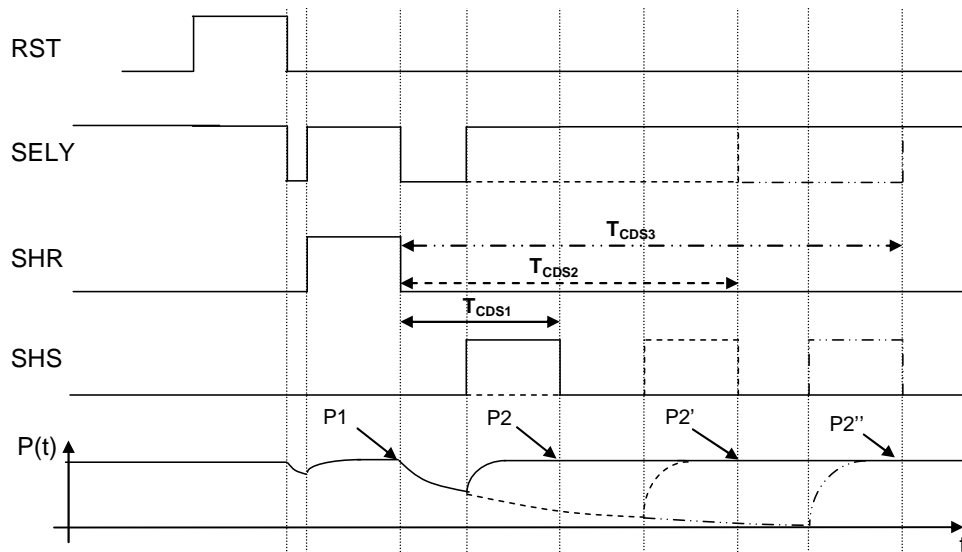


**Figure 4-29 : Histogramme temporel du signal de sortie d'un pixel subissant une fluctuation RTS**



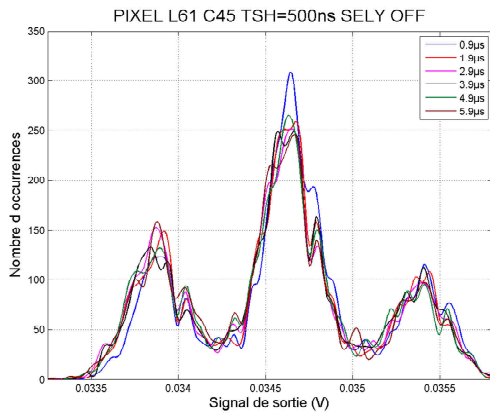
**Figure 4-30 : Probabilité d'occupation du piège extraite**

Tout ceci est évidemment dépendant des constantes de temps ( $\tau_e$  et  $\tau_c$ ) à l'origine du phénomène RTS pour ce transistor. Ceci est illustré par le cas d'un pixel différent (L61C45) présentant lui aussi un comportement RTS. Pour ce pixel, l'évolution de la probabilité d'occupation du piège peut être représentée par la Figure 4-31.

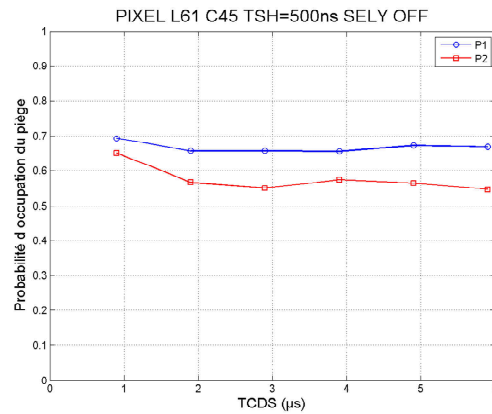


**Figure 4-31 : Représentation de la probabilité d'occupation du piège pour le pixel L61C45**

Dans ce cas,  $P1=P2=P2'=P2''$  ce qui amène à l'historgramme de la Figure 4-32 avec les pics gauche et droit quasiment égaux et une indépendance à la période DEC. La Figure 4-33 confirme le fait que les probabilités P1 et P2 sont quasiment identiques quelque soit la période DEC.



**Figure 4-32 : Histogramme temporel du signal de sortie d'un pixel subissant une fluctuation RTS**



**Figure 4-33 : Probabilité d'occupation du piège extraite**

#### 4.2.2.2 Analyse de l'impact du double échantillonnage corrélé

Les mesures précédentes montrent une dépendance de la réponse du double échantillonnage corrélé à la fluctuation de bruit RTS du transistor suiveur intra-pixel lorsque la période DEC varie. Ceci confirme les travaux réalisés par [40]. Cependant, cette réponse est dépendante des constantes  $\tau_e$  et  $\tau_c$  induites par les caractéristiques du piège. La probabilité d'occupation du piège lors du premier échantillonnage semble rester constante quelle que soit la période DEC alors que celle concernant le second échantillonnage évolue. Cela est tout à fait cohérent avec le modèle d'évolution de la probabilité d'occupation du piège proposé. Comme ces probabilités sont dépendantes des constantes de temps du bruit RTS et que celles-ci varient d'un transistor suiveur intra-pixel à l'autre, les effets de l'évolution de la période DEC n'ont pas le même impact sur l'ensemble des pixels subissant une fluctuation de type RTS.

Il est tout de même à noter que les probabilités d'occupation du piège P1 et P2 tendent à être égales lorsque la période DEC tend vers 0.

Il est intéressant de regarder la réponse globale au filtrage DEC d'une zone de pixels comportant des pixels ayant du bruit RTS. Comme nous l'avons vu, d'un pixel à l'autre la réponse peut être différente car chaque pixel possède ses propres caractéristiques RTS. Toutefois, globalement, le bruit doit évoluer lorsque la période DEC évolue elle aussi. En effet, le filtrage DEC se comporte comme un filtre passe haut et la période DEC permet d'ajuster sa fréquence de coupure.

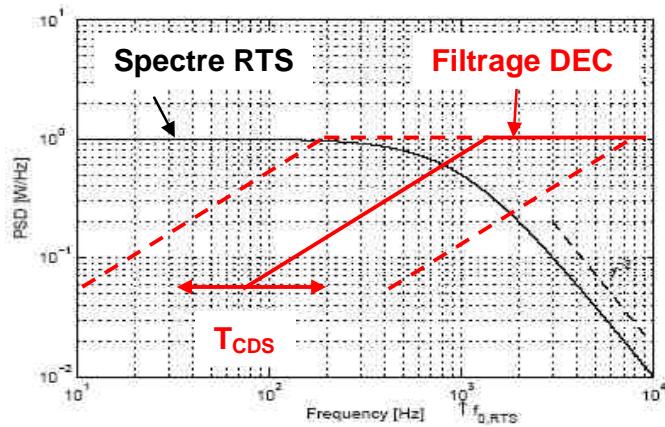


Figure 4-34 : Spectre fréquentiel d'un signal RTS et réponse d'un filtre DEC

La Figure 4-34 représente la densité spectrale de puissance du bruit de type RTS à deux niveaux ainsi que la réponse d'un filtre de type DEC.

Suivant la période DEC, le filtrage DEC va donc permettre de réduire voire d'éliminer le bruit RTS sur certains pixels suivant les caractéristiques temporelles du phénomène RTS.

La Figure 4-35 montre l'histogramme cumulé inverse (fonction de survie) du bruit de l'ensemble des pixels de la zone étudiée de l'imageur. Ce type de représentation est le plus pertinent pour observer l'évolution des pixels subissant la fluctuation de type RTS. Cette figure nous montre l'impact de la variation de la période DEC sur l'ensemble des pixels.

Il est intéressant de remarquer la diminution du nombre de pixels bruyants lorsque  $T_{CDS}$  diminue. Ceci s'explique par le fait que les pixels ayant un comportement RTS avec des caractéristiques temporelles compatibles des valeurs des périodes DEC peuvent voir leur bruit diminuer après filtrage. La période DEC la plus faible donne une réponse en bruit meilleure. En effet, plus la période DEC est faible plus la fréquence DEC est élevée, ce qui amène à filtrer plus de pixels ayant un comportement RTS.

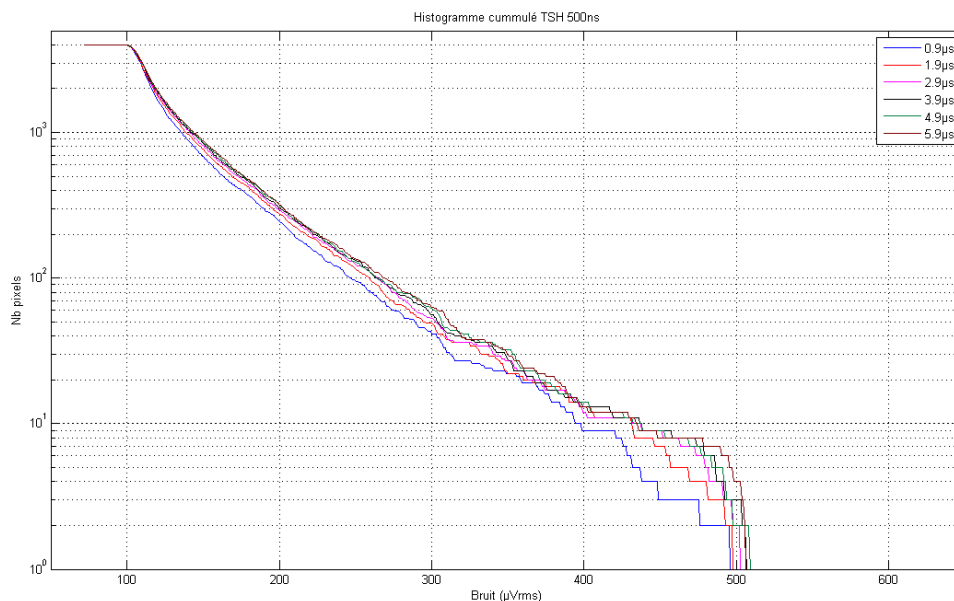


Figure 4-35 : Histogramme cumulé du bruit en fonction de la période DEC pour  $T_S=500ns$

Nous pouvons cependant remarquer que cette réduction reste très limitée. Il faut donc, afin de minimiser le nombre de pixels bruyants et ainsi augmenter la dynamique de ceux-ci, explorer des techniques de réduction du bruit basse fréquence de type RTS. Cette réduction est abordée dans les paragraphes suivants.

### **4.2.3 ETUDE DES TECHNIQUES DE REDUCTION DU BRUIT BASSE FREQUENCE DE TYPE RTS**

Certaines techniques ont été étudiées par le passé afin de réduire le bruit basse fréquence de type RTS. Celles-ci sont basées, soit sur la variation des paramètres  $W$  et  $L$  du transistor suiveur intra-pixel [43], [44], soit sur l'utilisation de la technique dite de polarisation commutée (« switch biasing ») [45], [46]. Elles ont été mises au point pour réduire le bruit basse fréquence en  $1/f$  avec plus ou moins de succès lorsqu'elles sont appliquées au bruit de type RTS.

Cette partie du chapitre va donc traiter de ces techniques, avec pour la technique de variation des paramètres  $W$  et  $L$  du transistor, la mise au point d'un modèle permettant de prédire le comportement du bruit RTS pour la technologie CIS  $0.35\mu\text{m}$ . Pour la technique de polarisation commutée, nous avons mis au point une architecture et un mode de lecture réalisant une réduction significative du nombre de pixels bruyants issus de l'impact du bruit RTS. Enfin, nous étudierons l'impact des différents types de transistors (tensions de seuil standards, faibles ou nulles) que l'on peut utiliser dans les technologies fortement submicroniques, à savoir pour notre cas la technologie CIS de génération  $0.18\mu\text{m}$ .

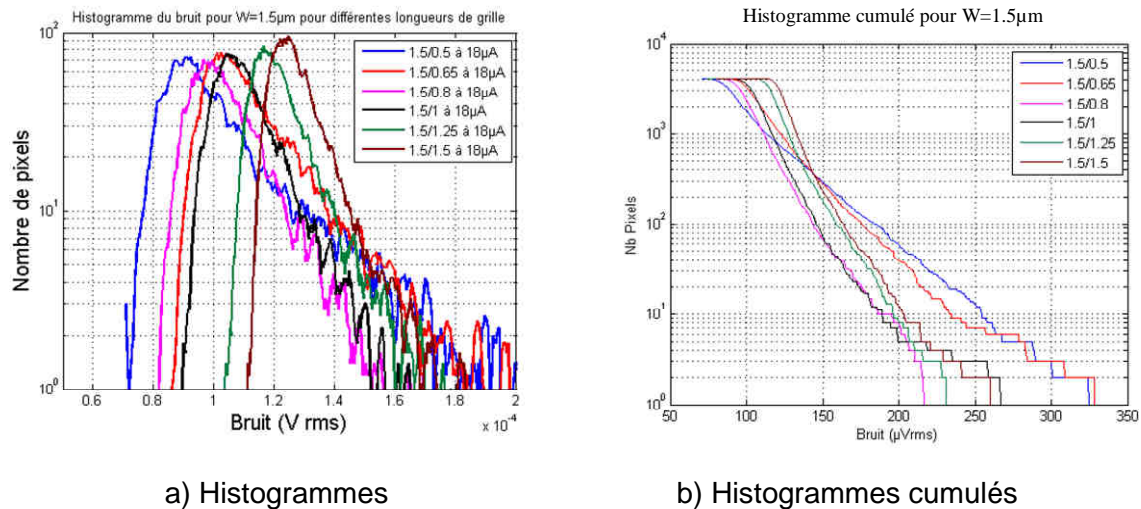
#### *4.2.3.1 Impact et modélisation des variations des dimensions du transistor suiveur intra-pixel*

Des travaux réalisés par [43] et [44] ont montré l'impact des variations des dimensions  $W$  et  $L$  du transistor MOS sur le bruit basse fréquence de type RTS. Dans [43], il en résulte que la valeur de la longueur du canal joue un rôle essentiel et qu'il semble dès lors avantageux d'utiliser des longueurs de grille bien au-delà du minimum autorisé par la filière technologique. Ces travaux, corroborés par [47], montrent exclusivement une dépendance en  $L^2$ .

D'autres travaux, [44], montrent une dépendance par rapport aux deux dimensions du transistor NMOS ( $L$  et  $W$ ). Cette double dépendance peut s'expliquer de façon assez simple au regard de l'origine du bruit de type RTS. En effet, le bruit de type RTS vient, comme nous l'avons vu précédemment, des pièges présents à l'interface  $\text{Si}/\text{SiO}_2$  et dans l'oxyde proche sous la grille du transistor. La surface de la grille étant dépendante des dimensions de celle-ci, nous avons donc plus de probabilités d'avoir un grand nombre de pièges sous la grille pour des largeurs et des longueurs de grille importantes. Comme nous l'avons vu précédemment, l'augmentation du nombre de pièges, suivant la théorie de McWhorter,

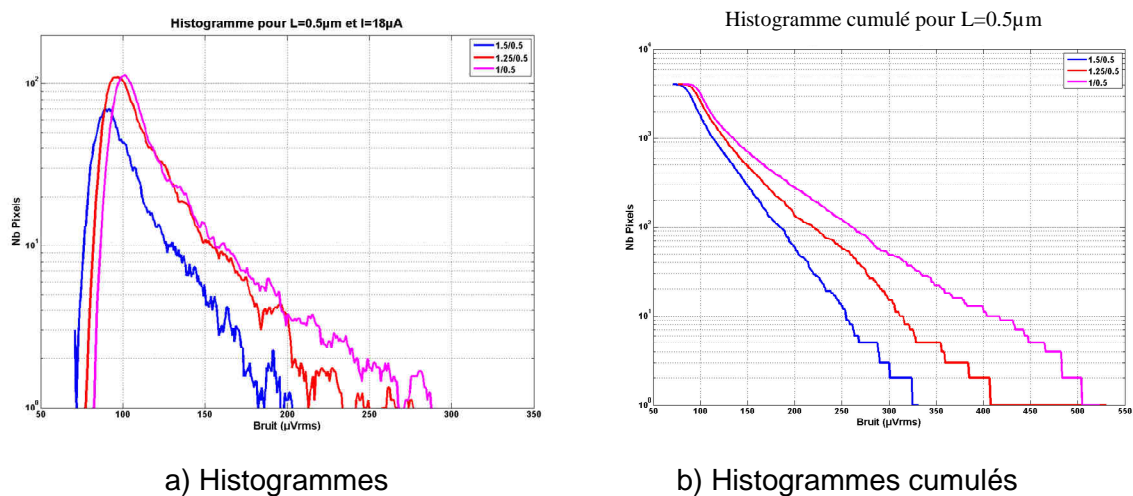
amène à un comportement du bruit basse fréquence de type  $1/f$  et non plus à une fluctuation de type RTS.

Des mesures ont été réalisées sur les véhicules de test en technologie CIS  $0.35\mu\text{m}$  comportant plusieurs couples de valeurs de largeur et de longueur de grille du transistor suiveur intra-pixel (Figure 4-23). Elles nous montrent l'impact des dimensions (ici  $W=1.5\mu\text{m}$ ) pour une polarisation du transistor de  $18\mu\text{A}$  [41] et [42] (Figure 4-36). L'histogramme en échelle logarithmique nous montre bien une dépendance en  $L$ . L'histogramme cumulé inverse montre plus précisément encore cet impact avec une réduction du nombre de pixel bruyant lorsque la longueur de grille augmente.



**Figure 4-36 : Histogramme de bruit pour  $W=1.5\mu\text{m}$  en fonction de  $L$  pour un courant de polarisation de  $18\mu\text{A}$**

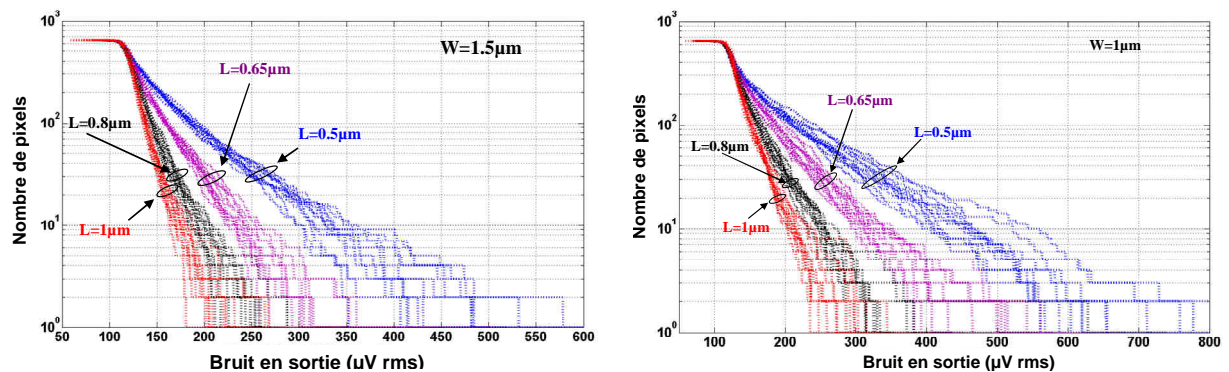
Le même exercice a été réalisé avec une longueur de grille constante et une variation de la largeur de grille pour un courant de polarisation du transistor de  $18\mu\text{A}$ . Les résultats sont donnés sur la Figure 4-37.



**Figure 4-37 : Histogramme de bruit pour  $L=0.5\mu\text{m}$  en fonction de  $W$  pour un courant de polarisation de  $18\mu\text{A}$**

Là encore, nous remarquons que le nombre de pixels bruyants diminue lorsque la largeur de grille augmente. Nous retrouvons donc bien la dépendance en  $L$  et  $W$  décrite par [44]. De plus, les mêmes constatations ont été faites pour plusieurs courants de polarisation.

Il convient de vérifier si ces résultats se confirment sur d'autres circuits et d'autres wafers. Nous avons donc réalisé ces mêmes mesures de bruit sur différents circuits provenant de différents wafers [41]. Douze circuits ont été utilisés provenant de trois wafers différents. Ils sont répartis ainsi : 7 circuits proviennent d'un premier wafer, 4 circuits d'un second wafer et 1 seul circuit du troisième wafer. La Figure 4-38 illustre les résultats obtenus pour différentes variations de  $W$  et  $L$  du transistor suiveur NMOS intra-pixel.



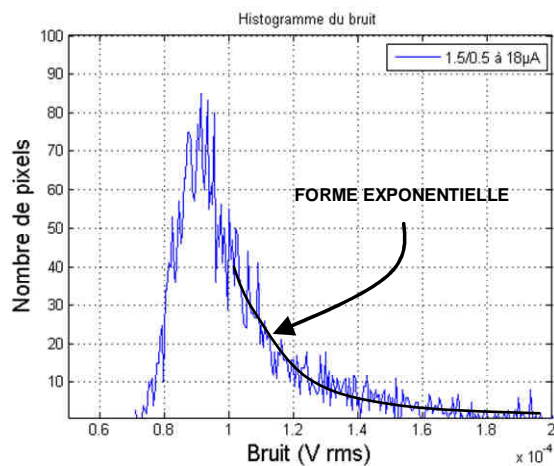
**Figure 4-38 : Dispersion en  $W$  et  $L$**

Nous notons que la dispersion reste mesurée et que les tendances observées précédemment concernant la réduction du nombre de pixels bruyants lorsque les dimensions du transistor augmentent sont bien marquées.

Nous pouvons donc conclure qu'un bon dimensionnement du transistor suiveur intra-pixel permet de réduire fortement le nombre de pixels bruyants. Cependant, aucun modèle de prédiction n'est disponible. Nous avons donc décidé de créer un modèle empirique prédisant l'histogramme de bruit en sortie de l'imageur.

#### 4.2.3.1.1 Elaboration d'un modèle empirique de variation du bruit basse fréquence de type RTS

Les résultats précédents ont montré une dépendance du nombre de pixels bruyants aux variations des dimensions et de la polarisation du transistor suiveur intra-pixel. Nous avons donc décidé de construire un modèle empirique permettant de prédire l'impact de ces variations sur la forme de la queue de l'histogramme des pixels, donc le nombre de pixels bruyants. Ceci nous permet d'optimiser par simulation la réponse en bruit de l'imageur en ajustant les dimensions du transistor et en optimisant sa polarisation.



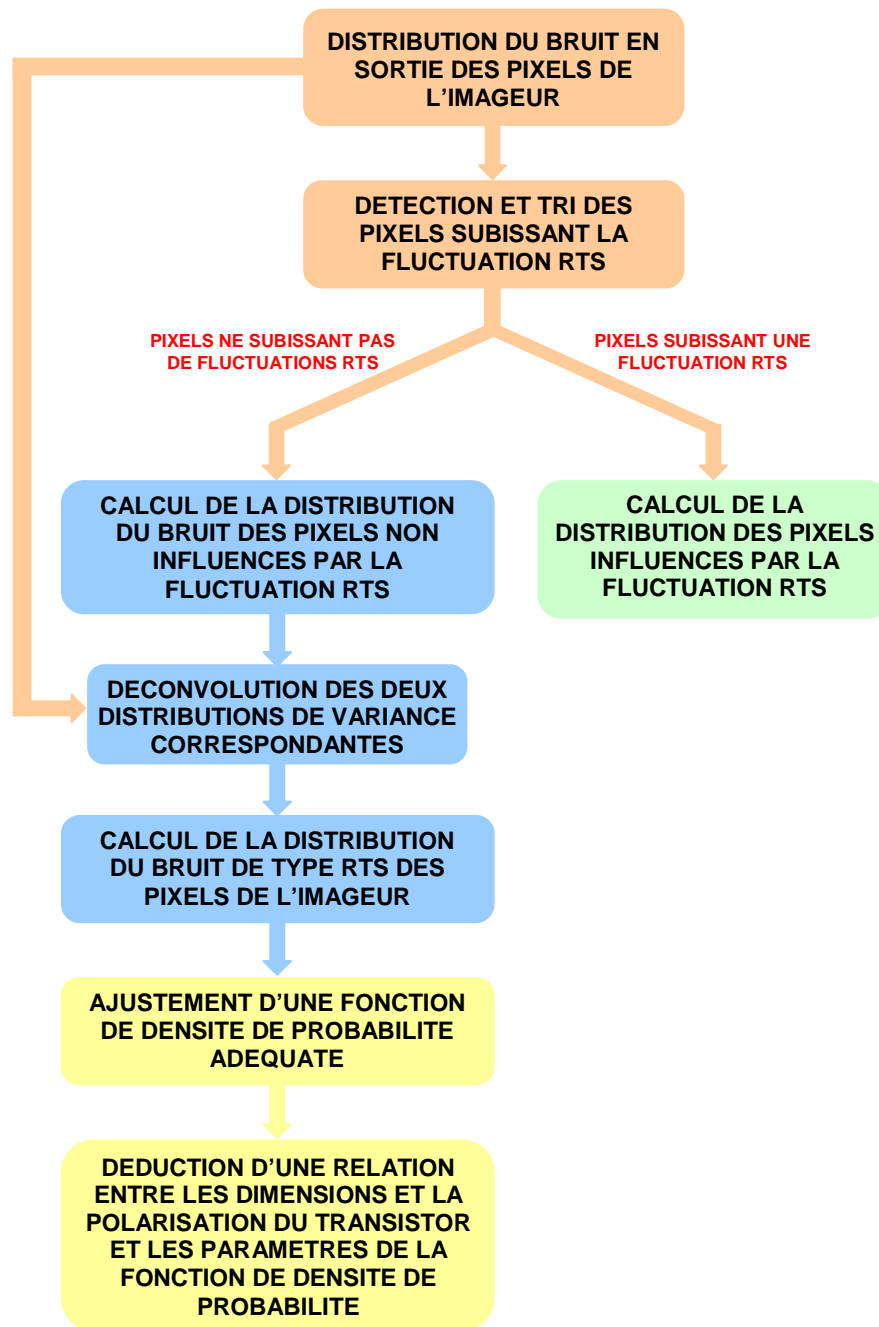
**Figure 4-39 : histogramme du bruit de sortie des pixels de l'imageur**

L'histogramme de bruit des pixels (Figure 4-39) comporte la contribution du bruit de type gaussien (provenant du bruit thermique et du bruit en  $1/f$  de la chaîne de lecture) et la contribution du bruit basse fréquence de type RTS du transistor suiveur intra-pixel. Comme nous pouvons le voir sur la Figure 4-39, la contribution des pixels bruyants est de type exponentiel sur la fin de l'histogramme. La difficulté ici est de séparer les deux contributions. Nous avons donc réalisé une détection des pixels subissant la fluctuation de type RTS.

La méthode de détection des pixels subissant la fluctuation RTS est explicitée en annexe 1. Cette détection nous permet de connaître la forme de la distribution des pixels non influencés par la fluctuation de type RTS (distribution gaussienne).

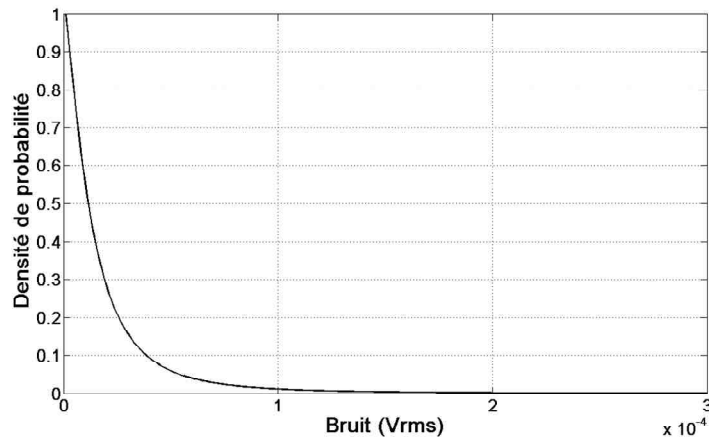
Les deux contributions provenant de variables aléatoires indépendantes [48], nous pouvons extraire la distribution du bruit de type RTS en déconvoluant la distribution de la variance totale du signal de sortie de l'imageur par la distribution de la variance de type gaussien. L'annexe 2 décrit cette étape ainsi qu'un exemple de déconvolution. Cette méthodologie est résumée sur le synoptique de la Figure 4-40. Une fois que la distribution du bruit de type RTS est extraite, nous pouvons ajuster une fonction de densité de probabilité qui nous permet dans un dernier temps de trouver une relation entre les dimensions et la polarisation du transistor d'une part, et les paramètres de réglage de la fonction de densité de probabilité d'autre part.





**Figure 4-40 : Méthodologie d'extraction de la distribution des pixels subissant la fluctuation de bruit basse fréquence de type RTS**

Cette méthodologie a été mise en application sur la technologie CIS de génération 0.35 $\mu\text{m}$ . La Figure 4-41 illustre la fonction de densité de probabilité du bruit en sortie de l'imageur de type RTS résultante pour un courant de polarisation du transistor de 18 $\mu\text{A}$ , une largeur de grille de 1.5 $\mu\text{m}$  et une longueur de grille de 0.5 $\mu\text{m}$ .



**Figure 4-41 : Fonction de densité de probabilité normalisée du bruit RTS**

Après plusieurs essais, cette fonction de densité de probabilité résultante peut être ajustée avec une fonction de densité de probabilité de type « valeurs extrêmes généralisées » (« Generalized extreme value » dit GEV).

$$PDF_{GEV} = \frac{1}{\sigma} \cdot e^{-\left(1+k\frac{(x-\mu)}{\sigma}\right)^{\frac{1}{k}}} \cdot \left(1+k\frac{(x-\mu)}{\sigma}\right)^{-1-\frac{1}{k}} \quad 4-13$$

Cette fonction de densité de probabilité permet de modéliser les valeurs extrêmes de certains phénomènes climatiques. Pour notre cas,  $x$  représente l'échantillon,  $k$ ,  $\mu$  et  $\sigma$  représentent les paramètres d'ajustement.

Les mesures des différents couples de valeurs de largeur et de longueur de grille à plusieurs courants de polarisation nous ont permis d'extraire chaque fonction de densité de probabilité. L'étude des paramètres des fonctions de densité de probabilité de type GEV ajustées à celles extraites nous amène aux équations suivantes :

$$k = 2.3369 \cdot (W)^{-0.6629} \cdot e^{-2.7662 \cdot L} \quad \text{avec } L \text{ et } W \text{ en } \mu\text{m} \quad 4-14$$

$$\sigma = 0,25492 \cdot I + 5,028 \cdot 10^{-6} \quad \text{avec } I \text{ en } A \quad 4-15$$

$$\mu = 0 \quad 4-16$$

Nous remarquons que le paramètre  $k$  est exclusivement dépendant des dimensions du transistor alors que  $\sigma$  est lui exclusivement dépendant du courant de polarisation. Le paramètre  $\mu$  est, quant à lui, égal à 0.

Ce modèle empirique de variation de la distribution du bruit de type RTS des pixels permet de prédire le comportement du bruit en sortie du capteur d'image.

Nous pouvons étudier l'impact des dimensions et de la polarisation sur les paramètres de la fonction de densité de probabilité (type GEV) du bruit RTS. Tout d'abord, la Figure 4-42 montre l'effet du paramètre  $k$  sur cette fonction de densité de probabilité pour  $\mu = 0$  et  $\sigma = 10e-6$ .

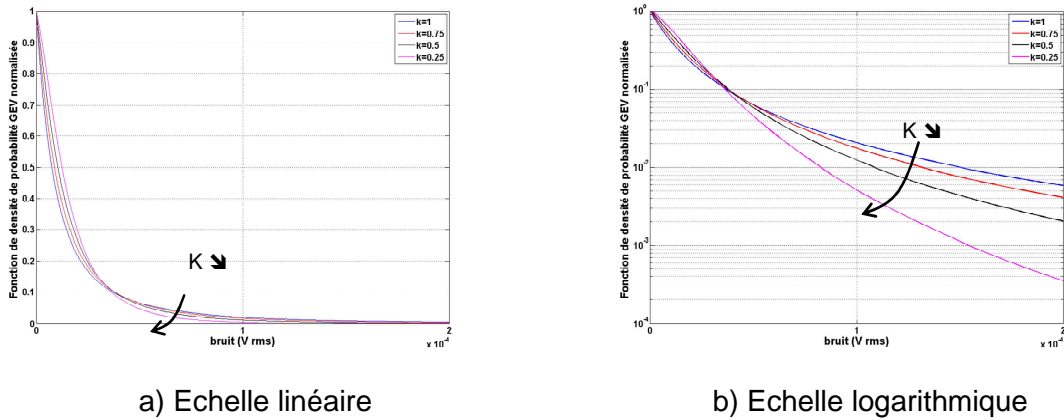


Figure 4-42 : Impact du paramètre k sur la fonction de densité de probabilité pour  $\mu=0$  et  $\sigma=10e-6$

Nous observons une diminution de la queue de la densité de probabilité lorsque le paramètre k décroît. La Figure 4-43 illustre la variation du paramètre k en fonction des dimensions du transistor. Lorsque W et L augmentent, k diminue. Il convient donc d'augmenter, dans la mesure du possible, les dimensions du transistor suiveur intra-pixel.

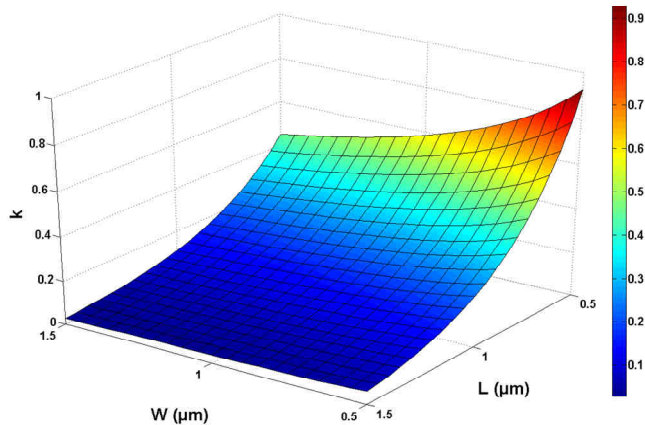


Figure 4-43 : Variation du paramètre k en fonction des dimensions du transistor suiveur intra-pixel

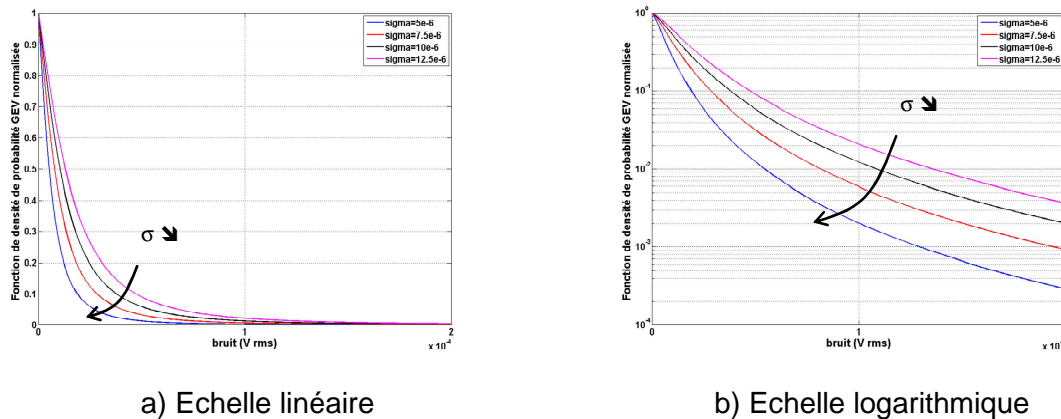


Figure 4-44 : Impact du paramètre  $\sigma$  sur la fonction de densité de probabilité pour  $\mu=0$  et  $k=0.5$

Le paramètre  $\sigma$  augmente proportionnellement avec le courant de polarisation du transistor suiveur intra-pixel (équation 4-15). La Figure 4-44 montre l'effet de  $\sigma$  sur la fonction de densité de probabilité GEV pour  $\mu=0$  et  $k=0.5$ . Nous voyons qu'il faut minimiser le courant de polarisation du transistor pour réduire la queue de la fonction de densité de probabilité du bruit basse fréquence de type RTS.

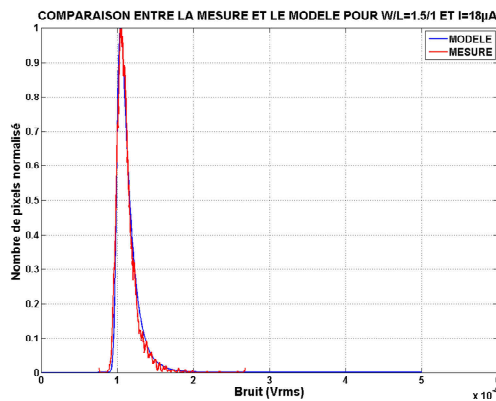
#### 4.2.3.1.2 Vérification de la validité du modèle

Nous allons vérifier la validité du modèle empirique mis au point. Pour cela, trois couples de dimensions du transistor vont être étudiés à trois courants de polarisation différents.

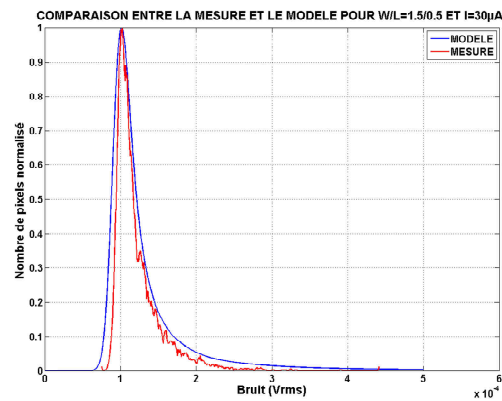
Les couples étudiés sont :

- $W=1.5\mu\text{m}$ ,  $L=1\mu\text{m}$  et  $I=18\mu\text{A}$  : La comparaison entre le modèle et les mesures est présentée sur la Figure 4-45 a.
- $W=1.5\mu\text{m}$ ,  $L=0.5\mu\text{m}$  et  $I=30\mu\text{A}$  (Figure 4-45 b).
- $W=1\mu\text{m}$ ,  $L=0.5\mu\text{m}$  et  $I=10\mu\text{A}$  (Figure 4-45 c).

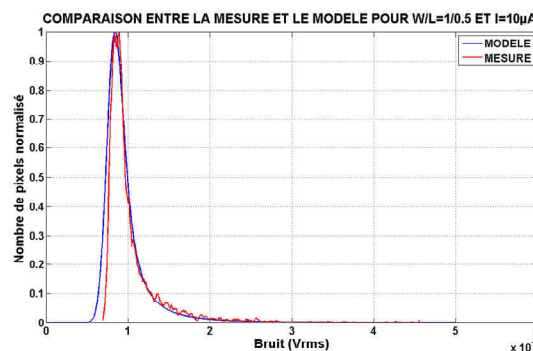
La courbe correspondante au modèle est construite en utilisant la distribution gaussienne extraite après détection des pixels ne subissant pas la fluctuation de type RTS et le modèle de signature RTS.



a)  $W=1.5\mu\text{m}$ ,  $L=1\mu\text{m}$  et  $I=18\mu\text{A}$



b)  $W=1.5\mu\text{m}$ ,  $L=0.5\mu\text{m}$  et  $I=30\mu\text{A}$



c)  $W=1\mu\text{m}$ ,  $L=0.5\mu\text{m}$  et  $I=10\mu\text{A}$

**Figure 4-45 : Comparaison entre le modèle et les mesures pour différents couples de valeurs W/L et différents courants de polarisation du transistor suiveur intra-pixel**

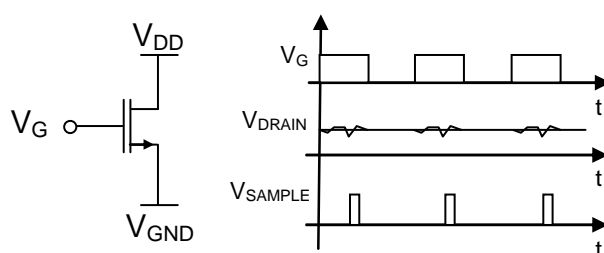
Une bonne cohérence entre le modèle et la mesure est obtenue. Nous avons montré la validité de notre modèle et la pertinence de la réduction du bruit de type RTS par ajustement des dimensions du transistor suiveur intra-pixel. En effet, plus les dimensions du transistor seront importantes, moins nous aurons de pixels bruyants. Cependant, ceci implique une augmentation de la capacité de grille du transistor suiveur intra-pixel ce qui se traduira par une variation plus ou moins importante (selon la capacité de la photodiode) du gain de conversion. Nous avons donc exploré d'autres techniques permettant la réduction des pixels bruyants.

#### 4.2.3.2 Mise en œuvre d'une architecture et d'un mode de lecture autorisant la technique de polarisation commutée

La commutation des polarisations (« Switch biasing ») dans les transistors MOS afin de diminuer le bruit basse fréquence est une technique relativement ancienne. Elle a été pour la première fois mise en évidence par Bloom [49] et confirmée par Dierickx [50].

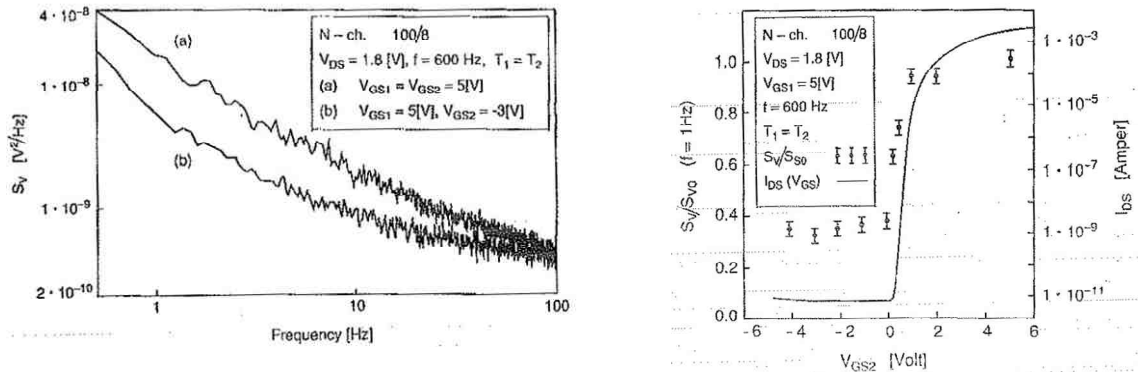
##### 4.2.3.2.1 Principe de la commutation des polarisations sur un transistor MOS

Le principe de fonctionnement du « switch biasing » consiste à commuter le transistor MOS de l'inversion à l'accumulation afin de vider les pièges, localisés à l'interface Si/SiO<sub>2</sub> et dans l'oxyde proche de l'interface, de leurs électrons. Pour cela, la tension de grille du transistor MOS doit être mise à un potentiel bas (par rapport à la source) pour atteindre le régime d'accumulation du TMOS avant de revenir à une tension de grille haute pour atteindre le régime d'inversion. La Figure 4-46 montre ce principe.



**Figure 4-46 : Principe de fonctionnement du « switch biasing »**

Le signal  $V_{\text{SAMPLE}}$  est utilisé pour réaliser la mesure. Dans ce cas, le transistor MOS passe alternativement du régime d'inversion à celui d'accumulation. Cela engendre une diminution du bruit basse fréquence comme le montre la Figure 4-47 extraite de [49].



a) Evolution du bruit basse fréquence pour le transistor en régime d'inversion permanent (a) et en régime d'inversion/accumulation (b)  
 b) Evolution du bruit basse fréquence @1Hz en fonction de la tension  $V_G$

**Figure 4-47 : Impact du « switch biasing » sur le bruit basse fréquence [49]**

La Figure 4-47 nous montre une diminution assez conséquente du bruit basse fréquence. De plus, cette diminution est fonction de la tension  $V_G$ .

La commutation de la polarisation de la grille permet d'atteindre en théorie une diminution de 6dB du bruit en  $1/f$  avec un rapport cyclique de 50% sur le signal carré appliqué sur la grille ( $V_G$ ). Ce signal carré ( $s(t)$ ) possède une représentation dans le domaine temporel comme suit :

$$s(t) = \frac{1}{2} + \frac{2}{\pi} \sin \omega t + \frac{2}{3\pi} \sin 3\omega t + \frac{2}{5\pi} \sin 5\omega t + \dots \quad 4-17$$

Cela correspond dans le domaine fréquentiel à une convolution du bruit en  $1/f$  et du signal carré ce qui amène à une réduction de la puissance du bruit de 6dB par rapport au bruit en  $1/f$  initial sans commutation. Ceci est confirmé par [51] et [52] qui trouvent une réduction de la puissance du bruit de 6dB lorsque la tension de grille au niveau bas atteint  $V_T$ . En deçà de  $V_T$ , les auteurs trouvent une réduction de 8dB.

En effet, plus le transistor sera en accumulation, meilleure sera la diminution du bruit basse fréquence. Cette diminution supplémentaire peut s'expliquer par une modification du processus de piégeage/dépiégeage des électrons, responsable du bruit de type RTS (peu de pièges) et du bruit en  $1/f$  (pièges en grand nombre), au niveau de l'interface Si/SiO<sub>2</sub> et dans l'oxyde proche. Pour comprendre la diminution supplémentaire du bruit basse fréquence en régime de commutation des polarisations, le diagramme de bande s'avère nécessaire.

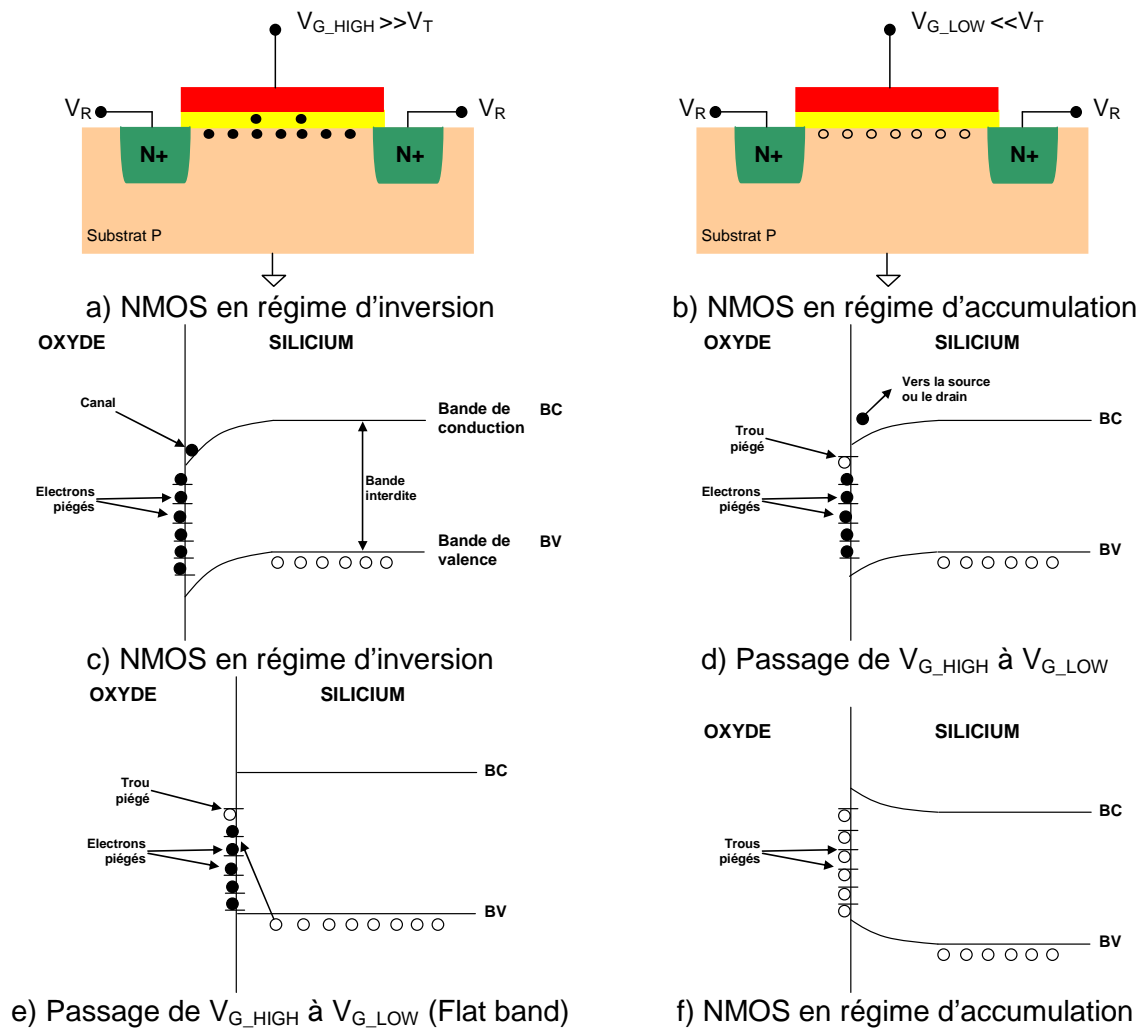


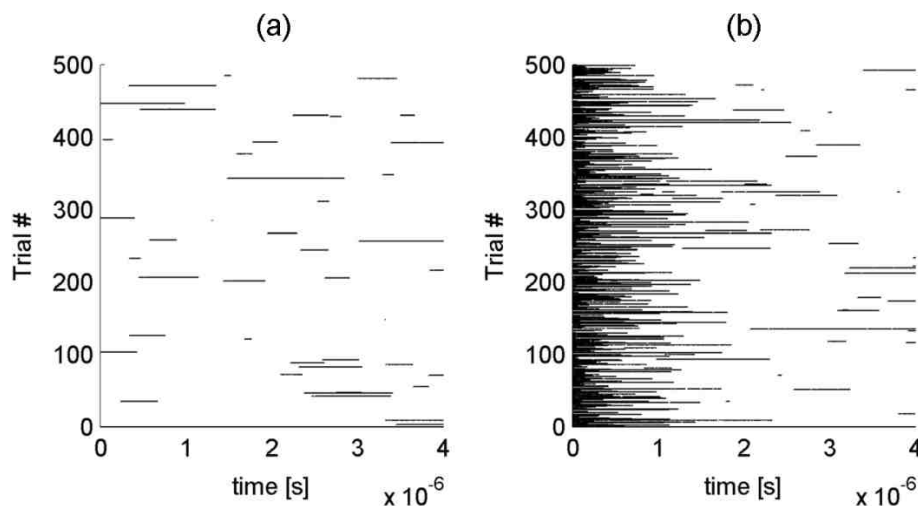
Figure 4-48 : Etat des bandes d'énergie durant le « switch biasing »

Le principe du pompage de charge (« charge pumping »), développé dans [53], [54], permet de décrire avec précision l'effet du « switch biasing » sur le bruit basse fréquence. Les diagrammes de bandes d'énergie, inspirés de [53], nous montrent les différentes étapes du passage du transistor MOS du régime d'inversion au régime d'accumulation.

Dans un premier temps, le transistor NMOS est en régime de forte inversion (Figure 4-48 a et c). Les pièges à l'interface Si/SiO<sub>2</sub> et dans l'oxyde proche sont représentés par des traits horizontaux sur la Figure 4-48 c. Si les pièges sont tous occupés par des électrons (cercles noirs), en abaissant la tension  $V_G$ , le canal disparaît et les électrons piégés par les pièges d'interface près de la bande de conduction sont libérés et émis thermiquement dans la bande de conduction (Figure 4-48 d). Les électrons piégés dans les pièges d'interface plus profonds dans la bande interdite n'ont pas l'énergie nécessaire pour être émis et restent piégés. Lorsque la tension de grille  $V_G$  atteint son niveau bas, le transistor est en régime d'accumulation. Dans ce cas, les trous viennent remplir les pièges d'interface.

Comme nous le voyons, le fait de mettre en accumulation le transistor MOS permet de remplir les pièges de trous.

Les références [56] et [57] montrent que les pièges possèdent un comportement transitoire. La Figure 4-49 issue de [57] illustre ce comportement. La Figure 4-49 a montre la probabilité d'occupation du piège (les traits noirs correspondent à un piège vide, le blanc correspond à un piège occupé) en fonction du temps et cela pour plusieurs mesures dans un régime établi. La Figure 4-49 b montre cette même probabilité d'occupation du piège lors de la mise en conduction du transistor MOS. Pour le cas du régime transitoire, le transistor est mis en conduction au temps  $t=0$  après avoir été mis en accumulation. On s'aperçoit alors que la probabilité d'occupation des pièges évolue dans le temps jusqu'à atteindre le régime permanent. Le temps de mise en accumulation dépend des constantes moyennes de temps d'émission et de capture si l'on veut « vider » les pièges. Il devient clair que le fait d'avoir mis le transistor en accumulation a permis de vider les pièges et qu'au bout d'un certain temps, le régime devient à nouveau établi [59].



**Figure 4-49 : Comportement d'un piège en régime établi (a) et en régime transitoire (b) (issue de [57])**

Afin de minimiser au mieux le bruit basse fréquence, il faut donc choisir une fréquence de commutation et un rapport cyclique adéquat. L'évolution de la probabilité d'occupation du piège évolue comme suit [56] :

$$P(t) = \frac{\tau_e}{\tau_e + \tau_c} + K \cdot e^{-\left(\frac{1}{\tau_e} + \frac{1}{\tau_c}\right)t} \quad \mathbf{4-18}$$

Où  $K$  dépend des conditions initiales et  $\tau_c$  et  $\tau_e$  n'ont pas les mêmes valeurs suivant que le transistor MOS soit en conduction ou en accumulation.

Si la période de commutation devient faible par rapport aux constantes de temps RTS, alors le bruit RTS a tendance à disparaître car la probabilité d'occupation des pièges n'atteint jamais le régime permanent, à la place une probabilité d'occupation moyenne se dégage.

La Figure 4-50 montre l'évolution de la probabilité d'occupation du piège en fonction de l'état du transistor. Elle évolue entre  $P_{max}$  et  $P_{min}$  suivant que le transistor se trouve en inversion



ou en accumulation. Lorsque la fréquence de commutation augmente, la probabilité d'occupation du piège tend vers un état stationnaire [58].

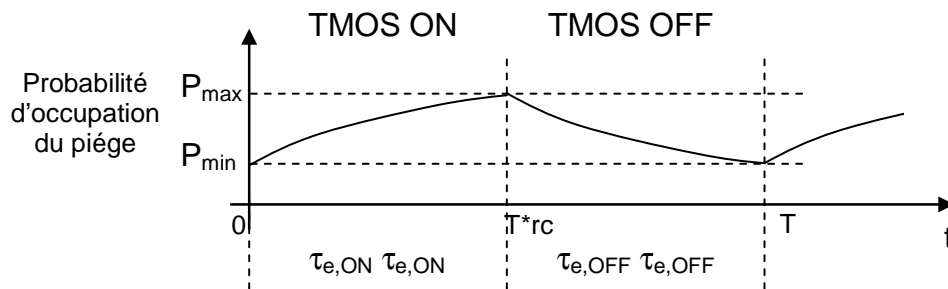


Figure 4-50 : Evolution de la probabilité d'occupation du piège en polarisation commutée

Dans ce cas, le piège va prendre d'autres caractéristiques (notion de RTS cyclostationnaire). Les temps moyens d'émission et de capture sont modifiés suivant le rapport cyclique du signal de commutation. D'après [57] les temps d'émission et de capture deviennent :

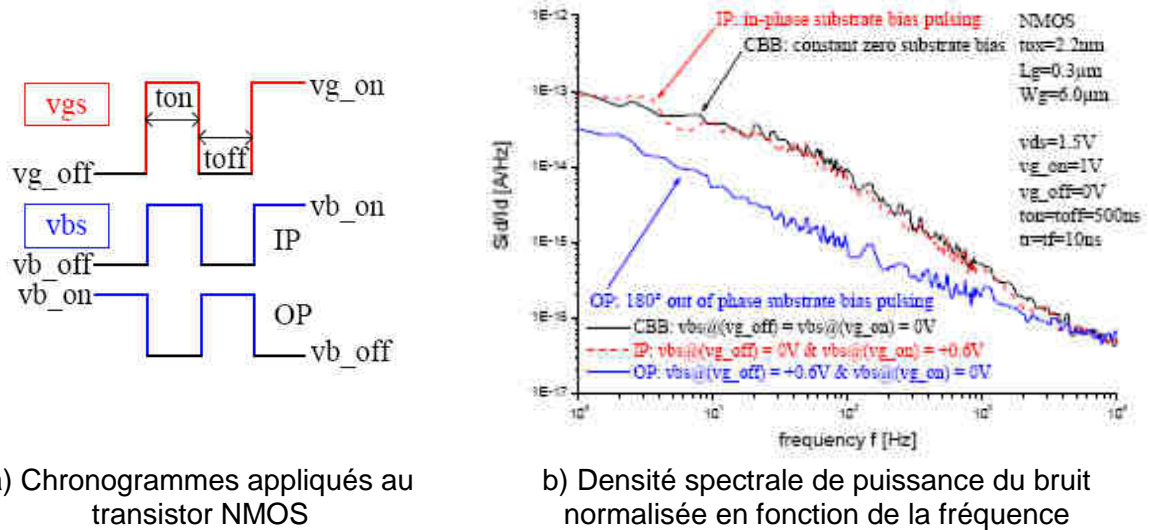
$$\frac{1}{\tau_{c,eff}} = \frac{rc}{\tau_{c,on}} + \frac{1-rc}{\tau_{c,off}} \quad \text{et} \quad \frac{1}{\tau_{e,eff}} = \frac{rc}{\tau_{e,on}} + \frac{1-rc}{\tau_{e,off}}$$

avec  $rc$  : rapport cyclique du signal commuté

De ce fait, la probabilité d'occupation du piège change ce qui implique également un changement de comportement en bruit basse fréquence. Il a été démontré par [57] que si le système est soumis à la commutation des polarisations alors les pièges près du milieu de la bande interdite deviennent prépondérants dans le bruit basse fréquence. Comme la densité de pièges est moins importante près du centre de la bande interdite [64], le bruit basse fréquence diminue.

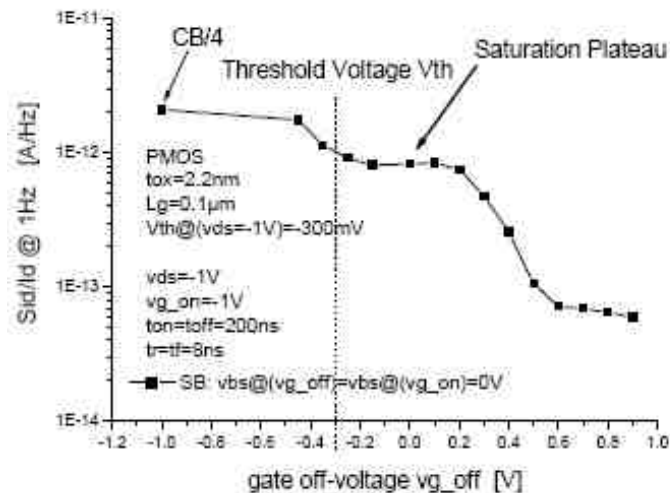
Des travaux récents menés par Siprak et Zanolla [60], [61], [62] et [63] ont permis de mettre en évidence l'influence de la polarisation du substrat lors des phases de commutations de la grille du transistor MOS sur la réduction du bruit basse fréquence. La Figure 4-51 décrit les deux types de chronogrammes utilisés lors des mesures sur un transistor NMOS ainsi que les résultats de mesure de densité spectrale de puissance de bruit (issue de [62]). Les chronogrammes appliqués sont de type commutation des polarisations sur la grille du transistor NMOS où  $V_{GS}$  évolue entre  $V_{G\_ON}$  (1V) et  $V_{G\_OFF}$  (0V) @  $V_{DS}=1.5V$ . Le substrat peut quant à lui être :

- soit polarisé à 0V constamment (mode CBB)
- soit à  $V_{B\_ON}$  (0.6V) durant la phase  $t_{ON}$  et  $V_{B\_OFF}$  (0V) durant la phase  $t_{OFF}$  (mode IP)
- soit à  $V_{B\_OFF}$  (0V) durant la phase  $t_{ON}$  et  $V_{B\_ON}$  (0.6V) durant la phase  $t_{OFF}$  (mode OP)



**Figure 4-51 : Effet de la polarisation du substrat en fonctionnement commutation de polarisations ([62])**

Comme l'illustre la Figure 4-51b, le fait de commuter la polarisation du substrat de  $V_{B\_OFF}$  à  $V_{B\_ON}$  en phase avec la commutation de  $V_{GS}$  (mode IP) n'amène pas d'amélioration au niveau de la densité spectrale de puissance de bruit du transistor. Par contre, si la commutation entre  $V_{B\_OFF}$  et  $V_{B\_ON}$  intervient en opposition de phase par rapport à  $V_{GS}$  (mode OP), la diminution de la densité spectrale de puissance de bruit basse fréquence est très nette. Ceci est confirmé par la Figure 4-52 décrivant la densité spectrale de puissance de bruit à 1Hz en fonction de la tension de polarisation  $V_{G\_OFF}$  pour un transistor PMOS. Agir sur le niveau de polarisation de  $V_{G\_OFF}$  revient à agir sur la tension de polarisation du substrat.



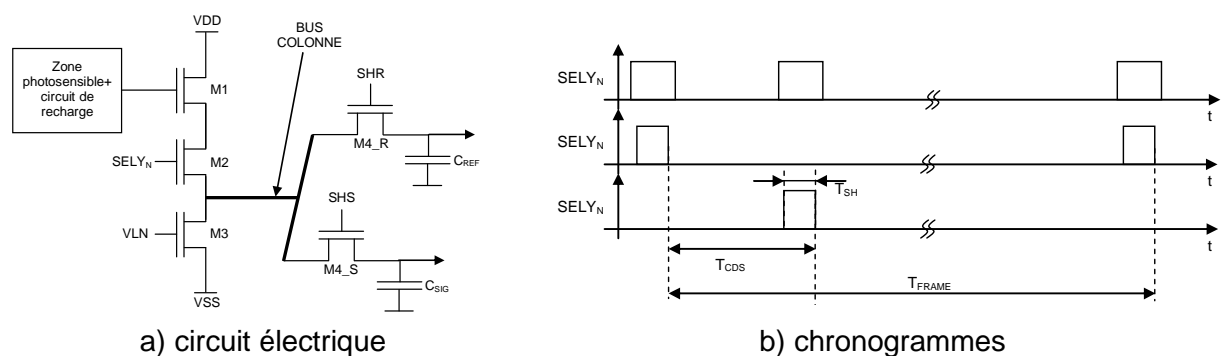
**Figure 4-52 : densité spectrale de puissance de bruit à 1Hz en fonction de la tension de polarisation  $V_{G\_OFF}$  pour un transistor PMOS ([62])**

Lorsque la tension de grille du transistor PMOS augmente (ou diminue pour le cas d'un NMOS), la DSP de bruit à 1Hz diminue jusqu'à atteindre un plateau (au delà de  $V_{TH}$ ). Si la tension de  $V_{G\_OFF}$  augmente encore (diminue en deçà de 0V pour le NMOS), la DSP de bruit à 1Hz diminue encore jusqu'à atteindre un second plateau. Cette seconde baisse peut

être attribuée au fait que l'on place le transistor en régime de forte accumulation ce qui implique une réduction drastique du temps moyen d'émission et une augmentation du temps moyen de capture du piège. Cela amène à une réduction importante de la puissance du bruit RTS des pièges à forte contribution ( $\tau_e = \tau_c$ ) sous polarisation constante du substrat et plus généralement à une réduction du bruit en  $1/f$  pour les transistors affectés par plusieurs pièges.

#### 4.2.3.2.2 Application du principe de commutation des polarisations au capteur d'image CMOS

La Figure 4-53 illustre le circuit de lecture classique (premier étage) du pixel dans un imageur CMOS ainsi que les chronogrammes associés en mode de lecture DEC.



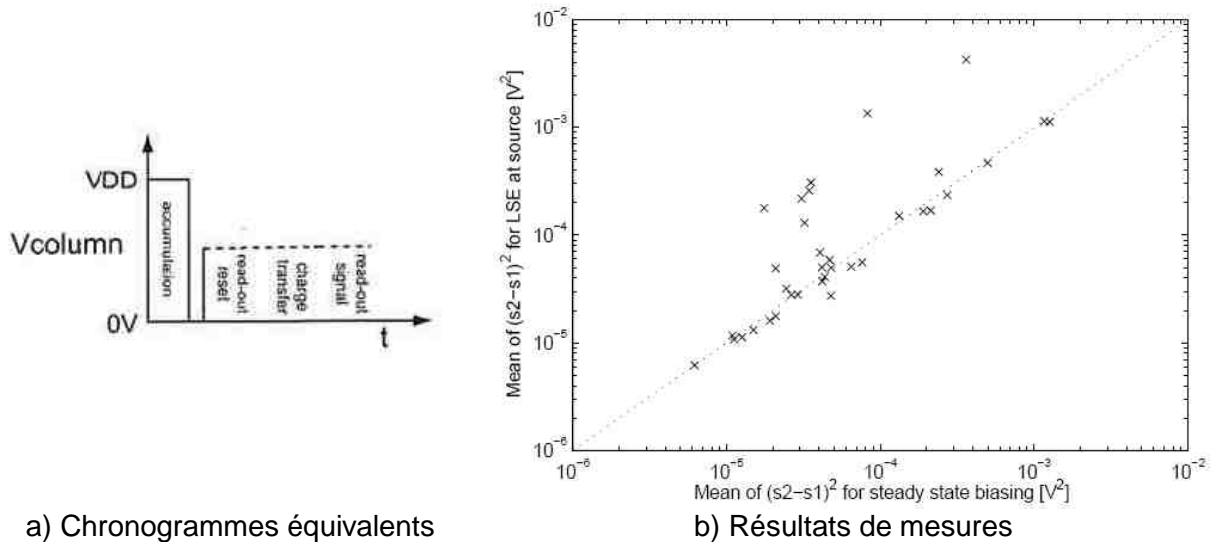
**Figure 4-53 : Circuit de lecture intra-pixel classique + source de courant colonne (premier étage) et le chronogramme CDS associé.**

Le transistor M1 est le transistor suiveur intra-pixel contributeur majoritaire du bruit basse fréquence. Le transistor M2 est le transistor de sélection ligne permettant d'accéder à la ligne choisie. Le transistor M3 est la source de courant permettant de polariser la branche, elle est située à chaque pied de colonne. Le bus colonne, commun à chaque ligne d'une même colonne, permet d'acheminer le signal jusqu'aux échantillonneurs/bloqueurs du niveau de référence et de signal.

Voici quelques remarques quant à l'applicabilité de la commutation de polarisations sur ce type de circuit :

- La grille du transistor suiveur intra-pixel n'est pas accessible directement dans le pixel. Il faut donc polariser le transistor dans sa phase d'accumulation par la source [46]
- Le circuit de lecture (premier étage) d'un imageur CMOS est par définition déjà un circuit à suiveur commuté de part la sélection ligne.

Des travaux concernant la commutation des polarisations dans un imageur CMOS ont déjà été menés [45], [46] et [57]. Ils utilisent le chronogramme de lecture équivalent à un circuit de lecture d'un imageur à pixel de type photodiode 4T. Ces chronogrammes sont décrits sur la Figure 4-54a. Le transistor MOS suiveur intra-pixel est mis en accumulation avant les phases de recharge et lecture de la tension de référence, de transfert des charges et de lecture de la tension « signal ».



a) Chronogrammes équivalents b) Résultats de mesures  
**Figure 4-54 : Chronogrammes et résultats de mesures de bruit en polarisation commutée (issue de [46])**

La Figure 4-54b montre les résultats de bruit. L'axe x représente le bruit pour une polarisation constante de la source alors que l'axe y nous montre le bruit pour une polarisation commutée du transistor suiveur intra-pixel. Si les points sont en dessous de la diagonale en pointillé, le bruit est plus faible en polarisation commutée. A l'inverse, si les points sont au dessus, le bruit est supérieur. Cette mesure nous montre donc que certaines mesures sont moins bruyantes et que d'autres, un grand nombre, sont plus bruyantes. Ceci s'explique par le fait que le régime d'accumulation est réalisé avant la prise des deux échantillons. La probabilité d'occupation du piège peut se mettre sous la forme :

$$P(t) = P_{regime\_etabli} \cdot (1 - e^{-\frac{t}{\tau_{eff}}}) \quad \text{4-19}$$

Nous savons également que le phénomène RTS suit la loi de Bernoulli. Ceci implique, dans le cas général, la variance suivante [48]:

$$\text{variance}(t) = P(t) \cdot (1 - P(t)) \quad \text{4-20}$$

La puissance du bruit en sortie du circuit de lecture à double échantillonnage corrélé peut s'écrire, en nommant S1 et S2 respectivement le premier et le deuxième échantillon :

$$P_{CDS} = \overline{(S_2 - S_1)^2} \quad \text{4-21}$$

Les échantillons S<sub>1</sub> et S<sub>2</sub> montrent une faible corrélation à travers le DEC, on peut donc écrire :

$$P_{CDS} = \text{variance}(t_2) + \text{variance}(t_1) + [P(t_2) - P(t_1)]^2 \quad \text{4-22}$$

En régime établi, les variances des deux échantillons sont égales ainsi que leur probabilité d'occupation du piège. Il vient donc :

$$P_{CDS} = \text{variance}(t_2) + \text{variance}(t_1) \quad 4-23$$

$$P_{CDS} = 2 \cdot \text{variance}_{\text{régime\_établi}}$$

$$P_{CDS} = 2 \cdot P_{\text{régime\_établi}} \cdot (1 - P_{\text{régime\_établi}})$$

En régime transitoire, si l'on prend l'hypothèse que la variance du premier échantillon est faible et que la probabilité d'occupation du piège est elle aussi faible, la puissance du bruit en sortie du double échantillonnage corrélé devient :

$$P_{CDS} = \text{variance}(t_2) + \text{variance}(t_1) + [P(t_2) - P(t_1)]^2 \quad 4-24$$

$$P_{CDS} = \text{variance}_{\text{régime\_établi}} + 0 + [P(t_2) - 0]^2$$

$$P_{CDS} = P_{\text{régime\_établi}}$$

Ces deux équations nous montrent que pour les deux régimes de fonctionnement, polarisations constantes de la source et polarisations commutées de la source, la puissance de bruit en sortie du filtre DEC n'est pas la même. La puissance de bruit dans le premier cas va être maximale pour une probabilité d'occupation du piège égale à 0.5. Par contre, pour le second cas, cette puissance de bruit est directement proportionnelle à la probabilité d'occupation du piège. Ces équations expliquent donc le fait que, lorsque l'on applique les chronogrammes précités [46], les valeurs de bruits peuvent soit augmenter, soit diminuer selon les caractéristiques du piège.

Ces études nous montrent qu'il faut appliquer la commutation des polarisations avant chaque prise d'échantillons du circuit de lecture DEC. En effet, dans ce cas, la probabilité d'occupation du piège est faible (pour la grande majorité des pièges car elle est dépendante de  $\tau_c$  et  $\tau_e$ ) ce qui permet d'avoir une puissance de bruit en sortie du DEC inférieure à celle lorsque la polarisation est constante.

Afin de confirmer cette hypothèse, nous avons réalisé un véhicule de test (matrice 64\*128) en technologie CIS 0.35 $\mu$ m avec un système particulier de polarisation de la source du transistor suiveur intra-pixel à travers le transistor de sélection. La Figure 4-55 illustre la modification appliquée du circuit de lecture par rapport à un circuit de lecture standard.

Comme nous pouvons le voir, le signal EN\_X commande un circuit composé de deux transistors : un PMOS et un NMOS permettant de connecter ou déconnecter une tension,  $V_{POL}$ , sur le bus colonne de l'imageur. Cela permet donc avec un chronogramme adapté d'appliquer un signal sur la source du suiveur intra-pixel une tension mettant celui-ci en régime d'accumulation.

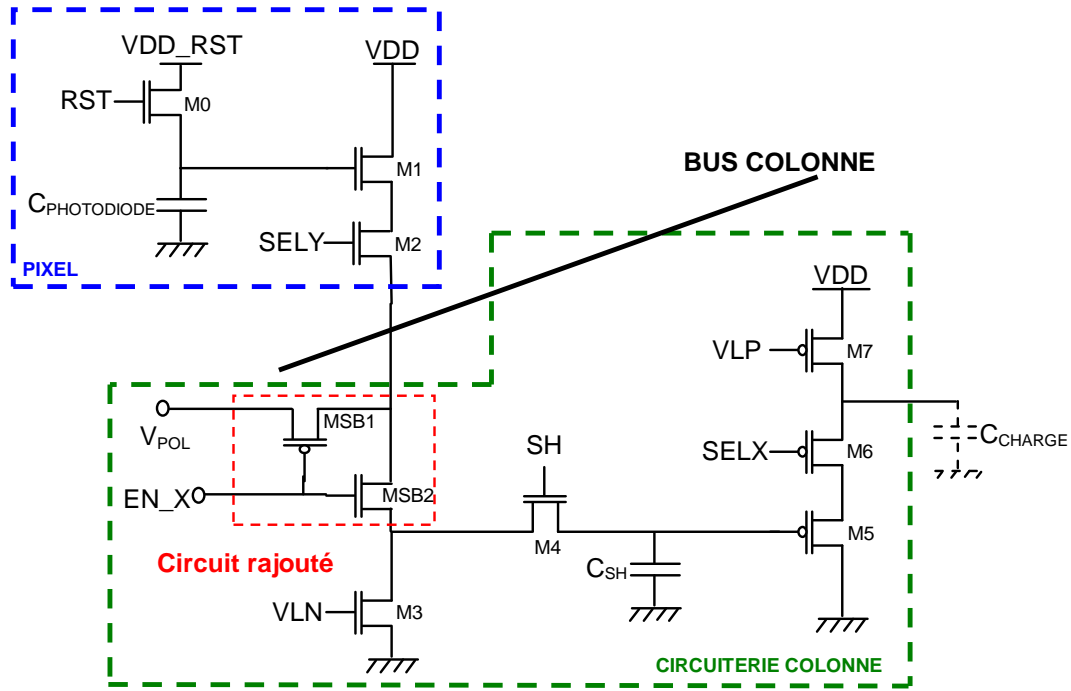


Figure 4-55 : Modification du circuit de lecture afin d'appliquer sur la source du transistor suiveur intra-pixel une commutation de polarisation

Les chronogrammes de la Figure 4-56 sont ceux à appliquer afin d'avoir un régime de polarisation commuté sur le suiveur intra-pixel. Cela implique un signal de sélection ligne toujours actif durant toute la phase d'échantillonnage des signaux, et même durant les phases d'accumulation.

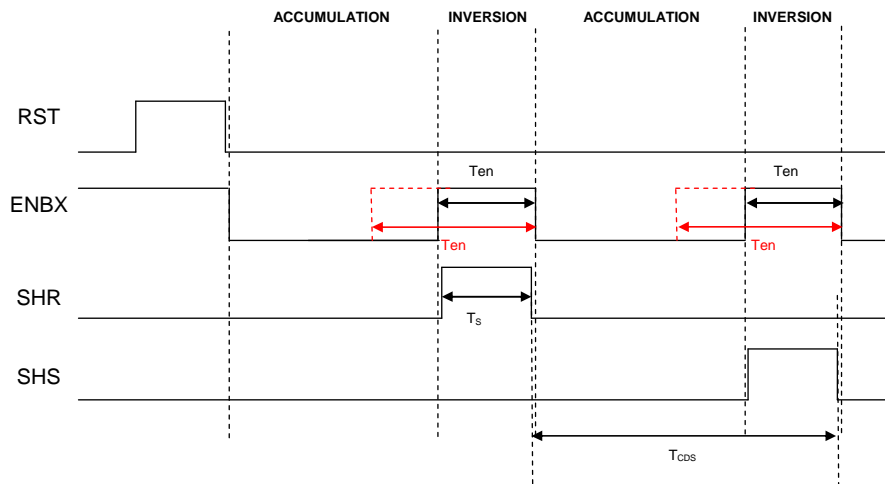
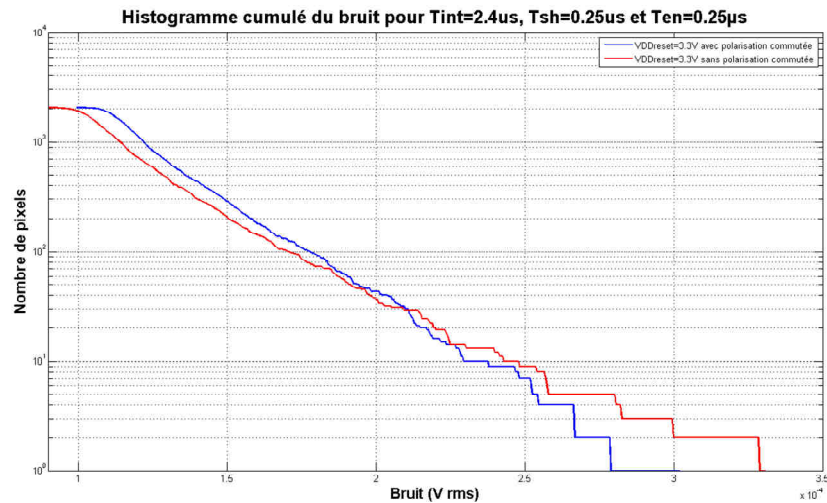


Figure 4-56 : Chronogramme pour la commutation des polarisations sur la structure CIMI

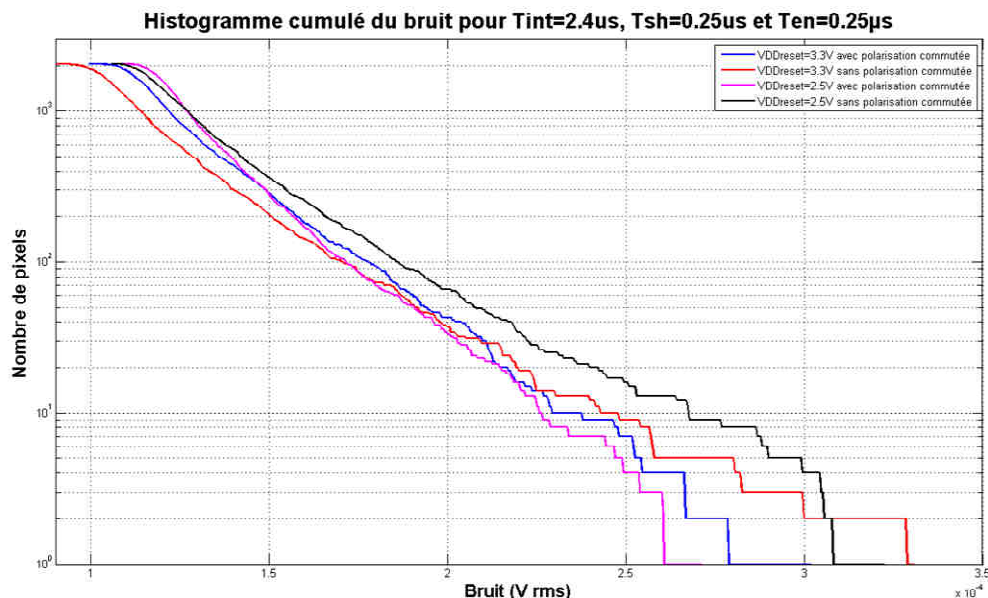
Une première mesure, réalisée avec une tension d'alimentation du transistor de recharge à 3.3V avec et sans polarisation commutée est donnée en Figure 4-57. La tension  $V_{pol}$  est de 3.3V. Les deux mesures sont réalisées sur le même bloc de pixel.



**Figure 4-57 : Histogramme cumulé du bruit en fonction de  $T_{EN}$  pour  $T_{INT}=2.4\mu s$  et  $T_{SH}=0.25\mu s$**

Nous constatons donc que lorsque le circuit de polarisation commutée est mis en œuvre comme indiqué sur la Figure 4-56, la pente de l'histogramme cumulé est plus grande ; le nombre de pixels bruyants influencés par le bruit de type RTS diminue et leur niveau de bruit est moins important.

Cette diminution étant limitée, nous avons donc décidé de réaliser une mesure afin d'atteindre un régime de forte accumulation sur le transistor suiveur intra-pixel. La Figure 4-58 montre les résultats de cette mesure pour une tension d'alimentation du transistor de recharge de 3.3V et 2.5V.



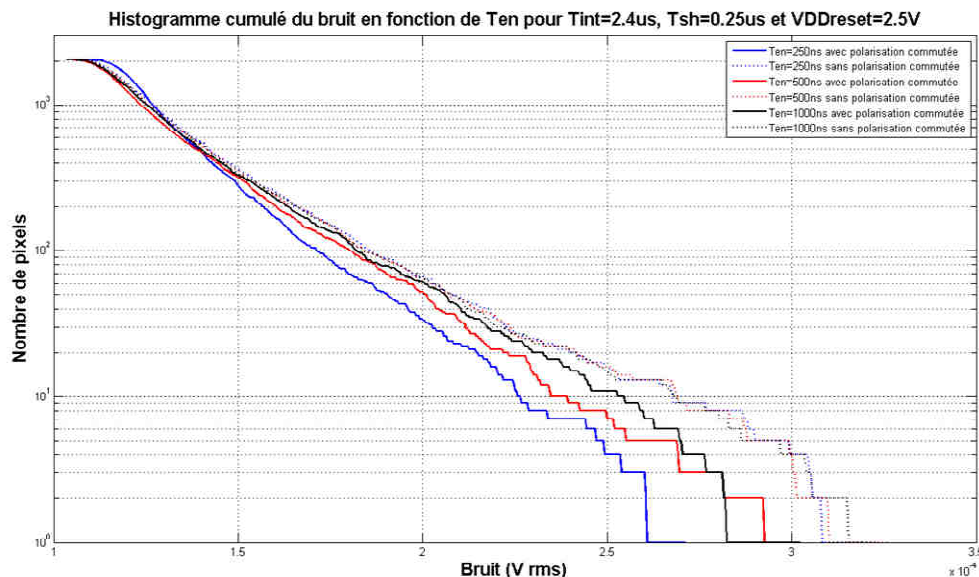
**Figure 4-58 : Histogramme cumulé du bruit en fonction de VDDR pour  $T_{INT}=2.4\mu s$  et  $T_{SH}=0.25\mu s$**

Nous remarquons que les histogrammes sans polarisation commutée n'ont pas la même forme selon la tension VDD\_RST. Ceci s'explique par le fait que l'on déplace le point de fonctionnement du circuit et que les différentes sources de bruit des éléments sont

dépendantes du niveau de signal. Nous remarquons également que lorsque la tension VDDR diminue, l'impact du bruit de type RTS diminue. En effet, dans le cas où  $VDDR=2.5V$ , la tension sur la grille du transistor suiveur est de  $2.5V$  alors que la tension de polarisation  $V_{pol}$  est de  $3.3V$  donc le  $V_{GS}$  de ce transistor est de  $-0.8V$ , il passe en régime de forte accumulation.

L'étude bibliographique menée précédemment nous a montré l'impact de la durée de mise en accumulation du transistor suiveur intra-pixel. Nous avons donc réalisé une mesure en fonction du temps  $T_{en}$ . Dans ce cas, les tensions  $V_{POL}$  et  $VDD\_RST$  sont respectivement de  $3.3V$  et  $2.5V$ . Les résultats de cette mesure sont montrés Figure 4-59 pour différents temps  $T_{en}$ . On voit que plus ce temps d'accumulation est long, moins il y a de pixels subissant le bruit de type RTS.

Il convient donc d'avoir toujours un temps d'accumulation le plus important possible.



**Figure 4-59 : Histogramme cumulé du bruit en fonction de  $T_{en}$**

#### 4.2.3.2.3 Synthèse

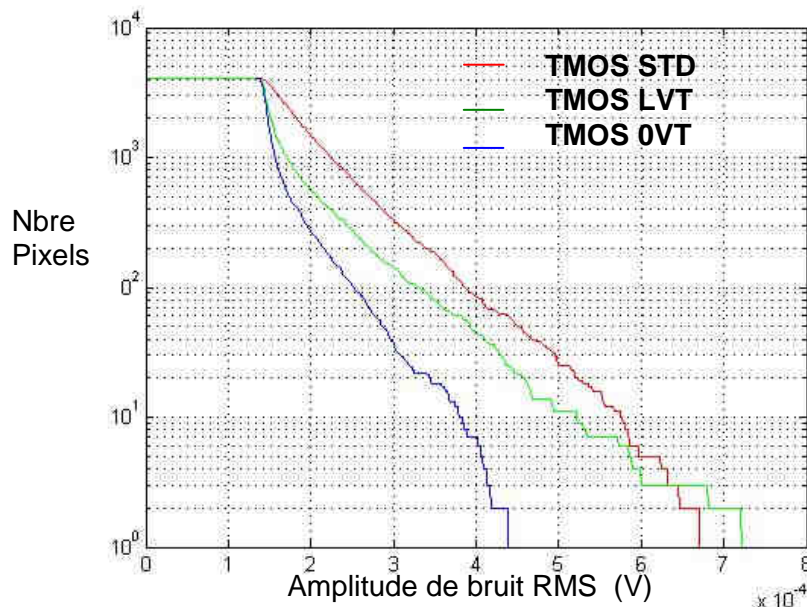
L'étude bibliographique sur la polarisation commutée nous a permis de comprendre et de voir que des solutions existent concernant la réduction du bruit basse fréquence et particulièrement du bruit de type RTS. Cependant, les mesures réalisées par [46], ne montrent pas de résultats probants du fait d'une mise en accumulation limitée du transistor suiveur intra-pixel. Néanmoins, en partant de ce constat, nous avons conçu une architecture permettant de mettre correctement en accumulation ce transistor. Nous avons également élaboré les chronogrammes de lecture particuliers menant à des mesures montrant une réduction conséquente du bruit de type RTS.



#### 4.2.3.3 Impact de l'utilisation des différents types de transistors pour les technologies fortement submicroniques

Les technologies fortement submicroniques autorisent l'utilisation de différents types de transistors en terme de tension de seuil. La technologie CIS 0.18 $\mu\text{m}$  nous offre des transistors à tension de seuil standard, faible ou nulle. Comme nous l'avons vu dans le chapitre 3, le réglage des tensions de seuil est généralement réalisé par modification de la dose lors de l'implantation ionique des espèces (dopants). Or, ces différentes étapes d'implantation sont génératrices de défauts à l'interface Si/SiO<sub>2</sub> et dans le volume [3]. Les défauts générés dans le volume sont très largement guéris lors des étapes de recuit (« annealing ») alors que les défauts à l'interface sont moins bien contrôlés ce qui implique une guérison moins efficace. Ceci démontre que nous devons avoir des différences de comportement de l'histogramme cumulé du bruit d'un imageur.

Pour vérifier cette théorie, nous avons utilisé le composant fabriqué en technologie CIS 0.18 $\mu\text{m}$  utilisé dans le chapitre 3 avec différents types de transistor utilisés pour le transistor suiveur intra-pixel. Les résultats de mesure sont présentés en Figure 4-60.



**Figure 4-60: Histogrammes cumulés des sous matrices pour différentes tensions de seuil du transistor suiveur intra-pixel**

Ces résultats confirment bien l'impact du type de transistor sur le nombre de pixels bruyants. Pour ce cas, le nombre de pixels bruyants est moindre lorsque la tension de seuil est basse. Cependant, ces résultats sont fortement dépendants de la fabrication et du nombre d'implantations ioniques nécessaires à l'obtention de la tension de seuil désirée.

#### **4.2.4 SYNTHÈSE SUR LE BRUIT BASSE FRÉQUENCE**

Cette partie du chapitre a permis de montrer l'impact du bruit basse fréquence de type RTS sur la réponse en bruit de l'imageur. Ce bruit fait apparaître des pixels dits « bruyants ». Nous avons vu que, pour les transistors ayant une surface de grille supérieure à  $1\mu\text{m}^2$ , les théories de McWhorter, de Hooge et du modèle de fluctuation de mobilité corrélée du bruit basse fréquence modélisent correctement le comportement du bruit basse fréquence en  $1/f$ . Par contre, pour les transistors ayant une surface de grille inférieure à  $1\mu\text{m}^2$ , ce qui est le cas des transistors suiveur intra-pixel, nous avons une fluctuation de type RTS. La réponse du double échantillonneur corrélé à ce type de bruit a été étudiée en fonction de la période DEC et nous a permis de modéliser celle-ci. Des techniques de réduction de ce type de bruit ont été vues parmi lesquelles l'optimisation des dimensions du transistor suiveur intra-pixel. Un modèle empirique de prédiction de l'impact de la fluctuation RTS sur la réponse en bruit de l'imageur a été construit pour la technologie CIS  $0.35\mu\text{m}$ . La technique de commutation des polarisations a, elle aussi, été explorée. Nous avons imaginé une architecture et un mode de lecture basé sur cette technique permettant une réduction significative des pixels bruyants. Enfin, nous avons mis en évidence l'impact du type de transistor en terme de tension de seuil sur les technologies fortement submicroniques. En effet, pour le cas de la technologie CIS  $0.18\mu\text{m}$ , plus la tension de seuil est faible, moins nous avons de pixels bruyants. Toutefois, cette conclusion est à relativiser car cela est fortement dépendant de la technologie et des différentes étapes de fabrication amenant à la tension de seuil désirée.

## REFERENCES

- [1] H. Tian and al, «Analysis of temporal noise in CMOS APS», in Proc. SPIE, San Jose, CA, Jan.1999, vol.3649
- [2] T. Lulé and al, « Accurate Simulation and modelling of reset noise in 3T CMOS active pixels »,2005 IEEE Workshop on CCD and AIS, june 9-11,2005, Nagano, Japan.
- [3] B. Pain, G. Yang, T. Cunningham, C. Wrigley and B. Hancock, “An enhanced-performance CMOS imager with a flushed-reset photodiode pixel”, *Electron Devices, IEEE Transactions on*, Jan 2003, 50, 48-56
- [4] H. Tian, B. Fowler, and A. Gamal, “Analysis of temporal noise in CMOS photodiode active pixel sensor”, *Solid-State Circuits, IEEE Journal of*, Jan 2001, 36, 92-101
- [5] B. Pain, “Analysis and enhancement of low-light-level performance of photodiode-type CMOS active pixel imagers operated with subthreshold reset,” in *Proc. 1999 IEEE Workshop CCDs and AIS*, Nagano, Japan, Jun. 1999
- [6] Y. Degerli, G. Deptuch, N. Fourches, A. Himmi, Y. Li, P. Lutz, F. Orsini and M. Szelezniak, “A fast monolithic active pixel sensor with pixel-level reset noise suppression and binary outputs for charged particle detection”, *Nuclear Science, IEEE Transactions on*, 2005, 52, 3186-3193
- [7] S. Kleinfelder, F. Bieser, Y. Chen, R. Gareus, H. Matis, M. Oldenburg, F. Retiere, H. Ritter, H. Wieman and E. Yamamoto, “Novel integrated CMOS sensor circuits”, *Nuclear Science, IEEE Transactions on*, 2004, 51, 2328-2336
- [8] Q. R. Morrissey, N. R. Waltham, R. Turchetta, M. J. French, D. M. Bagnall, B. M. Al-Hashimi, “Design of a 3  $\mu\text{m}$  pixel linear CMOS sensor for earth observation”, *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, Volume 512, Issues 1-2, Proceedings of the 9th European Symposium on Semiconductor Detectors: New Developments on Radiation Detectors, 11 October 2003, Pages 350-357
- [9] B. Fowler and al, «Reset noise reduction in capacitive sensors», *IEEE Transactions on Circuits and Systems*, Vol.53, N<sup>o</sup>8, Aug. 2006
- [10] I. Karatzas and S. E. Shreve, *Brownian Motion and Stochastic Calculus*,2nd Edition, New York: Springer-Verlag, 1991.

- [11] A. Demir and A. Sangiovanni-Vincentelli « Analysis And Simulation Of Noise In Non-Linear Electronic Circuits and Systems », 1st Edition ,Springer, 1997.
- [12] B. Oksendal, « Stochastic Differential Equations : An introduction with Applications », 4th Edition, Springer, 1995.
- [13] B. A. Fowler, M. D. Godfrey, J. Balicki, and J. Canfield, “Low-noise readout using active reset for CMOS APS,” in *Proc. SPIE*, San Jose, Jan. 2000, vol. 3965, pp. 126–135
- [14] W. Loose, “2/3in CMOS image sensor for high definition television,” in *Proc. 2001 IEEE Workshop on CCDs and AIS*, Lake Tahoe, NV, Jun. 2001
- [15] L. Kozlowski, “A progressive 1920x1080 imaging system-on-chip for HDTV cameras,” in *Dig. Tech. Papers ISSCC*, San Francisco, CA, Feb. 2005
- [16] L. Kozlowski, G. Rossi, L. Blanquart, R. Marchesini, Y. Huang, G. Chow, J. Richardson and D. Standley, “Pixel noise suppression via SoC management of tapered reset in a 1920/spl times/1080 CMOS image sensor”, *Solid-State Circuits, IEEE Journal of*, 2005, 40, 2766-2776
- [17] K. Lee and E. Yoon, “A CMOS image sensor with reset level control using current source for noise suppression,” in *Dig. Tech. Papers 2004 ISSCC* , San Francisco, CA, Feb. 2004, pp. 114–115
- [18] B. Pain, “Reset noise suppression in two-dimensional CMOS photodiode pixels through column-based feedback-reset,” in *Proc. 2002 IEDM*, 2002, pp. 809–811
- [19] M. Breart de Boisanger, F. Larnaudie, S. Guiry, O. Saint-Pé P. Martin-Gonthier, F. Corbière, P. Magnan, N. Guyatt, “Visible and NIR Multi Linear CMOS Arrays for Earth Observation”, International Symposium on Optronics in Defence and Security, Paris, France, 3 - 5 February 2010
- [20] Wang, X., Rao, P.; Mierop, A. & Theuwissen, A., “Random Telegraph Signal in CMOS Image Sensor Pixels”, Electron Devices Meeting, 2006. IEDM '06. International, 2006
- [21] A. L. McWhorter, “1/f noise and germanium surface properties”, *Semiconductor H. Surface Physics*, 1957

- [22] M. J. Uren, D. J. Day, and M. J. Kirton, "1/f and random telegraph noise in silicon metal-oxide-semiconductor field-effect transistors," *Appl. Phys. Lett.*, vol. 47, p. 1195, 1985
- [23] M. J. Kirton, M. J. Uren, and S. Collins, "Individual interface states and their implications for low-frequency noise in MOSFETs," *Appl. Surface Sci.*, vol. 30, p. 148, 1987
- [24] D. M. Fleetwood, "'Border traps' in MOS devices," *Nuclear Science, IEEE Transactions on*, vol.39, no.2, pp.269-271, Apr 1992
- [25] X. Wang, "Noise in sub-micron CMOS image sensors", PhD thesis, November 2008
- [26] Janesick, J.; Andrews, J. T. & Elliott, T.Dorn, D. A. & Holland, A. D. (ed.), "Fundamental performance differences between CMOS and CCD imagers: Part 1", High Energy, Optical, and Infrared Detectors for Astronomy II, SPIE, 2006
- [27] M.J. Kirton et al., "Noise in Solid-State Microstructures: A New Perspective on Individual Defects, Interface States and Low-Frequency (1/f) Noise", *Advances in Physics*, Vol. 35, No. 4, pp.367-468, 1989
- [28] Simoen, E.; Dierickx, B.; Claeys, C. & Declerck, G. Explaining the amplitude of RTS noise in submicrometer MOSFETs *Electron Devices, IEEE Transactions on*, 1992, 39, 422-429
- [29] Y. Shi et al., "Switching Kinetics of Interface States in Deep Submicrometer SOI n-MOSFETS", *Semiconductor Science and Technology*, Vol. 16, pp.21-25, 2001
- [30] L.K.J. Vandamme, "1/f and RTS noise in MOSFETs, the Faster, the Noisier", AS-Bruit, France, June 2004
- [31] P. Dutta et P. M. Horn, Low-frequency fluctuations in solids : 1/f noise. *Reviews of Modern Physics* (1981)
- [32] G. Reimbold, Modified 1/f trapping noise theory and experiments in MOS transistors biased from weak to strong inversion. *IEEE Transactions on Electron Devices* (1984)
- [33] F. N. Hooge, 1/f Noise is no surface effect. *Physics Letters* (1969)
- [34] S. Takagi et al., "On the universality of inversion layer mobility in Si MOSFETs", *IEEE Transactions on Electron Devices* (1994)

- [35] R. P. Jindal et A. van der Ziel, Phonon fluctuation model for flicker noise in elemental semiconductors. *Journal of Applied Physics* (1981).
- [36] L. K. J. Vandamme, 1/f noise model for MOSTs biased in the nonohmic region. *Solid State Electronics* (1980).
- [37] Hung, K.; Ko, P.; Hu, C. & Cheng, Y. "A unified model for the flicker noise in metal-oxide-semiconductor field-effect transistors", *Electron Devices, IEEE Transactions on*, 1990, 37, 654-665
- [38] Kansy, "Response of a Correlated Double Sampling to Circuit to 1/fNoise ", *IEEE Journal Of Solid-State Circuits*, VOL. SC-15, NO. 3, june 1980
- [39] G R Hopkinson and D H Lumb, « Noise reduction techniques for CCD image sensors », *Journal of Physics E: Scientific Instruments*, November 1982, V.15, p.1214
- [40] Wang, X.; Rao, P.; Mierop, A. & Theuwissen, A., "Random Telegraph Signal in CMOS Image Sensor Pixels", *Electron Devices Meeting, 2006. IEDM '06. International*, 2006,
- [41] P. Martin-Gonthier, P. Magnan, « Low Frequency Noise Impact on CMOS Image Sensors », *XXIV Conference on Design of Circuits and Integrated Systems (DCIS09)*, Novembre 2009
- [42] P. Martin-Gonthier, P. Magnan, "RTS Noise Impact in CMOS Image Sensors Readout Circuit", *16th, IEEE International Conference on Electronics Circuits, and Systems*, Decembre 2009
- [43] Martin, S.; Li, G.; Worley, E. & White, J., "Modeling the bias and scaling dependence of drain current fluctuations due to single carrier trapping in submicron MOSFET's", *Device Research Conference, 1996. Digest. 54th Annual*, 1996, 116-117.
- [44] Assaf Lahav, A. F. & Shiwalkar, A., "Optimization of Random Telegraph Noise Non Uniformity in a CMOS Pixel with a pinned-photodiode", *International Image Sensor Workshop*, pp. 219-223, June 2007.
- [45] Van der Wel, A. P.; Klumperink, E. A. M.; Kolhatkar, J. S.; Hoekstra, E.; Snoeij, M. F.; Salm, C.; Wallinga, H. & Nauta, B. "Low-Frequency Noise Phenomena in Switched MOSFETs" *Solid-State Circuits, IEEE Journal of*, 2007, 42, 540-550

- [46] M.F. Snoeij, A.P. van der Wel, A.J.P. Theuwissen, J.H. Huijsing : "The Effect of Switched-Biasing on 1/f Noise in CMOS Imager Front-Ends", IEEE Workshop on CCDs and Advanced Image Sensors, Karuizawa, June 9-11, 2005
- [47] M.-H. Tsai and T.-P. Ma, "The impact of device scaling on the current fluctuations in MOSFET's" *IEEE Trans. Electron Devices*, vol. 41, p. 2061, Nov. 1994
- [48] P. Bogaert, « Probabilités pour scientifiques et ingénieurs », 2006
- [49] Bloom, I. & Nemirovsky, Y., "1/ f noise reduction of metal-oxide-semiconductor transistors by cycling from inversion to accumulation", *Applied Physics Letters, AIP*, 1991, 58, 1664-1666.
- [50] Dierickx, B. & Simoen, E., "The decrease of "random telegraph signal" noise in metal-oxide-semiconductor field-effect transistors when cycled from inversion to accumulation", *Journal of Applied Physics*, 1992, 71, 2028-2029
- [51] Klumperink, E.; Gierkink, S.; van der Wel, A. & Nauta, B. Reducing MOSFET 1/f noise and power consumption by switched biasing *Solid-State Circuits, IEEE Journal of*, 2000, 35, 994-1001
- [52] Gierkink, S.; Klumperink, E.; van der Wel, A.; Hoogzaad, G.; van Tuijl, E. & Nauta, B. Intrinsic 1/f device noise reduction and its effect on phase noise in CMOS ring oscillators *Solid-State Circuits, IEEE Journal of*, 1999, 34, 1022-1025
- [53] Schroder, D.K., "Semiconductor Material and Device Characterization Second Edition", *John Wiley & Sons*, 1998
- [54] Saks, N. & Ancona, M., "Determination of interface trap capture cross sections using three-level charge pumping", *Electron Device Letters, IEEE*, 1990, 11, 339-341
- [55] Groeseneken, G. & Maes, H., "Basics and applications of charge pumping in submicron MOSFET's *Microelectronics*", 1997. *Proceedings., 1997 21<sup>st</sup> International Conference on*, 1997, 2, 581-589 vol.2
- [56] W. Shockley and W. T. Read, Jr., "Statistics of the recombinations of holes and electrons," *Phys. Rev.*, vol. 87, no. 5, pp. 835–842, Sep. 1952

- [57] van der Wel, A.; Klumperink, E.; Kolhatkar, J.; Hoekstra, E.; Snoeij, M.; Salm, C.; Wallinga, H. & Nauta, B., "Low-Frequency Noise Phenomena in Switched MOSFETs", *Solid-State Circuits, IEEE Journal of*, 2007, 42, 540-550
- [58] Kolhatkar, J.; Hoekstra, E.; Salm, C.; van der Wel, A.; Klumperink, E.; Schmitz, J. & Wallinga, H., "Modeling of RTS noise in MOSFETs under steady-state and large-signal excitation", *Electron Devices Meeting, 2004. IEDM Technical Digest. IEEE International*, 2004, 759-762
- [59] Kolhatkar, J.; Salm, C.; Knitel, M. & Wallinga, H., "Constant and Switched Bias Low Frequency Noise in p-MOSFETs with Varying Gate Oxide Thickness", *Solid-State Device Research Conference, 2002. Proceeding of the 32nd European*, 2002, 83-86
- [60] Zanolla, N.; Siprak, D.; Baumgartner, P.; Sangiorgi, E. & Fiegna, C., "Measurement and simulation of gate voltage dependence of RTS emission and capture time constants in MOSFETs", *Ultimate Integration of Silicon, 2008. ULIS 2008. 9th International Conference on*, 2008, 137-140
- [61] Zanolla, N.; Siprak, D.; Tiebout, M.; Baumgartner, P.; Sangiorgi, E. & Fiegna, C., "The impact of substrate bias on RTS and flicker noise in MOSFETs operating under switched gate bias", *Solid-State and Integrated-Circuit Technology, 2008. ICSICT 2008. 9th International Conference on*, 2008, 80-83
- [62] Siprak, D.; Zanolla, N.; Tiebout, M.; Baumgartner, P. & Fiegna, C., "Reduction of low-frequency noise in MOSFETs under switched gate and substrate bias", *Solid-State Device Research Conference, 2008. ESSDERC 2008. 38th European*, 2008, 266-269
- [63] Siprak, D.; Tiebout, M.; Zanolla, N.; Baumgartner, P. & Fiegna, C., "Noise Reduction in CMOS Circuits Through Switched Gate and Forward Substrate Bias", *Solid-State Circuits, IEEE Journal of*, 2009, 44, 1959-1967
- [64] X. L. Xu, R. T. Kuhn, J. J. Wortman, and M. C. Öztürk, "Rapid thermal chemical vapor deposition of thin silicon oxide films using silane and nitrous oxide", *Applied Physics Letters*, 60(24):6063–6065, June 1992
- [65] M.F. Snoeij, A.P. van der Wel, A.J.P. Theuwissen, J.H. Huijsing : "The Effect of Switched-Biasing on 1/f Noise in CMOS Imager Front-Ends", *IEEE Workshop on CCDs and Advanced Image Sensors*, Karuizawa, June 9-11, 2005



- [66] S. Wolf, R.N. Tauber, "Silicon Processing for the VLSI Era, Process Technology", Volume 1, Lattice Press, 1986





## 5 CONCLUSIONS ET PERSPECTIVES

Ce travail de thèse, consacré à l'optimisation de la dynamique des capteurs d'image à réponse linéaire, a permis d'apporter une contribution scientifique à l'amélioration des performances des capteurs d'image CMOS sur les points suivants :

- **Une analyse détaillée de la dynamique des capteurs d'image CMOS** en fonction de leurs paramètres clés à travers l'utilisation de technologies CIS submicroniques et fortement submicroniques est réalisée. Cette analyse, applicable à des filières technologiques très avancées, met en évidence l'excursion en tension à la sortie de l'imageur et son bruit comme étant les éléments limitant cette dynamique.
- **L'amélioration de l'excursion en tension à la sortie de l'imageur de la technologie CIS 0.35 $\mu$ m** utilisée dans le cadre d'une filière de composants imageurs spatiaux est menée en analysant le rôle de chaque élément de la chaîne de lecture dans la limitation de l'excursion en tension. Il en résulte qu'un soin particulier est à apporter pour les éléments situés au sein du pixel. Dans ce contexte, nous avons développé, en relation avec le fondeur et pour la technologie choisie, des transistors intra-pixel à faible tension de seuil permettant d'étendre la dynamique du capteur d'image. L'utilisation d'un outil de simulation physique (Sentaurus) couplé aux profils de dopage mesurés nous a permis de mettre au point ce type de transistors. Les mesures réalisées sur des véhicules de test avec plusieurs variations d'implant nous ont montré que cette optimisation a donné de très bons résultats avec une augmentation de la dynamique du capteur pouvant aller jusqu'à 4dB (71 dB pour la dynamique maximale). Cette étude trouve sa prolongation dans le contexte de l'évolution des technologies CMOS où l'utilisation de transistors à tension de seuil spécifique (tension de seuil faible ou nulle) permet l'amélioration de l'excursion en tension.
- **Le contrôle de la valeur du gain de conversion indépendamment du pas du pixel** constitue un élément d'ajustement de la dynamique une fois l'optimisation de la chaîne de lecture effectuée. Des solutions permettant d'ajuster la capacité de conversion ont été proposées et validées par des véhicules de test. Les résultats de mesures obtenus montrent un contrôle satisfaisant du gain de conversion ainsi qu'une amélioration de la dynamique pouvant atteindre dans certains cas 75dB.

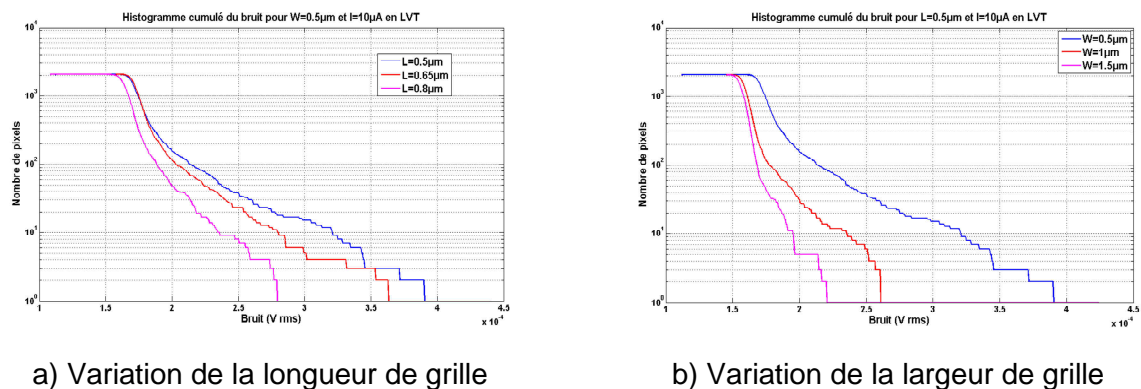
- **Des techniques de réduction du bruit de recharge mises en œuvre dans les imageurs à photodiode lue en tension** où ce bruit est le contributeur majoritaire ont permis de mettre en évidence, sur un imageur linéaire, la présence de bruit basse fréquence de type RTS au niveau du transistor suiveur intra-pixel. Cela se traduit par l'apparition de pixels atypiquement « bruyants ». Pour les imageurs matriciels, un mode de lecture permettant l'élimination du bruit de recharge est proposé et mis en œuvre afin d'étudier ce bruit de type RTS. L'étude de l'impact de la fluctuation de type RTS du transistor suiveur intra-pixel sur le bruit en sortie de l'imageur est alors possible. Il est mis en évidence que, pour les transistors ayant une surface de grille supérieure à  $1\mu\text{m}^2$ , le modèle de fluctuation de mobilité corrélée du bruit basse fréquence (unifiant les théories de McWhorter et de Hooge) modélisent correctement le comportement du bruit basse fréquence en  $1/f$ . Par contre, pour les transistors ayant une surface de grille inférieure à  $1\mu\text{m}^2$ , ce qui est le cas du transistor suiveur intra-pixel, une fluctuation de type RTS est dominante. La réponse du double échantillonneur corrélé à cette fluctuation a été étudiée en fonction de la période DEC et modélisée.
- **L'étude et la modélisation du comportement de la fluctuation de type RTS** en fonction des dimensions du transistor suiveur intra-pixel a été réalisée sur une technologie CIS  $0.35\mu\text{m}$ . Elle permet de dimensionner le transistor suiveur intra-pixel afin de minimiser le nombre de pixels « bruyants ». Le principe de cette modélisation s'applique à d'autres technologies et notamment celles qui sont fortement submicroniques. Une technique de réduction du bruit basse fréquence de type RTS basée sur l'utilisation du principe des polarisations commutées a été également mise au point afin de minimiser le nombre de pixels « bruyants ». Nous avons imaginé une architecture et un mode de lecture associés basés sur cette technique. Enfin, nous avons mis en évidence, pour les technologies fortement submicroniques, l'impact de la tension de seuil du transistor suiveur sur le nombre de pixels bruyants.

L'ensemble de ces travaux se situe dans le contexte d'une évolution de l'imagerie CMOS, initialement utilisatrice de procédés CMOS d'usage général, vers des procédés optimisés où les adaptations de la technologie apportent un gain significatif de performances mais devant être accompagnées d'une évolution des techniques de conception permettant d'en tirer le meilleur parti.

## Les perspectives de ce travail ...

Du fait du volume énorme du marché des capteurs d'image se retrouvant dans la plupart des applications de notre vie quotidienne, et de la demande toujours plus forte pour accroître leurs performances, dont la dynamique, beaucoup de travail reste à accomplir afin de répondre aux besoins. Le futur proche va voir apparaître plusieurs enjeux auxquels il faudra répondre.

A très court terme, ce travail de thèse sera poursuivi suivant plusieurs axes. En effet, nous avons réalisé une modélisation empirique du bruit basse fréquence de type RTS en technologie CIS  $0.35\mu\text{m}$ . Ce modèle, très performant dans cette technologie, doit confirmer sa validité par la construction, suivant la même méthodologie, d'un modèle empirique en technologie fortement submicronique. Des véhicules de test en technologie CIS  $0.18\mu\text{m}$  nous permettent de réaliser ceci.

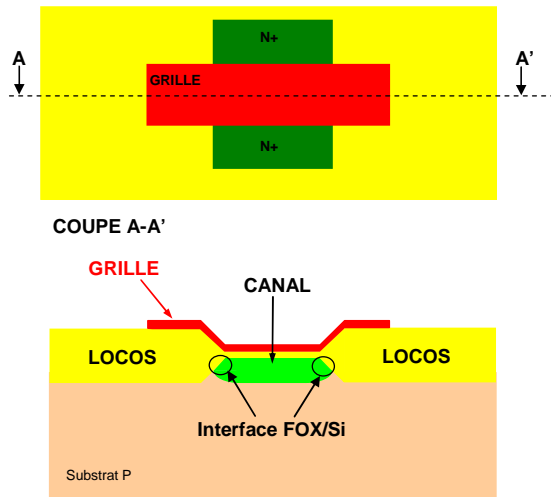


**Figure 5-1 : Histogramme cumulé de bruit des pixels en sortie de l'imageur pour la technologie CIS  $0.18\mu\text{m}$  en fonction des longueurs et largeurs de grille du transistor suiveur intra-pixel**

La Figure 5-1 illustre les variations de l'histogramme cumulé de bruit des pixels en sortie de l'imageur, mettant en avant la variation du nombre de pixels bruyants, en fonction de la longueur et de la largeur de grille du transistor suiveur intra-pixel dans cette technologie.

De plus, la signature de type RTS obtenue par modélisation empirique peut également être modélisée physiquement. En effet, en combinant les distributions de pièges et les distributions d'énergie de ces pièges, il est possible de retrouver la distribution du bruit RTS et ainsi relier physiquement les paramètres entre eux. Cette modélisation combinée à la modélisation de la réponse du double échantillonnage DEC nous permettrait d'obtenir directement une loi de variation du nombre de pixels bruyants en sortie de l'imageur. Des travaux similaires sur ce type de modélisation ont été entrepris sur le courant d'obscurité et la forme de son histogramme [1].

Les deux techniques de réduction du bruit basse fréquence de type RTS vues dans le chapitre 4 permettent soit d'augmenter le nombre de pièges et ainsi de transformer la fluctuation de type RTS en bruit basse fréquence de type  $1/f$ , soit de s'accommoder des pièges en utilisant leurs propriétés transitoires. Une autre technique, qui reste à explorer, serait plutôt d'essayer de minimiser le nombre de pièges ou de minimiser leur impact.



**Figure 5-2 : Transistor MOS standard**

En observant un transistor standard dans la technologie CIS  $0.35\mu\text{m}$  (Figure 5-2), nous voyons que non seulement l'oxyde de grille est en contact avec le canal, mais le canal est également en contact avec l'oxyde d'isolation (qui est dans ce cas du LOCOS) et cela sur toute la longueur de grille. Les fluctuations de type RTS ayant pour origine les pièges aux interfaces  $\text{Si}/\text{SiO}_2$ , cette interface entre le canal et l'oxyde d'isolation doit avoir un impact sur la présence de pièges.

A partir de cette constatation, nous pouvons imaginer deux solutions afin de réduire l'impact de cette interface. En effet, la première solution consiste à écarter l'oxyde d'isolation afin de supprimer l'interface de celui-ci avec le canal (TMOS TYPE2 V2).

La deuxième solution consiste à canaliser au centre du canal le flux d'électrons transitant dans celui-ci. Cela a pour conséquence de réduire l'impact des pièges situés à l'interface entre l'oxyde d'isolation et le canal [2] (TMOS TYPE1).

Des mesures sur ces types de transistors suiveur intra-pixel ont été réalisées sur des véhicules de test en technologie CIS  $0.35\mu\text{m}$ . Ces résultats sont présentés sous forme d'histogrammes cumulés pour des transistors de dimensions  $W=1.5\mu\text{m}$  et  $L=0.5\mu\text{m}$  et pour des courants de polarisation de  $18\mu\text{A}$  et  $30\mu\text{A}$ .

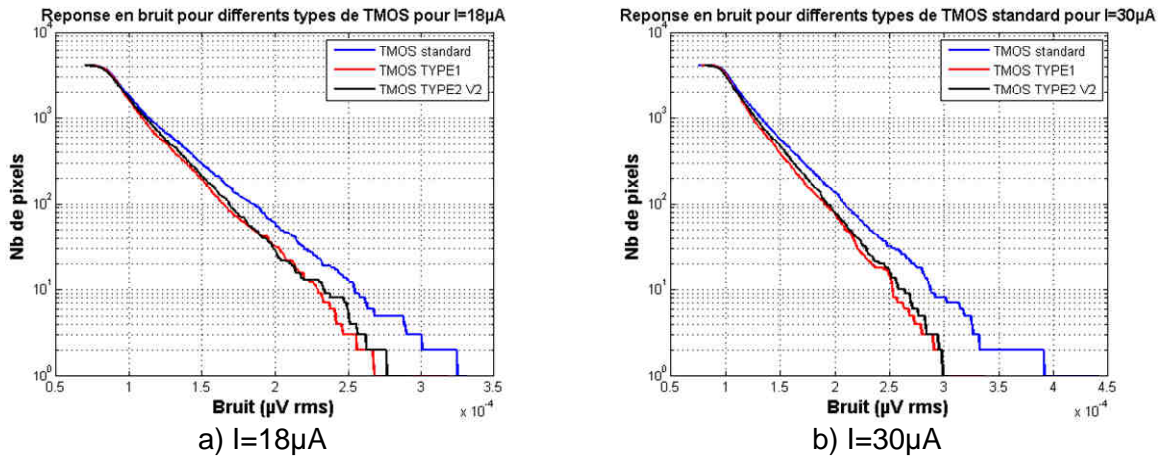
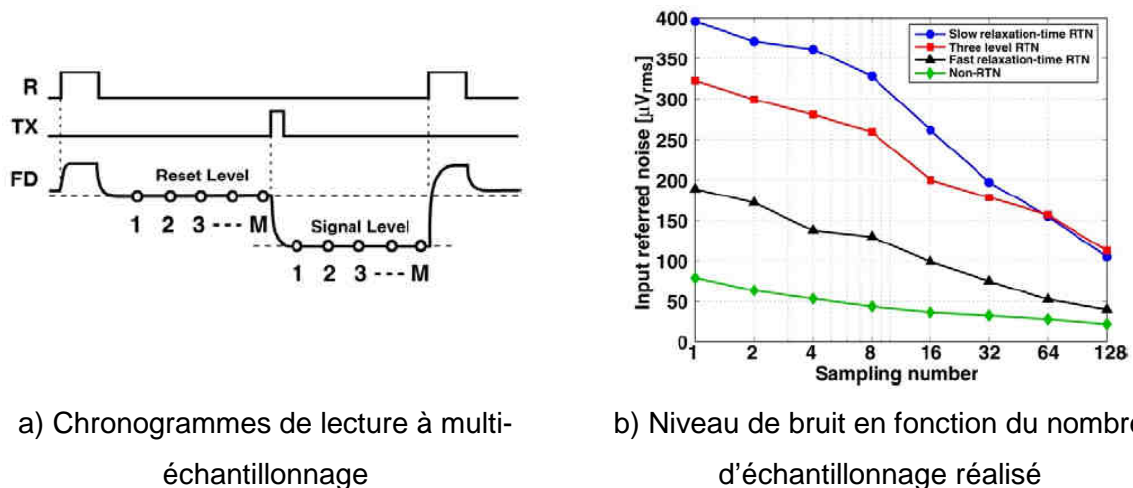


Figure 5-3 : Histogrammes cumulés pour les trois types de TMOS et pour 2 courants

Ces résultats, très encourageants, montrent une réduction significative du nombre de pixels bruyants avec l'utilisation de ce type de transistor. Des études complémentaires doivent être menées afin d'optimiser cette réduction et de confirmer ces résultats sur des générations de procédés CIS 0.18µm.

D'autres techniques de réduction du bruit basse fréquence de type RTS peuvent être mises en œuvre. En effet, comme le montre [3], le multi-échantillonnage des signaux de référence et de signal permet une réduction significative du bruit de type RTS et également une réduction du bruit thermique. Une de ces techniques, illustrée par la Figure 5-4, est appelée CSMDA<sup>19</sup>.



a) Chronogrammes de lecture à multi-échantillonnage

b) Niveau de bruit en fonction du nombre d'échantillonnage réalisé

Figure 5-4 : Exemple de lecture en mode CSMDA et résultats associés (issu de [3])

Cette technique permet de réaliser la moyenne de la différence des échantillons du niveau de référence et du niveau de signal comme indiqué par l'équation 5-1.

<sup>19</sup> CSMDA : Correlated Multiple Sampling Differential averaging



$$V_{SORTIE} = \frac{1}{M} \sum_{i=1}^M (V_S(i) - V_R(i)) \quad 5-1$$

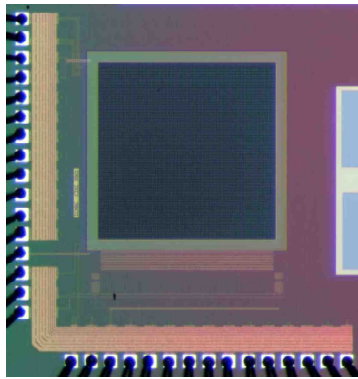
Ceci permet de réduire le bruit thermique mais également le bruit basse fréquence de type RTS comme l'illustre la Figure 5-4 b. Cependant, cela implique l'insertion dans la chaîne de lecture d'un circuit autorisant le stockage des échantillons et un module réalisant la moyenne.

Les recherches durant cette thèse ont également permis de découvrir que les imageurs du domaine des longueurs d'onde de l'infrarouge subissent eux aussi des fluctuations de type RTS. Plusieurs travaux [4], [5] ont montré ces effets singuliers de type RTS sans pour autant définir précisément la source de ce type de fluctuation.

A moyen terme, un des enjeux concerne la réduction des tensions d'alimentation. En effet, le contexte économique actuel amène une pression croissante de la réduction des coûts de production. Les technologies CIS utilisent actuellement des tensions d'alimentation de 3.3V avec la possibilité d'utiliser de nombreux types de transistors (tensions de seuil standards, faibles ou nulles...). Cela implique un jeu de masques de fabrication complexe et un nombre de masques pouvant aller au-delà de 40. La tendance actuelle, afin de réduire les coûts, est donc de diminuer ce nombre en se rapprochant le plus possible de la technologie originelle donc des tensions d'alimentation très basses (jusqu'à 0.9V pour les technologies les plus avancées). De plus, cette tendance permet également de réduire la consommation ce qui est également très intéressant pour les capteurs d'image qui sont très souvent utilisés dans des systèmes portatifs. L'utilisation de tensions d'alimentation faibles amène à la réduction de l'excursion de tension en sortie de l'imageur ce qui implique une diminution de la dynamique. Cela peut également avoir un impact sur le transfert des charges, se traduisant par une augmentation du bruit dans le cas où un pixel de type photodiode 4T est utilisé [6], [7], [8]. Des travaux récents [9], [10] ont été réalisés afin d'atteindre des dynamiques acceptables pour des tensions d'alimentation pouvant descendre sous 1V. Parmi ces travaux, différentes techniques sont utilisées, telles que l'utilisation d'architecture autorisant une lecture basée sur le codage temporel des données [11], ou encore la modulation de largeur d'impulsions [12]. Un axe de travail concernant la réduction des tensions d'alimentation se dégage donc très fortement pour les prochaines années.

Un autre enjeu concerne l'utilisation, de plus en plus répandue, des pixels photodiode de type 4T. Ceux-ci permettent d'atteindre des niveaux de bruit très bas tout en ayant des sensibilités importantes [13]. Cependant, ils souffrent de limitations concernant leurs charges stockables impliquant une limitation de la dynamique. Nous avons réalisé des circuits de test

utilisant ce type de pixel avec une filière CIS 0.18 $\mu\text{m}$  ULTRAPHD. La Figure 5-5 illustre un des circuits de test et une image prise avec celui-ci.



a) Photographie du circuit de test



b) Image prise avec ce circuit de test

**Figure 5-5 : Illustration d'un imageur réalisé en technologie CIS 0.18 $\mu\text{m}$  ULTRAPHD (photodiode 4T) par l'équipe CIMI et image prise par celui-ci**

Des niveaux de bruit très faibles sont obtenus nativement de part l'architecture et le mode de lecture de l'imageur. Cela autorise son utilisation dans diverses applications telles que la détection de particules [14] ou encore les applications très faible flux telles que les dispositifs pour l'astronomie ou encore pour la vision nocturne (domaine militaire).

Cependant, l'utilisation de ce type de pixel dans les applications spécifiques entraîne des pas de pixel pouvant être importants par rapport aux pas de pixel pour lesquels la technologie et surtout le transfert ont été optimisés. Cela se traduit encore une fois par des transferts de charge pouvant être incomplets et générant ainsi du bruit de transfert [8], [15] dégradant la dynamique.

Des travaux doivent donc être mis en œuvre afin de modéliser finement le transfert des charges et ainsi comprendre les mécanismes de celui-ci afin de nous donner les clés d'une optimisation. Les circuits de test fabriqués (Figure 5-6) en technologie CIS 0.18 $\mu\text{m}$  ULTRAPHD vont nous permettre de réaliser ce travail. En effet, ceux-ci sont constitués de sous matrices comprenant différentes formes de photodiodes et de transistors de transfert.



**Figure 5-6 : Micro-photographie du pixel de référence du véhicule de test en technologie de génération CIS 0.18 $\mu\text{m}$**

Ces axes de travail vont donc être étudiés à court et moyen terme par l'équipe de recherche CIMI.

## REFERENCES

- [1] R. Baer, "A model for dark current characterization and simulation", *Sensors, Cameras, and Systems for Scientific/Industrial Applications VII, SPIE*, Blouke (ed.), 2006.
- [2] Assaf Lahav, A. F. & Shiwalkar, A., "Optimization of Random Telegraph Noise Non Uniformity in a CMOS Pixel with a pinned-photodiode", *International Image Sensor Workshop*, pp. 219-223, June 2007.
- [3] S. Kawahito and N. Kawai, B. Fowler and X. Liu, "Charge Transfer Noise in Image Sensors", *International Image Sensor Workshop*, pp. 51-54, June 2007.
- [4] J.P. Perez, M. Myara, R. Alabedra, B. Orsal, C. Leyris, J.-P. Tournenc, P. Signoret, P., "Low-frequency noise measurements as an investigation tool of pixel flickering in cooled Hg<sub>0.7</sub>Cd<sub>0.3</sub>Te focal plane arrays", *Electron Devices, IEEE Transactions on*, 2005, 52, 928 – 933.
- [5] A. I. D'Souza, M. G. Stapelbroek, E. W. Robinson, C. Yoneyama, H. A. Mills, M. Kinch, M. Skokan, H. Shih, B. Andresen, G. F. Fulop, P. R. Norton, "Noise characteristics of HDVIP HgCdTe LWIR detectors", *Infrared Technology and Applications XXXIII, SPIE*, 2007.
- [6] H. Takahashi, M. Kinoshita, K. Morita, T. Shirai, T. Sato, T. Kimura, H. Yuzurihara, S. Inoue, S. Matsumoto, "A 3.9-  $\mu$ m pixel pitch VGA format 10-b digital output CMOS image sensor with 1.5 transistor/pixel", *Solid-State Circuits, IEEE Journal of*, 2004, 39, 2417 - 2425
- [7] K. Mabuchi, N. Nakamura, E. Funatsu, T. Abe, T. Umeda, T. Hoshino, R. Suzuki, H. Sumi, "CMOS image sensor using a floating diffusion driving buried photodiode", *Solid-State Circuits Conference, 2004. Digest of Technical Papers. ISSCC. 2004 IEEE International*, 2004, 112 - 516 Vol.1
- [8] H. Abe, "Device technologies for high quality and smaller pixel in CCD and CMOS image sensors", *Electron Devices Meeting, 2004. IEDM Technical Digest. IEEE International*, 2004, 989 - 992

- [9] S. Lee, K. Yang, "Sub-1-V Supply Self-Adaptive CMOS Image Sensor Cell With 86-dB Dynamic Range", *Electron Device Letters, IEEE*, 2007, 28, 492 -494.
- [10] B. Mheen, M. Kim, Y.-J. Song, S. Hong, "Operation Principles of 0.18 $\mu$ m Four-Transistor CMOS Image Pixels With a Nonfully Depleted Pinned Photodiode", *Electron Devices, IEEE Transactions on*, 2006, 53, 2735 -2740.
- [11] K. Cho, D. Lee, J. Lee, G. Han, "Sub-1-V CMOS Image Sensor Using Time-Based Readout Circuit", *Electron Devices, IEEE Transactions on*, 2010, 57, 222 -227
- [12] S. Hanson, D. Sylvester, "A 0.45-0.7V sub-microwatt CMOS image sensor for ultra-low power applications", *VLSI Circuits, 2009 Symposium on*, 2009, 176 -177.
- [13] Y. Chae, J. Cheon, S. Lim, D. Lee, M. Kwon, K. Yoo, W. Jung, D. Lee, S. Ham, G. Han, "A 2.1Mpixel 120frame/s CMOS Image Sensor with Column-Parallel  $\Delta\Sigma$  ADC Architecture", International Solid-State Circuits Conference, February 2010, San Fransisco, CA
- [14] R. Coath, J. Crooks, A. Godbeer, M. Wilson, Z. Zhang, M. Stanitzki, M. Tyndel, R. Turchetta, "A low noise pixel architecture for scientific CMOS monolithic active pixel sensors", *Nuclear Science Symposium Conference Record (NSS/MIC), 2009 IEEE*, 2009, 1310 -1316.
- [15] B. Fowler and X. Liu," Charge Transfer Noise in Image Sensors", International Image Sensor Workshop, pp. 51-54, June 2007.



# ANNEXE 1

## 6 METHODE DE DETECTION DES PIXELS SOUMIS A UNE FLUCTUATION RTS

La détection des pixels soumis à une fluctuation de type RTS est nécessaire pour la construction du modèle empirique de la distribution du bruit en sortie de l'imageur en fonction des dimensions du transistor suiveur intra-pixel. Cette méthode va permettre de dissocier les pixels subissant la fluctuation de type RTS de ceux ne la subissant pas. On peut ainsi obtenir la distribution normalisée du bruit en sortie de l'imageur (bruit de type gaussien que l'on ne peut obtenir simplement par simulation) et la distribution normalisée du bruit des pixels comprenant le bruit de type RTS et le bruit gaussien.

Le principe de détection est donné par le synoptique de la Figure 6-1.

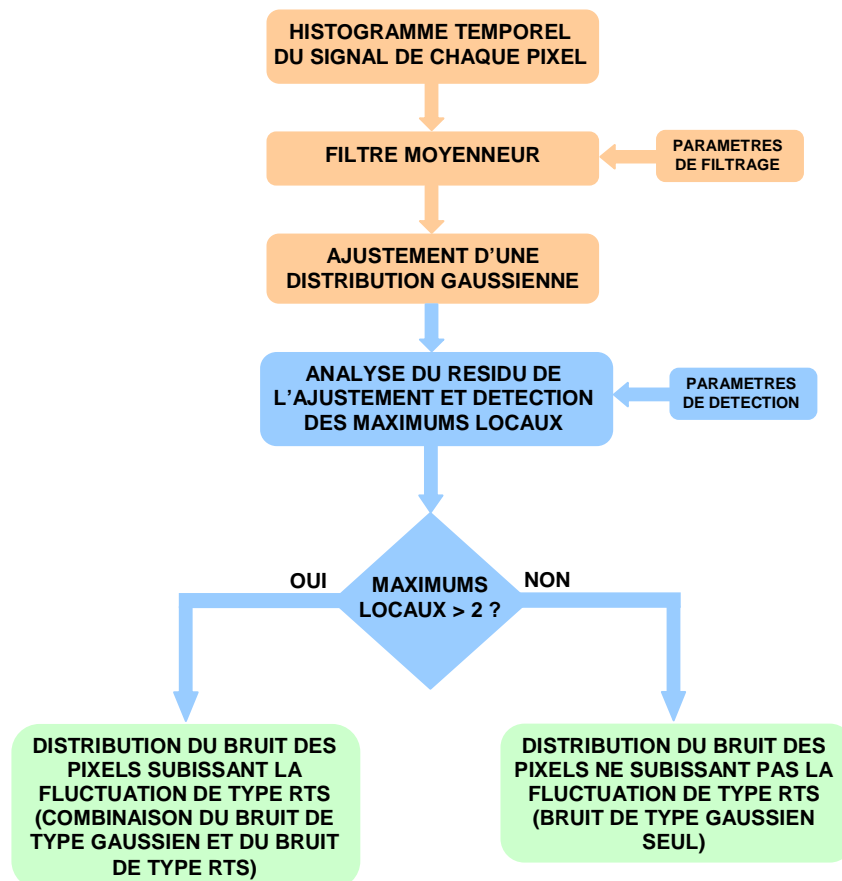
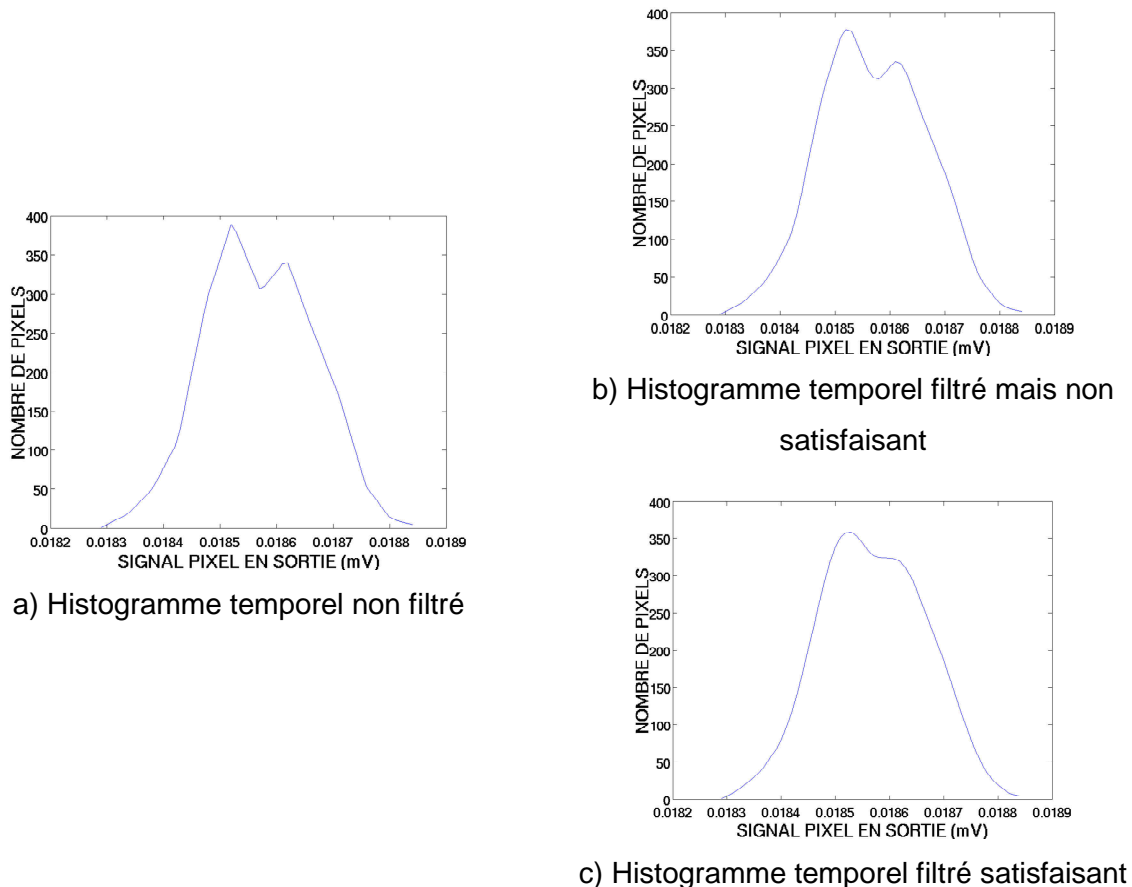


Figure 6-1 : Synoptique de la détection des pixels de type RTS

En partant de la distribution du bruit des pixels en sortie de l'imageur, nous travaillons sur chaque histogramme temporel des pixels. Dans un premier temps, nous moyennons l'histogramme temporel du pixel afin de lisser celui-ci. La deuxième étape consiste à réaliser

un ajustement de cet histogramme temporel par une distribution gaussienne. Ensuite, nous réalisons une détection de maximums locaux sur le résidu de cet ajustement. Enfin, si le nombre de maximums locaux est supérieur à deux, le pixel sera classé dans la distribution du bruit en sortie de l'imageur des pixels subissant la fluctuation de type RTS. Cette distribution du bruit de pixels comprend la contribution du bruit de type gaussien et du bruit de type RTS. Si le nombre de maximums locaux est inférieur à deux, le pixel est classé dans la distribution du bruit en sortie de l'imageur des pixels ne subissant pas de fluctuation de type RTS.

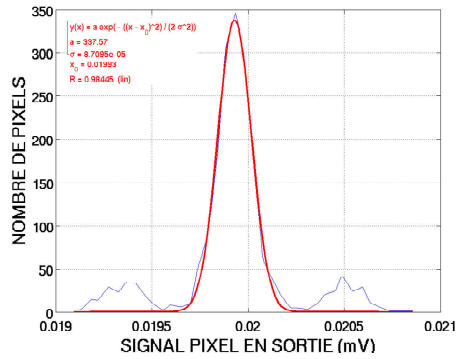
Comme nous pouvons le voir, cette méthode de détection utilise différents paramètres de réglage. Tout d'abord, nous devons régler les paramètres du filtre moyeneur. Cette étape est importante afin de travailler sur un histogramme temporel du signal du pixel débarrassé des points de mesure singuliers. La Figure 6-2 montre le résultat d'un filtrage de type moyeneur avec deux réglages différents des paramètres du filtre.



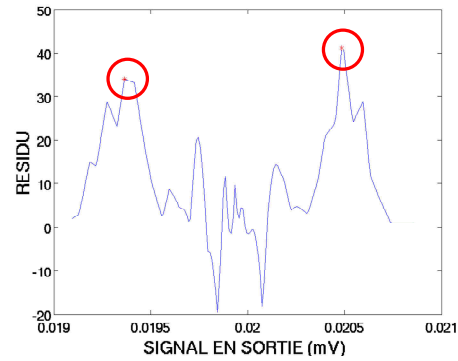
**Figure 6-2 : Exemple de filtrage de l'histogramme temporel du signal du pixel**

L'autre paramètre de réglage concerne la détection de maximums locaux. Cette détection est réalisée sur le résidu de l'ajustement d'une distribution gaussienne sur l'histogramme temporel du signal du pixel en sortie de l'imageur. Elle nous permet de ségréguer les pixels

subissant une fluctuation de type RTS. La Figure 6-3 illustre le résidu d'un ajustement d'une gaussienne sur l'histogramme temporel du signal d'un pixel subissant une fluctuation de type RTS. La difficulté ici est de régler le seuil de détection des maximums locaux du résidu, ce qui a nécessité de multiples essais.



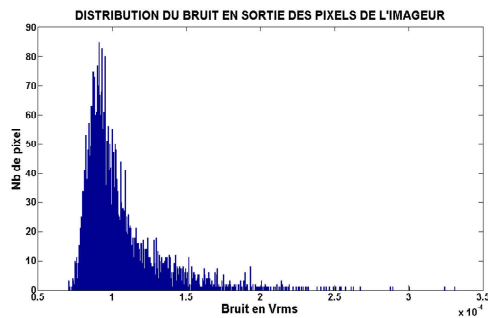
a) Ajustement d'une gaussienne



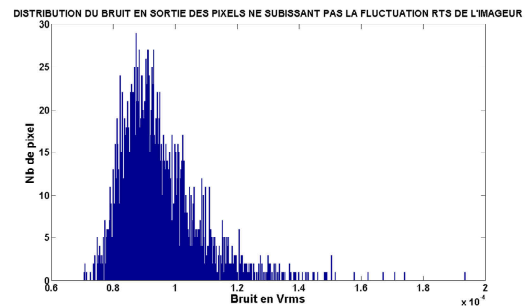
b) Détection de maximums locaux sur le résidu

Figure 6-3 : Détection de maximums locaux

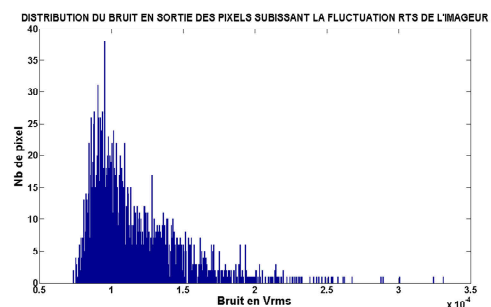
La Figure 6-4 décrit les deux types de distribution résultante de cette détection à partir de la distribution du bruit total des pixels en sortie de l'imageur.



a) Distribution du bruit total en sortie des pixels de l'imageur



b) Distribution du bruit en sortie des pixels ne subissant pas de fluctuation de type RTS



c) Distribution du bruit en sortie des pixels subissant une fluctuation de type RTS

Figure 6-4 : Distributions résultantes et distribution du bruit des pixels en sortie de l'imageur





# ANNEXE 2

## 7 EXTRACTION DE LA DISTRIBUTION DU BRUIT PROVENANT DE LA FLUCTUATION DE TYPE RTS

Afin de construire le modèle empirique permettant de modéliser la distribution du bruit en sortie de l'imageur provenant de la fluctuation de type RTS, nous devons extraire celle-ci des mesures de bruit réalisées. L'annexe 1 nous permet d'obtenir trois types de distribution :

- La distribution du bruit en sortie des pixels de l'imageur :  $f_{\sigma_{TOTAL}}$
- La distribution du bruit en sortie des pixels ne subissant pas de fluctuation de type RTS issue de la détection (distribution très proche d'une gaussienne) :  $f_{\sigma_{GAUSS}}$
- La distribution du bruit en sortie des pixels de l'imageur subissant les fluctuations de type RTS :  $f_{\sigma_{GAUSS+RTS}}$

Le bruit total d'un pixel en sortie de l'imageur peut être décrit par l'équation 7-1 :

$$\sigma_{TOTAL} = \sqrt{\sigma_{GAUSS}^2 + \sigma_{RTS}^2} \quad 7-1$$

Avec  $\sigma_{TOTAL}$  : bruit total d'un pixel en sortie

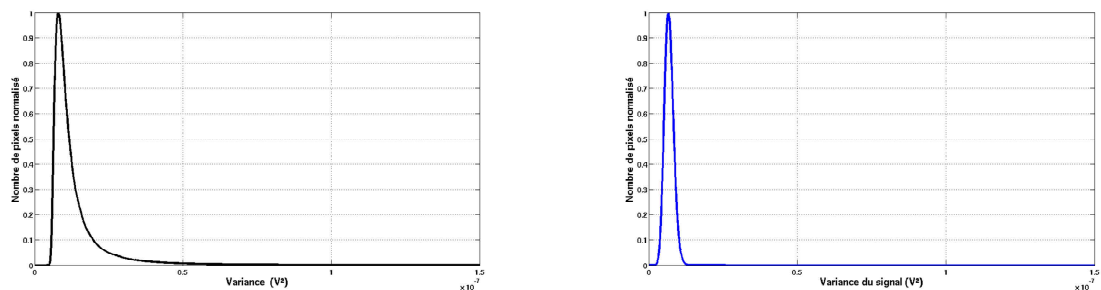
$\sigma_{GAUSS}$  : bruit d'un pixel en sortie ne subissant pas de fluctuation de type RTS

$\sigma_{RTS}$  : bruit provenant de la fluctuation de type RTS d'un pixel en sortie

Les deux types de bruit ( $\sigma_{GAUSS}$  et  $\sigma_{RTS}$ ) ne sont pas corrélés car ils sont indépendants l'un de l'autre. La variance peut donc être déduite de l'équation 7-2:

$$\sigma_{TOTAL}^2 = \sigma_{GAUSS}^2 + \sigma_{RTS}^2 \quad 7-2$$

Nous pouvons en déduire les distributions de variance du signal des pixels en sortie de l'imageur représentées sur la Figure 7-1.



a) Distribution normalisée de la variance du signal

b) Distribution normalisée de la variance du signal non soumis à la fluctuation RTS

**Figure 7-1 : Distributions de variance du signal des pixels en sortie de l'imageur correspondantes**

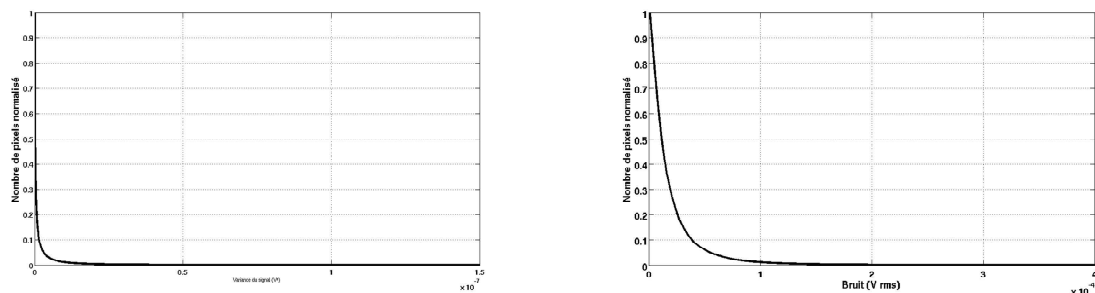
En considérant  $\sigma_{TOTAL}^2$ ,  $\sigma_{GAUSS}^2$  et  $\sigma_{RTS}^2$  définissant des variables aléatoires et leurs fonctions de densité de probabilité respectives  $f_{\sigma_{TOTAL}^2}$ ,  $f_{\sigma_{GAUSS}^2}$  et  $f_{\sigma_{RTS}^2}$ , il vient d'après [1]:

$$f_{\sigma_{TOTAL}^2} = f_{\sigma_{GAUSS}^2} * f_{\sigma_{RTS}^2} \quad 7-3$$

La fonction de densité de probabilité de la variance du signal en sortie de l'imageur est donc le produit de convolution des deux fonctions de probabilités des variances provenant des signaux subissant la fluctuation RTS et ne subissant pas celle-ci.

Nous pouvons donc trouver la fonction de densité de probabilité de la variance du signal provenant de la fluctuation de type RTS en déconvoluant la fonction de densité de probabilité de la variance du signal en sortie de l'imageur par la fonction de densité de probabilité de la variance du signal non influencé par la fluctuation de type RTS. Cela nous permet de revenir finalement à la fonction de densité de probabilité du bruit des pixels subissant la fluctuation de type RTS en sortie de l'imageur.

La Figure 7-2 illustre les deux fonctions de probabilité résultantes des pixels subissant la fluctuation de type RTS (variance et bruit).



- a) Distribution normalisée de la variance du signal RTS (en sortie de la chaîne de lecture)
- b) Distribution normalisée du bruit du signal RTS (en sortie de la chaîne de lecture)

**Figure 7-2 : Fonctions de probabilité résultantes des pixels subissant la fluctuation de type RTS**

## REFERENCES

- [1] P. Bogaert, « Probabilités pour scientifiques et ingénieurs », 2006

---

## LISTE DE PUBLICATIONS

### Articles publiés dans un compte rendu de conférence internationale

**P. Martin-Gonthier**, P. Magnan, "RTS Noise Impact in CMOS Image Sensors Readout Circuit", 16th IEEE International Conference on Electronics, Circuits, and Systems ICECS2009, Tunisia, 13th to 16th December 2009

**P. Martin-Gonthier**, P. Magnan, "Low-Frequency Noise Impact on CMOS Image Sensors", XXIV Conference on Design of Circuits and Integrated Systems DCIS 2009, Zaragoza, Spain, November 18-20 2009

Michel Bréart de Boisanger, Olivier Saint-Pé, Franck Larnaudie, Saiprasad Guiry, Pierre Magnan, **Philippe Martin Gonthier**, Franck Corbière, Nicolas Huger, Neil Guyatt, "Cobra, A Cmos Space Qualified Detector Family Covering The Need For Many Leo And Geo Optical Instruments" , Proc. '7th Internat. Conf. on Space Optics', TOULOUSE, FRANCE 14-17 October 2008

**P. Martin-Gonthier**, P. Magnan, F. Corbiere, Magali Estribeau, Nicolas Huger, and Luc Boucher *Supaero - Integrated Image Sensors Lab. (France)*, "Dynamic range optimisation of CMOS image sensors dedicated to space applications", Proceedings of SPIE -- Volume 6744, Sensors, Systems, and Next-Generation Satellites XI, Roland Meynart, Steven P. Neeck, Haruhisa Shimoda, Shahid Habib, Editors, 67440U (Oct. 17, 2007)

Alexandre Guilvard, Pierre Magnan, Josep Segura, and **Philippe Martin-Gonthier**, "A High Dynamic Range Digital Linlog CMOS Image Sensor Architecture Based on Event Readout of Pixels and Suitable for Low Voltage Operation", INTERNATIONAL IMAGE SENSOR WORKSHOP 2007, Ogunquit, ME, June 6-10, 2007

Alexandre Guilvard and Josep Segura, *STMicroelectronics (France)*, Pierre Magnan and **Philippe Martin-Gonthier**, *CIMI/Supaero (France)*, "A digital high-dynamic-range CMOS image sensor with multi-integration and pixel readout request", Proceedings of SPIE -- Volume 6501, Sensors, Cameras, and Systems for Scientific/Industrial Applications VIII, Morley M. Blouke, Editor, 65010L (Feb. 21, 2007)

**P. Martin-Gonthier**, F. Corbiere, N. Huger, M. Estribeau, C. Engel, P. Magnan (SUPAERO/CIMI, France), O. Saint-Pe (EADS-Astrium, France) «Evaluation of radiation hardness design techniques to improve radiation tolerance for CMOS image sensors dedicated to space applications », AMICSA2006, 2-3 October 2006, Xanthi, Greece

**P. Martin-Gonthier**, P. Magnan, F. Corbiere, SUPAERO (France), « Overview of CMOS process and design options for image sensor dedicated to space applications », 12<sup>th</sup> SPIE International Symposium Remote Sensing, 19-22 September 2005, Bruges, Belgium

O. Saint-Pé, M. Tulet, R. Davancens P., EADS Astrium (France) P. Magnan, **P. Martin-Gonthier**, SUPAERO (France), « Space Optical instruments design optimisation thanks to CMOS image sensor » 12<sup>th</sup> SPIE International Symposium Remote Sensing, 19-22 September 2005, Bruges, Belgium

## **Contribution à l'amélioration de la dynamique des capteurs d'image CMOS à réponse linéaire**

Ce travail porte sur la dynamique des capteurs d'image CMOS à réponse linéaire dédiés aux applications spécifiques afin d'explorer les voies d'amélioration amenant à l'obtention de dynamiques importantes. La définition détaillée de la dynamique des capteurs d'image CMOS a permis de mettre en évidence deux voies d'amélioration : l'extension de l'excursion en tension en sortie de la chaîne de lecture et la minimisation du bruit du capteur. L'extension de l'excursion en tension en sortie de la chaîne de lecture nous a amené à travailler, en collaboration avec le fondeur, sur le procédé de la technologie UMC CIS 0,35 $\mu$ m ce qui a conduit à la modification des implantations ioniques de contrôle des tensions de seuil des transistors intra-pixel. Cela a permis d'augmenter l'excursion en tension en sortie de l'imageur. L'utilisation d'une technologie profondément submicronique permettant l'utilisation de plusieurs types de tension de seuil des transistors (standard, faible ou nulle) a également été analysée. Là encore, l'augmentation de l'excursion en tension en sortie de l'imageur amène une augmentation de la dynamique. La seconde voie d'amélioration a montré les différentes techniques de réduction existantes des contributeurs majoritaires de bruit dans les pixels de type photodiode 3T et 4T. La réduction de ces sources de bruit a mis en évidence le bruit basse fréquence de type RTS (Random Telegraph Signal). L'impact de ce bruit se traduit par une augmentation conséquente du nombre de pixels bruyants de l'imageur dégradant ainsi la performance globale en dynamique du capteur d'image. L'origine et des techniques de réduction originales de ce type de bruit ont été explorées.

**Mots clés :** Capteurs CMOS, Dynamique, Bruit basse fréquence, bruit de lecture, RTS, Pixel photodiode

## **Contribution to the dynamic range improvement of CMOS image sensors with linear response**

This work focuses on the dynamic range of CMOS image sensors with linear response dedicated to specific applications in order to explore ways to improve dynamic range. The detailed definition of the CMOS image sensors dynamic range has highlighted two ways of improvement: the output voltage swing extension of the readout chain and the noise reduction of the sensor. The output voltage swing extension has led us to work in cooperation with the founder, on the UMC 0.35 micron CIS process technology leading to changes in ion implantation control of threshold voltages of in-pixel transistors. This helped to increase the output voltage swing of the imager. Deep submicron technologies which allow the use of several types of transistor threshold voltage (standard, low or zero) was also analyzed. Again, the increase of output voltage swing of the imager leads to an increase of dynamic range. The second improvement way showed different techniques to reduce the main contributors of noise in the photodiode (type 3T and 4T) pixels. The reduction of these noise sources has highlighted the low frequency noise and particularly the RTS (Random Telegraph Signal) noise. The impact of this noise results in a substantial increase of the noisy pixel number, degrading the overall performance of the image sensor dynamic range. The origin and original reduction techniques of this noise were explored.

**Keywords:** CMOS Image sensor, Dynamic range, Low frequency noise, readout noise, RTS, Photodiode pixel